

修士論文

KamLAND のためのアナログおよびデジタル加算回路の  
開発と性能評価  
(Development and Evaluation of Analog and Digital Sum Circuit  
for KamLAND)

東北大学大学院理学研究科  
物理学専攻

佐藤 拓磨

平成 30 年

## 概要

ニュートリノ物理は、およそ 90 年前にその存在が提唱され、それ以降今日に至るまで目覚ましい発展を遂げてきた。近年では、ニュートリノ振動というこれまでの物理学では考えられなかったような現象も発見された。ニュートリノ物理に関する未解決問題も未だに多く、ニュートリノの性質の解明が世界中で進行している。

我々が行っている KamLAND 実験では、液体シンチレータを用いた反ニュートリノ検出器を用いて、様々な生成源から発生するニュートリノからその詳細な性質を明かそうとしている。特に 2018 年現在力を入れているのは、ニュートリノレス二重ベータ崩壊の観測を目指す KamLAND-Zen 実験である。KamLAND は主に、液体シンチレータ、光電子増倍管 (PMT)、そして電子回路を含む DAQ システムから構成される。DAQ システムは現在、メインシステムの KamDAQ と、バックアップシステムの MogDAQ という 2 つのシステムが準独立に稼働している。

その DAQ システムであるが、2018 年現在 KamDAQ のトリガー回路の予備が無い状況であり、この回路が故障すると、MogDAQ は一部接続されていない PMT があるため、その一部の PMT から信号がとれなくなる懸念がある。また、それらの PMT を全て接続するには MogDAQ の電子回路の枚数が全く足りない。そこで、複数の信号を一つにまとめるギャング回路を含む予備 DAQ システムが構想されている。ギャング回路は 2014 年に一度試作され評価されたが、大きいノイズや大信号において線形性が保たれないことなど、いくつかの問題を抱えていた。

本研究では、以前試作されたギャング回路の問題点をまとめ、それを基に設計のやり直しを行った。そして、シミュレーション上で回路の各部分において、機能が改善されているのを確認し、2018 年末に設計を完了させた。

# 目次

第 1 章	序論	1
第 2 章	ニュートリノ物理	3
2.1	ニュートリノの発見	3
2.2	ニュートリノ振動	4
2.3	ニュートリノレス二重ベータ崩壊	6
第 3 章	KamLAND 実験	9
3.1	KamLAND 検出器	9
3.2	ニュートリノの検出原理	10
3.3	液体シンチレータ	11
3.4	PMT	11
3.5	データ収集システム (DAQ)	11
3.6	KamLAND-Zen 実験	19
第 4 章	予備 DAQ システムの構想	25
第 5 章	試作ギヤング回路	27
5.1	試作回路の概要	27
5.2	試作回路の問題点	29
5.3	問題点のまとめと考えられる対応策	31
第 6 章	新ギヤング回路の設計	33
6.1	新ギヤング回路の詳細と予備 DAQ の概要	33
6.2	アナログ部分の設計	35
6.3	デジタル部分の設計	40
6.4	ノイズ、線形性の議論	42
6.5	ギヤング回路全体のシミュレーション	44
第 7 章	まとめと今後の予定	49
7.1	ギヤング回路の改良のまとめ	49
7.2	今後の予定	49
付録		51
A	KamFEE のトリガー回路に実装されているコマンド [16]	51

---

B	MoGURA のトリガー回路に実装されているコマンド [16] . . . . .	52
	謝辞	55
	参考文献	57

# 図目次

1.1	KamLAND の DAQ システム	2
2.1	ニュートリノの質量階層構造 [6]	5
2.2	二重ベータ崩壊のエネルギー準位図 ( $^{136}\text{Xe}$ の場合) [10]	6
2.3	$0\nu\beta\beta$ のファインマンダイアグラム [2]	7
2.4	二重ベータ崩壊の理想的なスペクトル [9]	7
3.1	KamLAND 検出器の概略図	9
3.2	逆ベータ崩壊による反電子ニュートリノ検出原理	10
3.3	17inch PMT と 20inch PMT	11
3.4	KamLAND の DAQ システムの概要図	12
3.5	KamFEE の基板と概要図 [3]	13
3.6	KamFEE による信号のデジタル化、記録部分 [3]	13
3.7	KamDAQ のトリガー回路の概略図 [3]	14
3.8	ミューオンイベント後の信号 [12]	14
3.9	BLR の基板と信号処理 [12, 10]	15
3.10	BLR によるオーバーシュートの回復性能 [12]	15
3.11	MoGURA の基板写真と概略図 [12, 10]	16
3.12	MoGURA のデータフローの概略図 [15]	17
3.13	MoGURA の各波形取得モードの概念図 [9]	18
3.14	MogDAQ のトリガー回路 [10]	18
3.15	Hit Base トリガーの発行概念図 [17]	18
3.16	HITSUM、トリガーコマンド、クロックの入出力関係図 [10]	19
3.17	Adaptive Trigger 発行の概念図 [15]	20
3.18	KamLAND-Zen の概要図	20
3.19	ミニバルーン の形状	21
3.20	KamLAND-Zen 第二フェーズにおけるエネルギースペクトル [4]	22
3.21	ニュートリノのマヨラナ有効質量による制限 [4]	23
3.22	KamLAND2-Zen 実験の概要図	23
4.1	予備 DAQ システムの概略図 [5]	25
5.1	試作ギヤング回路の基板の写真 [5]	27
5.2	試作回路の反転増幅部	28

5.3	試作回路の弁別部 . . . . .	28
5.4	試作回路の SUM 部分 . . . . .	29
5.5	試作ギヤング回路のノイズ . . . . .	30
5.6	試作ギヤング回路の線形性 . . . . .	31
6.1	ギヤング回路の概略図 . . . . .	34
6.2	ギヤング回路のアナログ部分の概略図 . . . . .	35
6.3	ヘッドアンプ前後の信号 . . . . .	36
6.4	ヘッドアンプの周波数特性 . . . . .	36
6.5	ゲートジェネレーターからのパルス信号 . . . . .	37
6.6	ギヤング回路のアナログ部分の回路図 . . . . .	38
6.7	ギヤング回路の DAC 部分の回路図 . . . . .	39
6.8	ギヤング回路の SUM 部分の回路図 . . . . .	41
6.9	ギヤング回路の電源の回路図 . . . . .	43
6.10	大信号 (1 V - 10 V) のシミュレーション . . . . .	44
6.11	シミュレーションにおける新ギヤング回路の線形性 . . . . .	44
6.12	ギヤング回路全体のシミュレーション用回路 . . . . .	45
6.13	ギヤング回路のシミュレーション結果 (1) . . . . .	46
6.14	ギヤング回路のシミュレーション結果 (2) . . . . .	46
6.15	ギヤング回路のシミュレーション結果 (3) . . . . .	47
7.1	DAQ テストの概要図 . . . . .	50

# 表目次

3.1	MoGURA の 4 つのゲイン [12] . . . . .	16
6.1	KamLAND で想定される信号の大きさ、頻度 . . . . .	34
6.2	試作回路と新回路それぞれのノイズ計算結果 . . . . .	42



# 第 1 章

## 序論

ニュートリノの歴史は、Wolfgang Ernst Pauli が 1930 年にその存在を提唱したことから始まった。その後、1956 年に実験からもその存在が確認され、今日に至るまでニュートリノの性質が次々と明らかになった。特にニュートリノ振動の発見は、ニュートリノの質量を 0 とする標準模型を超える新物理の発展に向けて大きな発見となった。2018 年現在においても、ニュートリノの絶対質量、質量階層構造やマヨラナ性など、ニュートリノ物理には様々な未解決問題があり、それらを解明するため世界中で実験が行われている。

我々が行っている KamLAND 実験とは、液体シンチレータを用いた反ニュートリノ検出器を用いて、原子炉ニュートリノの詳細な性質、及び地球や太陽の詳細な内部構造をニュートリノの観点から明らかにする実験である。また、KamLAND 内部にミニバルーンを入れその中に  $^{136}\text{Xe}$  を溶かした液体シンチレータを入れることで、ニュートリノがマヨラナ性を持っていれば現れるはずのニュートリノレス二重ベータ崩壊 ( $0\nu\beta\beta$ ) の観測を目指す KamLAND-Zen 実験も行われている。KamLAND 検出器では液体シンチレータの他に、光信号を電気信号 (アナログ信号) に変える PMT (光電子増倍管) や、アナログ信号をデジタル信号に変える電子回路がある。本研究で扱うのは電子回路を含む DAQ システムについてである。

KamLAND の DAQ システムは 2018 年現在、KamDAQ と MogDAQ という 2 つの DAQ システムがそれぞれ独立して稼働している (図 1.1 参照)。KamDAQ とはフロントエンドエレクトロニクス (FEE ; Front-End Electronics) KamFEE を含む DAQ システムのことである。KamDAQ は KamLAND 創設の時から稼働しており、全ての PMT に接続されている。一方 MogDAQ は、バックアップ FEE の MoGURA を含む DAQ システムである。MoGURA は、宇宙線ミュオンの原子核破砕に起因する  $^{11}\text{C}$  や  $^{10}\text{C}$  をタグするために導入された FADC 回路である。MogDAQ は 2010 年から稼働し、17-inch の内部検出器 (ID ; Inner Detector) のみに接続している。ここで、PMT にはニュートリノ事象を観測する内部検出器と、宇宙線ミュオン事象を捉える外部検出器 (OD ; Outer Detector) があること、ID には 17-inch ID と 20-inch ID の 2 種類があることを記しておく。

その DAQ システムに懸念されていることがある。2017 年 4 月 22 日に KamFEE に対応するトリガーボードの一つが故障し、KamFEE Trigger の予備が無い状況が続いている。また、前述の通り MogDAQ は 17-inch ID にしか接続されていない。つまり、20-inch ID と OD には接続されていない。このまま KamFEE Trigger がもう一度故障すれば、20-inch ID と OD からの信号が取得できない状況となる。また、使用されていない MoGURA 全てを使っても、それらを全てカバーすることが出来ない。そこで、複数の信号を一つの信号にまとめて出力するギャング回路を含む予備 DAQ システムが構想されている。ギャング回路自体は 2014 年に一度試作され性能評価されたが、そのままでは使用に耐えない複数の問題が明らかになった。

本研究では、以前試作したギャング回路の問題点を整理し、改良して設計し直した所を主に論じていく。第 2、3 章では前提知識となるニュートリノ物理、KamLAND 実験の詳細を述べる。第 4 章では予備 DAQ システムの構想、第 5 章では試作ギャング回路の問題点を説明する。そして第 6 章ではそれを基に改良し、設計し直したギャング回路の詳細と、シミュレーションについて論じる。最後に第 7 章では、まとめと今後の予定としてギャング回路



## 第 2 章

# ニュートリノ物理

ニュートリノは電荷 0、スピン 1/2 のフェルミ粒子である。弱い相互作用しかせず、反応断面積も極めて小さいため、『幽霊粒子』とも言われる。本章では、ニュートリノの発見、ニュートリノ物理における近年で最大の発見とされるニュートリノ振動の説明をする。後半には、2018 年現在ニュートリノ物理において最も関心の高い事象の一つで、世界中で探索実験が行われているニュートリノレス二重ベータ崩壊 ( $0\nu\beta\beta$ ) の説明をする。

### 2.1 ニュートリノの発見

ニュートリノは、まずベータ崩壊の研究から理論的に提案された。ベータ崩壊とは中性子が電子を放出して陽子に変わる現象であるが、ニュートリノが提案される前には、式 2.1 のような単純な 2 体崩壊だと考えられていた。

$$n \rightarrow p^+ + e^- \quad (2.1)$$

しかし、式 2.1 を認めれば電子のエネルギーは、エネルギー保存の法則により単一スペクトルになるはずだが、実際に観測されたのは連続スペクトルであった。このことと核子ごとにエネルギーの上限があること、また角運動量の保存を考えて、1930 年に Wolfgang Ernst Pauli はニュートリノを理論的に提唱した [7]。これにより電子エネルギーの連続スペクトルが説明され、エネルギーと角運動量が保存されることとなった。式 2.1 は式 2.2 となる。

$$n \rightarrow p^+ + e^- + \bar{\nu}_e \quad (2.2)$$

ニュートリノの存在が実験的に初めて確認されたのは 1956 年である。Clyde Cowan と Frederick Reines らの実験グループが、塩化カドミウムを含む水を原子炉の近くに置くことで、逆ベータ崩壊を観測した [8]。逆ベータ崩壊とは式 2.3 のように反電子ニュートリノが陽子と反応することで、中性子と反電子を放出する現象のことである。

$$\bar{\nu}_e + p^+ \rightarrow n + e^+ \quad (2.3)$$

陽電子は水中の電子と反応し対消滅を起こし、中性子もカドミウム原子核による中性子捕獲事象により複数の光子を放出する。この 2 つの反応には時間差が生じるので、水の検出器の周りに液体シンチレーターを置くことで同時遅延計測を行うことが出来た。このことでニュートリノによる事象とバックグラウンド事象を判別することができた。

## 2.2 ニュートリノ振動

### 2.2.1 太陽ニュートリノ問題

1960年代から2000年代前半にかけて、太陽ニュートリノ問題という未解決問題があった。この問題は、アメリカの Raymond Davis Jr. らが1968年から行った、太陽ニュートリノ観測の実験から端を発している [1]。Davis らは、615 t の  $C_2Cl_4$  を入れたタンクをアメリカの Homestake 金鉱の地下に設置した。タンクに電子ニュートリノが入ると以下の反応が起こる。



この反応により生成された  ${}^{37}\text{Ar}$  元素の数を数えた。しかし、元素の数は標準太陽モデルで期待される数のおよそ  $1/3$  しかなかった。これが太陽ニュートリノ問題である。この問題がニュートリノ振動によるものであったと判明するのは、スーパーカミオカンデ (SK) 実験と SNO 実験の結果からニュートリノ振動が導かれた 2001 年まで待たねばならなかった。

### 2.2.2 ニュートリノ振動の式

ここでは、ニュートリノ振動を式を使って簡潔に説明する。ニュートリノに3種類のフレーバーがあるとし、クォークと同様な議論ができるとするとフレーバー固有状態  $\nu_\alpha$  は質量固有状態  $\nu_i$  の重ね合わせで表される。

$$|\nu_\alpha\rangle = U_{\text{MNS}} |\nu_i\rangle \quad \alpha = e, \mu, \tau; i = 1, 2, 3 \quad (2.5)$$

ここで  $U_{\text{MNS}}$  は以下の  $3 \times 3$  行列で表される。

$$U_{\text{MNS}} = \begin{pmatrix} c_{12}c_{13} & s_{12}c_{13} & s_{13}e^{-i\delta} \\ -s_{12}c_{23} - c_{12}s_{23}s_{13}e^{i\delta} & c_{12}c_{23} - s_{12}s_{23}s_{13}e^{i\delta} & s_{23}c_{13} \\ s_{12}s_{23} - c_{12}c_{23}s_{13}e^{i\delta} & -c_{12}s_{23} - s_{12}c_{23}s_{13}e^{i\delta} & c_{23}c_{13} \end{pmatrix} \quad (2.6)$$

ここで、 $s_{ij} = \sin\theta_{ij}$ ,  $c_{ij} = \cos\theta_{ij}$  ( $i, j = 1, 2, 3$ ) である。この行列はニュートリノ振動の定式化をした牧二郎、中川昌美、坂田昌一の頭文字を取って MNS 行列と呼ばれる。

議論を簡単にするため、2世代のニュートリノ ( $\nu_e, \nu_\mu$ ) の振動を考える。各ニュートリノのフレーバー固有状態は、質量固有状態を用いて式 2.7 で表される。

$$\begin{pmatrix} \nu_e \\ \nu_\mu \end{pmatrix} = U \begin{pmatrix} \nu_1 \\ \nu_2 \end{pmatrix} \quad \text{ただし、} U = \begin{pmatrix} \cos\theta & \sin\theta \\ -\sin\theta & \cos\theta \end{pmatrix} \quad (2.7)$$

例えば、 $\nu_e$  として生成されたニュートリノは、時刻  $t$  において式 2.8 のように表される。

$$|\nu(t)\rangle = \cos\theta |\nu_1\rangle e^{-iE_1t} + \sin\theta |\nu_2\rangle e^{-iE_2t} \quad (2.8)$$

よってこのニュートリノが時刻  $t$  において  $\nu_\mu$  として観測される確率は、

$$\begin{aligned} |\langle \nu(t) | \nu_\mu(0) \rangle|^2 &= |(\cos\theta \langle \nu_1 | e^{iE_1t} + \sin\theta \langle \nu_2 | e^{iE_2t})(-\sin\theta |\nu_1\rangle + \cos\theta |\nu_2\rangle)|^2 \\ &= |-\sin\theta\cos\theta e^{iE_1t} + \sin\theta\cos\theta e^{iE_2t}|^2 \\ &= \sin^2(2\theta)\sin^2\frac{(E_2 - E_1)t}{2} \end{aligned} \quad (2.9)$$

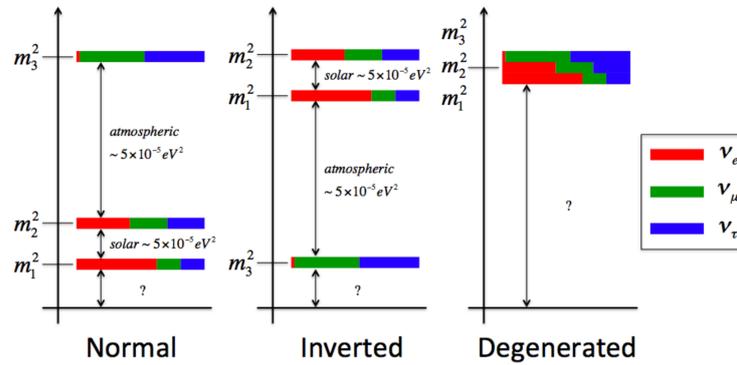


図 2.1 ニュートリノの質量階層構造 [6]

となる。ここでは、 $\langle \nu_i | \nu_j \rangle = \delta_{ij}$  を用いた。ニュートリノの質量は運動量に比べて十分に小さいから、全エネルギー  $E$  は、

$$E = \sqrt{p^2 + m^2} \simeq p + \frac{m^2}{2p} \quad (2.10)$$

と近似でき、運動量は保存するため、式 2.9 は、

$$|\langle \nu(t) | \nu_\mu(0) \rangle|^2 = \sin^2(2\theta) \sin^2 \frac{\Delta m^2}{4p} t \quad (2.11)$$

と書き換えられる。ここで、 $\Delta m^2 = m_2^2 - m_1^2$  であり、これは質量二乗差と呼ばれる。最後に、ニュートリノの飛行距離を  $L$  とすると、ニュートリノの速度は光速に近いので、 $t = L$ 、 $p = E$  と近似でき、式 2.11 は結局、

$$|\langle \nu(t) | \nu_\mu(0) \rangle|^2 = \sin^2(2\theta) \sin^2 \frac{\Delta m^2}{4E} L \quad (2.12)$$

となり、生存確率は、ニュートリノの飛行距離  $L$  とエネルギー  $E$  に依ることが分かる。もし一つのフレーバーのニュートリノにしか感度を持たない検出器があれば、観測されるニュートリノの数は実際に生成された数と異なることになる。

### 2.2.3 ニュートリノの質量階層構造

ニュートリノ振動の様々な実験により、3つの質量二乗差の値は明らかになったが、ニュートリノの絶対質量、及び  $m_1, m_2, m_3$  の大きさの順番 (質量階層構造) は 2018 年現在未解明のままである。以下の、3つの質量階層構造のモデルが考えられている。(図 2.1 参照)

- 標準階層構造:  $m_1^2 < m_2^2 \ll m_3^2$
- 逆階層構造:  $m_3^2 \ll m_1^2 < m_2^2$
- 準縮退構造:  $m_1^2 \simeq m_2^2 \simeq m_3^2$

ただし、ニュートリノがマヨラナ粒子であった場合、準縮退構造は KamLAND-Zen の結果により棄却されている。[4]

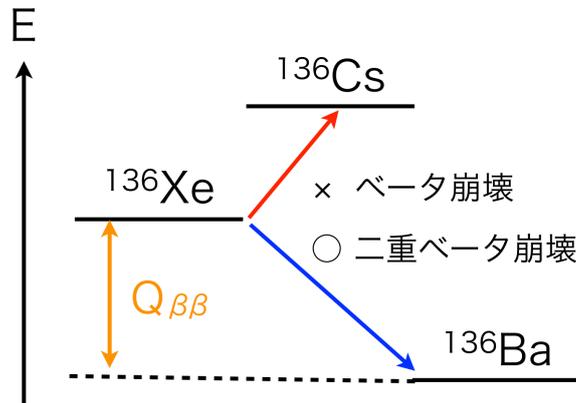


図 2.2 二重ベータ崩壊のエネルギー準位図 ( $^{136}\text{Xe}$  の場合) [10]

## 2.3 ニュートリノレス二重ベータ崩壊

### 2.3.1 ニュートリノの出る二重ベータ崩壊 ( $2\nu\beta\beta$ )

二重ベータ崩壊は、陽子と中性子がともに偶数の偶偶核である原子核において、2つの中性子が同時にベータ崩壊を起こす現象である。これは、図 2.2 にあるように、通常のベータ崩壊は崩壊後のエネルギー準位の方が高く起こらないが、二重ベータ崩壊によってエネルギー準位のより低い状態に遷移できるためである。

たとえば、 $^{136}\text{Xe}$  では以下の反応が起こる。



この崩壊で生じる粒子エネルギーの合計値 (Q 値) は、原子核のエネルギー準位の差 ( $Q_{\beta\beta}$ ) であるので、各原子核で特定の値になる。ただ、実際に観測できるのは電子のエネルギーで、かつニュートリノがエネルギーの一部を持ち去るので、実際に観測されるエネルギーは連続的なスペクトルである。

### 2.3.2 ニュートリノレス二重ベータ崩壊 ( $0\nu\beta\beta$ )

ニュートリノが質量を持つことがニュートリノ振動によって分かったので、理論的にニュートリノがマヨラナ粒子である可能性がある。マヨラナ性の検証実験のうち、最も有力な方法の一つがニュートリノレス二重ベータ崩壊 ( $0\nu\beta\beta$ ) の観測である。

仮にニュートリノがマヨラナ粒子である場合、生成された反ニュートリノが原子核内で対消滅することがある (式 2.14、図 2.3 参照)。



この場合、粒子エネルギーは全て電子が持つため、観測されるエネルギーは Q 値そのものである。よって、二重ベータ崩壊を観測する時の理想的なスペクトルは図 2.4 となる。ただ、実際にはエネルギー分解能の有限性やバックグラウンド事象により、このような形にはならない。

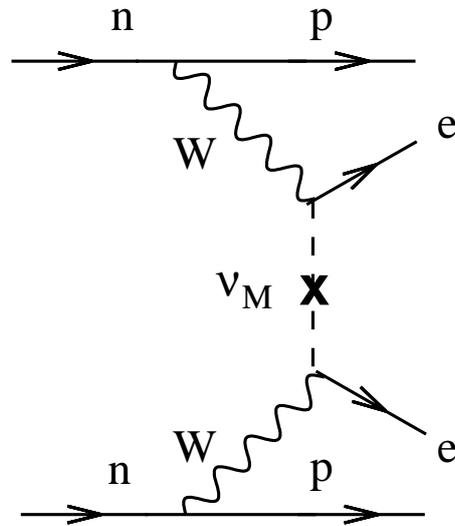
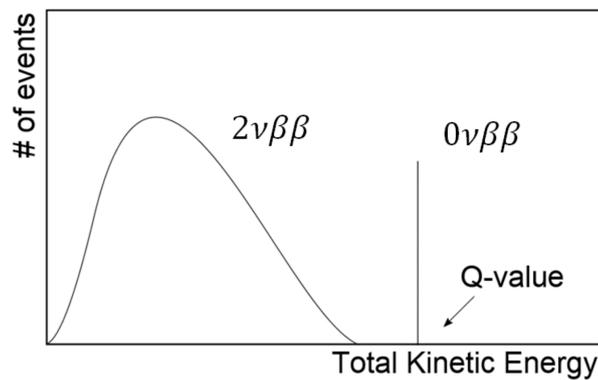
図 2.3  $0\nu\beta\beta$  のファインマンダイアグラム [2]

図 2.4 二重ベータ崩壊の理想的なスペクトル [9]

### 2.3.3 マヨラナ有効質量と $0\nu\beta\beta$ の半減期の関係

マヨラナ有効質量  $\langle m_{\beta\beta} \rangle$  と  $0\nu\beta\beta$  の半減期  $T_{1/2}^{0\nu}$  には以下の関係式が成り立つ。

$$(T_{1/2}^{0\nu})^{-1} = G^{0\nu}(Q, Z) |M^{0\nu}|^2 \langle m_{\beta\beta} \rangle^2 \quad (2.15)$$

ここで、 $G^{0\nu}(Q, Z)$  は位相空間因子と呼ばれる、核種と Q 値によって決められる値で、 $|M^{0\nu}|^2$  は核行列要素と呼ばれる、原子核物理学の理論計算によって導かれる値である。よって、 $0\nu\beta\beta$  の半減期が決まれば、マヨラナ有効質量も決定できる。また、マヨラナ有効質量には不定性があるが、これは核行列要素の不定性によるものである。



## 第 3 章

# KamLAND 実験

KamLAND(Kamioka Liquid scintillator Anti-neutrino Detector) とは、岐阜県飛騨市神岡町の神岡鉱山の中にある、液体シンチレータを用いた反ニュートリノ検出器である。KamLAND 実験はこれまでにニュートリノ振動の精密なパラメータ測定や地球ニュートリノの観測において、ニュートリノ物理の発展に大きく寄与してきた。本章では KamLAND 検出器の詳細を述べる。また、 $0\nu\beta\beta$  観測を目指す KamLAND-Zen 実験についても簡潔に説明する。

### 3.1 KamLAND 検出器

KamLAND は神岡町の池ノ山の地下 1000 m にあることで、宇宙線ミュオンが地上の約 10 万分の 1 に低減される。図 3.1 がその概要図である。検出器は大きく分けて 2 つの部分で構成され、内部検出器 (ID; Inner Detector) と外部検出器 (OD; Outer Detector) に分かれる。それぞれの検出器には光電子増倍管 (PMT) が取り付けられ、シンチレーション光やチェレンコフ光を捉え、電気信号に変える。

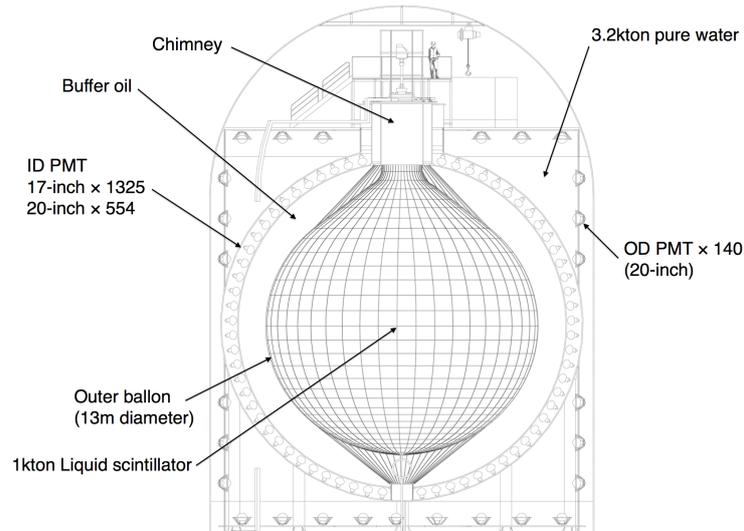


図 3.1 KamLAND 検出器の概略図

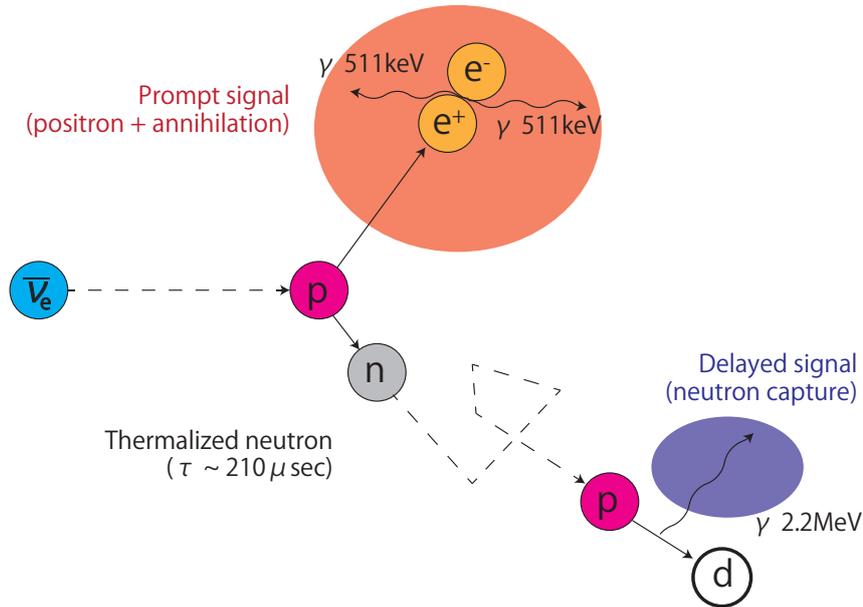


図 3.2 逆ベータ崩壊による反電子ニュートリノ検出原理

## 3.2 ニュートリノの検出原理

### 3.2.1 反電子ニュートリノの検出原理

反電子ニュートリノの検出には、第2章でも述べた逆ベータ崩壊を用いて行われる。式を再掲する。



検出原理だが、まず生成された陽電子は数 ns のうちに液体シンチレータ中の電子と対消滅を起こし、0.511 MeV のエネルギーを持つ2つの  $\gamma$  線を放出する。



一方、中性子はおおよそ 210  $\mu\text{s}$  の寿命が経った後に、陽子に捕獲され重水素となると同時に 2.2 MeV の  $\gamma$  線を放出する。



以上のように逆ベータ崩壊が起こると先発信号と後発信号が発生する。これらの時間-空間相関を利用した同時遅延計測をすることで他のバックグラウンド事象との区別を行っている。図 3.2 に逆ベータ崩壊の様子を載せる。

### 3.2.2 電子散乱を使った電子ニュートリノの検出

KamLAND では、電子散乱によって全てのフレーバーのニュートリノを観測することも可能である。式 3.4 はその内最も反応断面積が多い電子ニュートリノの電子散乱の式である。



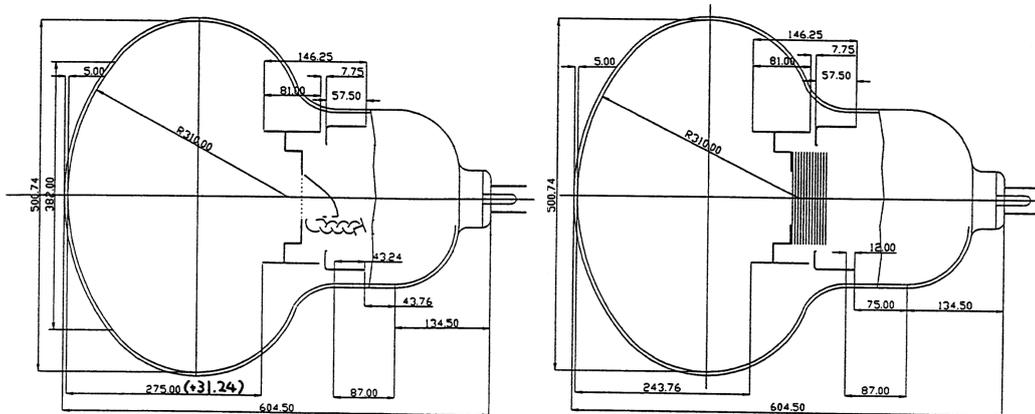


図 3.3 17inch PMT(左)と 20inch PMT(右)

検出原理としては、散乱によりエネルギーを持った電子が、液体シンチレータにエネルギーを与えることで液体が発光するのを観測する。逆ベータ崩壊の場合と違い、同時遅延計測によるバックグラウンド事象との区別は出来ない。ただ、エネルギーしきい値がないため、低エネルギーのニュートリノが観測可能である。後述の KamLAND-Zen 実験が始まるまでは、この反応で太陽ニュートリノ観測を進めていた。KamLAND-Zen 開始以降は、KamLAND の最もきれいな中心部にミニバルーンがあるために観測を行っていない。

### 3.3 液体シンチレータ

KamLAND の液体シンチレータは、KamLAND バルーンの中に 1 kton あり、ドデカン ( $C_{12}H_{26}$ ) が 80 %、1,2,4-トリメチルベンゼン ( $C_9H_{12}$ 、PC) が 20 % の組成で構成されている。そこに発光剤の 2,5-ジフェニルオキサゾール ( $C_{15}H_{11}NO$ 、PPO) が 1.36 g/l の密度で溶け込んでいる。ドデカンはエネルギーの吸収のために、PC はシンチレータの密度調整のために使われている。

### 3.4 PMT

PMT は、光電効果を利用して光信号を電気信号に変換する装置である。KamLAND では 17inch PMT と 20inch PMT の 2 種類が用いられている。20inch PMT は元々 Kamiokande で使用されたものに耐油処理を施したものである。17inch PMT は KamLAND 用に新たに開発されたものである。17inch PMT の実際の口径は 20inch であるが、時間、エネルギー分解能の向上を図るため、分解能の悪い口径の端をマスキングしている。そのため、実際に利用されているのが中心の 17inch だということから名前が付けられている。

2018 年現在、ID には 1325 本の 17inch PMT と 554 本の 20inch PMT が用いられ、ニュートリノ事象を観測している。また、OD には 140 本の 20inch PMT が用いられ、主に宇宙線ミューオン事象の VETO に用いられている。なお、2016 年の外水槽検出器の刷新の際に、OD PMT の一部が高量子効率の HQE PMT に置き換えられている [13]。

### 3.5 データ収集システム (DAQ)

PMT から出力される電気信号はアナログ信号であり、このままではデータを保存したりコンピュータで解析をするということが出来ない。そこでアナログ信号をデジタル信号に変え、かつ物理的に有用な信号を記録する、DAQ



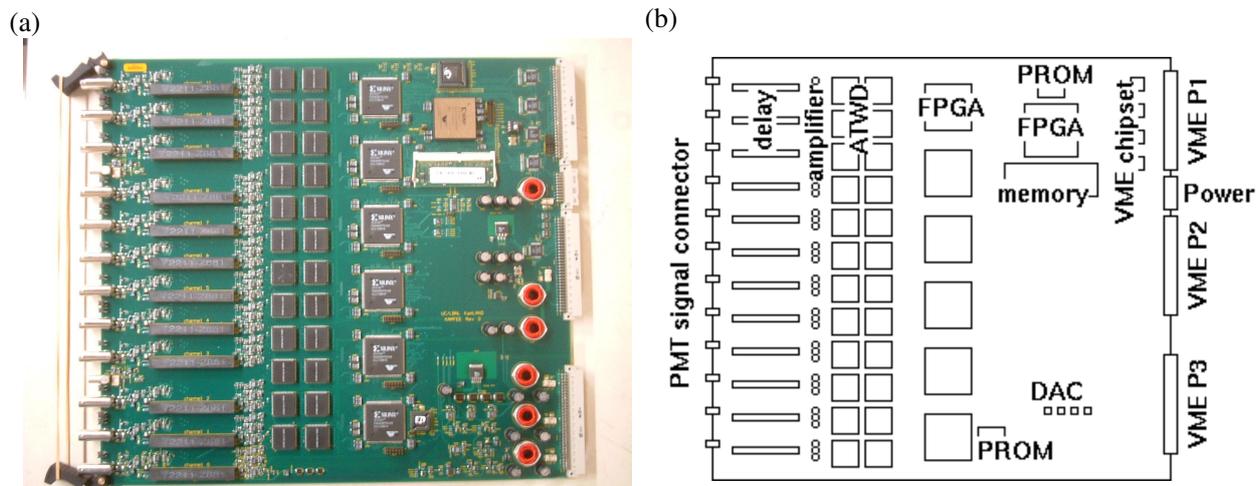


図 3.5 KamFEE の (a) 基板と (b) 概要図 [3]

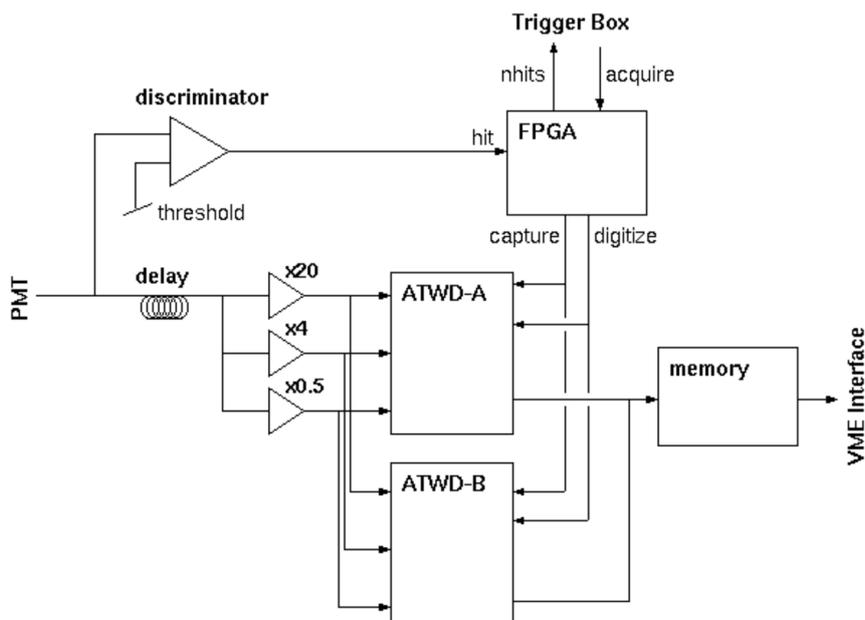


図 3.6 KamFEE による信号のデジタル化、記録部分 [3]

### トリガー回路

トリガー回路は、KamFEE が物理的に有用な信号を記録できるように配置されている、VME 20U サイズの大型読み出し回路である。トリガー回路は約 200 枚の KamFEE から HITSUM を並列に 40 MHz で受け取り、その合計値 (NSUM) を計算する。そして、その NSUM やパターンに応じて物理事象を判断し、Hit があったチャンネルのみをデジタル化するように指示するグローバルトリガーを KamFEE に発行する。その他にも、NSUM に依らない強制トリガーなど 20 種類以上のトリガーが発行される。その詳細は付録に掲載するが、その内、OD(ID) NSUM に基づいてトリガーコマンドが発行された時に、ID(OD) の KamFEE に発行されるグローバルトリガー ODtoID(IDtoOD) Trigger は本研究において重要であるので、ここに挙げておく。

また、トリガー回路は GPS による時間情報と同期している。40 MHz のシステムクロックはまず GPS の時刻と

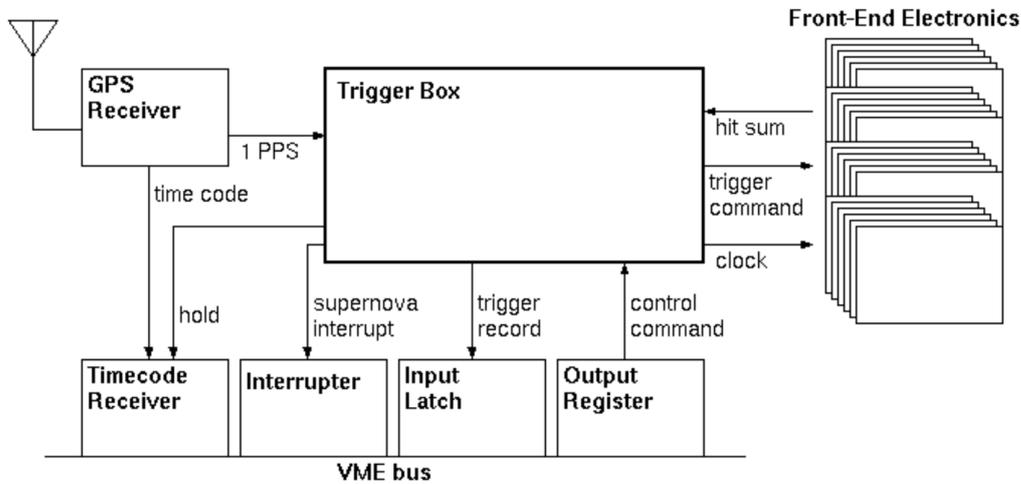
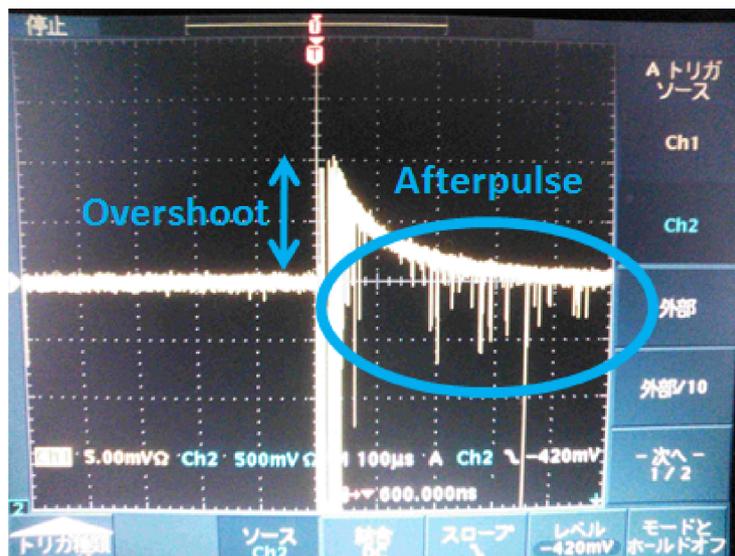


図 3.7 KamDAQ のトリガー回路の概略図 [3]

図 3.8 ミューオンイベント後の信号。(入力信号は  $3\text{ V} \times 100\text{ ns}$ ) [12]

同期し、それから全ての KamFEE に分配されている。

#### 宇宙線ミュオン事象によるデッドタイム

KamLAND では、約  $0.2\text{ Hz}$  の頻度で宇宙線ミュオンが検出される。そうするとイベント後約  $1\text{ ms}$  にわたって、PMT ではオーバーシュート、及びアフターパルスと呼ばれる現象が起きる。(図 3.8)

まず、オーバーシュートとは大信号が来たときに PMT のプリアンプ回路でコンデンサーが充電され、信号後に放電が起きる。その際に信号のベースラインが引き上げられることで、実質的にしきい電圧が上がってしまう。次に、アフターパルスとは、大信号が来た後に PMT の真空部分に残存するヘリウムやアルゴンガスが電離されることで、擬似 Hit 信号を生成する現象のことである。これら 2 つの現象により、KamFEE では宇宙線ミュオン事象後約  $1\text{ ms}$  にわたって物理的に有用なイベントがほぼ検出できない。これは、後述する KamLAND-Zen 実験において、ミュオンによる原子核破砕由来の  $^{10}\text{C}$  の崩壊イベントをタグできなくなるという深刻な問題を引き起こ

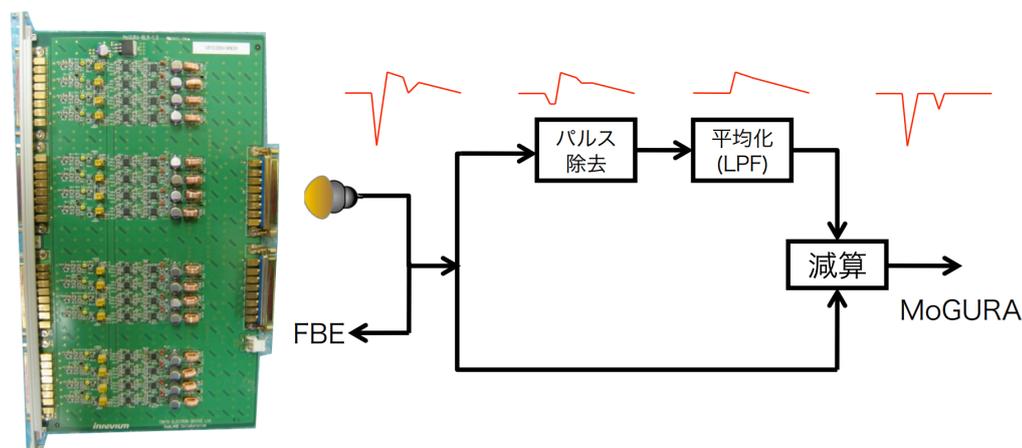


図 3.9 BLR の基板と信号処理 [12, 10]



図 3.10 BLR によるオーバーシュートの回復性能 [12]。黄色の波形が入力信号で、青色の波形が出力信号である。左図のグリッドサイズは  $200 \mu\text{s}, 5 \text{ mV}$  である。右図は左図の拡大図であり、グリッドサイズは  $0.5 \mu\text{s}, 5 \text{ mV}$  である。

す。これは、次の小節で述べる MogDAQ のモチベーションとなっている。

### 3.5.2 MogDAQ

MogDAQ は、前述のデッドタイムの問題を解決されるために、2010 年から新たに導入された。PMT のオーバーシュートを解消するための BLR(Base Line Restorer) とデッドタイムフリー ADC 基板 MoGURA(Module for General-Use Rapid Application) が新たに開発された。MogDAQ は主に BLR、約 113 枚の MoGURA、そしてトリガー回路で構成されている。MogDAQ のシステムクロックは 50 MHz で、全ての MoGURA とトリガー回路で同期されている。また、MogDAQ は 17-inch ID とのみ接続されているため、主にミューオン直後の解析に用いられている。

#### BLR

MogDAQ に入る信号は、まず BLR を通る。BLR では大信号が来た時に、ベースラインから正電圧を減算することによって、オーバーシュートを短時間で収縮させる (図 3.9)。先行研究により、十分な性能が確かめられている (図 3.10)。

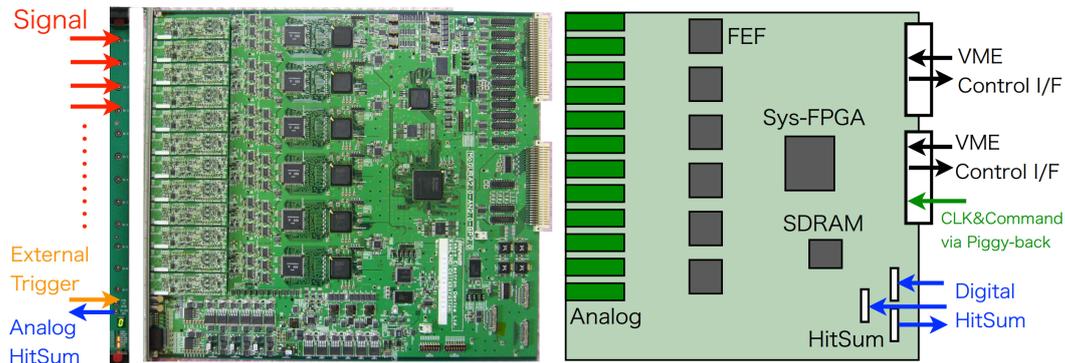


図 3.11 MoGURA の基板写真 (左) と概略図 (右) [10]

表 3.1 MoGURA の 4 つのゲイン [12]

ゲインチャンネル	P ゲイン	H ゲイン	M ゲイン	L ゲイン
サンプリングレート	1 GSPS	200 MSPS	200 MSPS	200 MSPS
分解能	0.1 mV	0.5 mV	5 mV	50 mV
入力電圧範囲	+5 mV - -20 mV	+25 mV - -100 mV	+250 mV - -1 V	+2.5 V - -10 V
増幅率	20 倍	24 倍	2.4 倍	0.24 倍

## MoGURA

MoGURA は、デッドタイムフリーで PMT の信号を記録するために開発された、VME 9U サイズの ADC 基板である。ADC には Flash-ADC(FADC) が用いられており、これによってデッドタイムフリー性能が実現されている。MoGURA の前面パネルには、12 チャンネルの入力端子、外部トリガーコマンド入力端子、アナログ HITSUM 出力端子、そしてステータスを表す 7 セグメント LED と各種 LED がある。背面パネルには、VME Control I/F とデジタル入出力端子がある。MoGURA はクレート背面のコマンド分配基板から、VME Control I/F を介して 50 MHz のシステムクロックを供給されているが、基板上の水晶クロックによって単独に稼働することもできる。

MoGURA は、1 p.e. の小信号から宇宙線ミューオンの大信号までを見るために、100,000 という広いダイナミックレンジを持つ。これを可能にしているのは、表 3.1 にある通り、アナログ回路に 4 つのゲインチャンネルがあることにある。特に、P ゲインは 1 GSPS の FADC が用いられており、1 p.e. 信号を高精度で観測することが出来る。

BLR を通った信号は、4 種類のアンプで増幅された後、各アンプより ADC に入力される。KamFEE と異なり、MoGURA では信号は ADC ですぐにデジタル化される。デジタル化された信号は FEF(Front-End FPGA) に入力される。信号は、FEF に入るとまず一次バッファに記録され、ディスクリミネートされて Hit 信号が生成される。Hit 信号は sFPGA(system-FPGA) にて MoGURA 基板の全 Hit 数 (HITSUM) が計算された後、DaisyChain によって前段の MoGURA から送られる HITSUM 信号に加算される。HITSUM 信号は全ての MoGURA の HITSUM を加算した後、トリガー回路に送られ、トリガー判定に用いられる。

トリガー回路から VME 経由でコマンドが送られると、一次バッファから波形がさかのぼって記録される。そのデータはフレームトレインと呼ばれるフォーマットで記録され、二次バッファを介した後 sFPGA に送られる。sFPGA では波形データを SDRAM に記録し、外部コンピュータから要請があれば、SDRAM からデータを読み出し、VME 経由でデータの転送を行う。

MoGURA はデッドタイムフリー性能や広いダイナミックレンジを持つことから、KamFEE に比べデータ量が大きくなる。そのため、データ量を減らすためのデータ取得モードが備えられおり、状況に応じて使い分けられる。





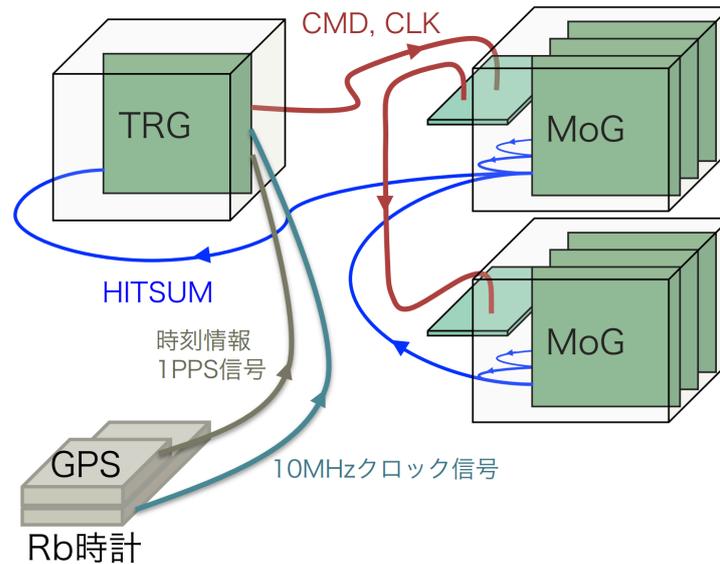


図 3.16 HITSUM、トリガーコマンド、クロックの入出力関係図 [10]

- Launch Trigger
  - 宇宙線ミュオン事象を対象としたトリガー。NHIT=800 を超えた時に発行される。
- Adaptive Trigger
  - 宇宙線ミュオン由来の原子核破砕によって生成される  $^{11}\text{C}$  や  $^{10}\text{C}$  をタグするために、2014 年から新たに導入されたトリガーである。Launch Trigger 発行後 1 ms の間有効となる。図 3.17 がその発行の概念図である。Hit Accumulation window と Context window の 2 種類のウィンドウが開き、それぞれのウィンドウ中の NHIT の差  $\Delta\text{NHIT}$  が設定されたしきい値 (Adaptive threshold) を超えれば発行される。このトリガーにより、宇宙線ミュオン事象直後のアフターパルスから、中性子捕獲事象を検出することができるようになった。
- Successive Trigger
  - Launch Trigger 発行後  $10\ \mu\text{s}$  の間、強制的にデータを取得させるトリガーである。これは、BLR のオーバーシュートの波形を全て記録するためである。

### 3.6 KamLAND-Zen 実験

本章の最後に、KamLAND グループが 2018 年現在メインに行っている実験である、KamLAND-Zen 実験 (KamLAND Zero neutrino double beta decay search experiment) を説明する。これは  $^{136}\text{Xe}$  を用いてニュートリノレス二重ベータ崩壊 ( $0\nu\beta\beta$ ) の探索を目指す実験である。図 3.18 がその概要図である。中心にあるミニバルーンに  $^{136}\text{Xe}$  を溶かした液体シンチレータ (Xe-LS) が入っている。二重ベータ崩壊核として  $^{136}\text{Xe}$  が用いられている理由としては、液体シンチレータに溶けやすいこと、濃縮方法が確立されていること、バックグラウンドとなる  $2\nu\beta\beta$  の半減期が長いことが挙げられる。

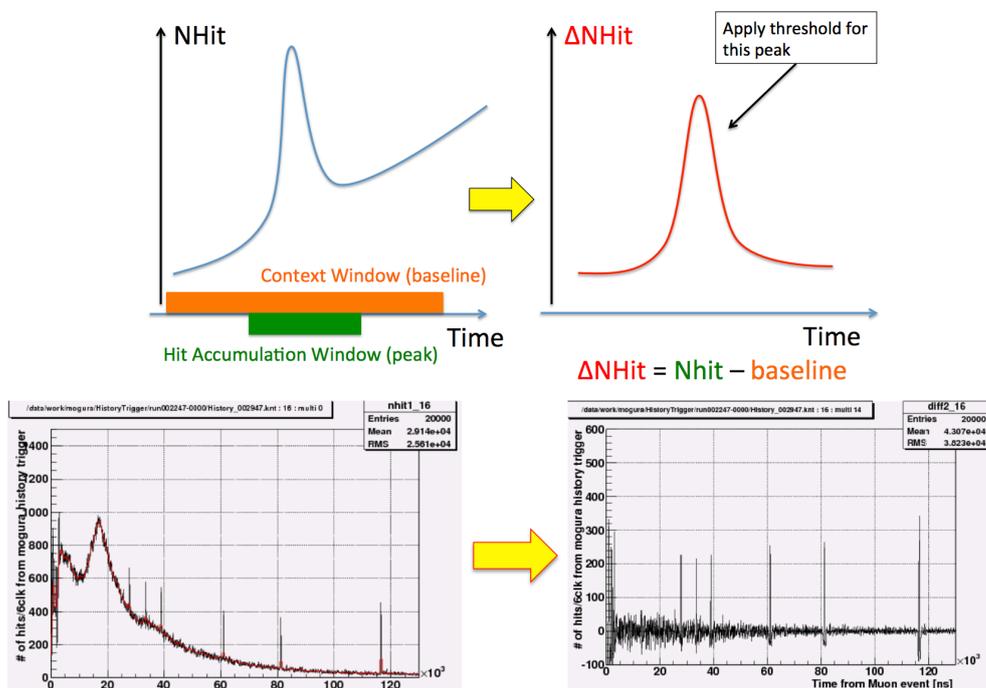


図 3.17 Adaptive Trigger 発行の概念図。ベースラインを計算する Context window を走らせることにより、アフターパルス中でも、中性子イベントのみを検出できる。[15]

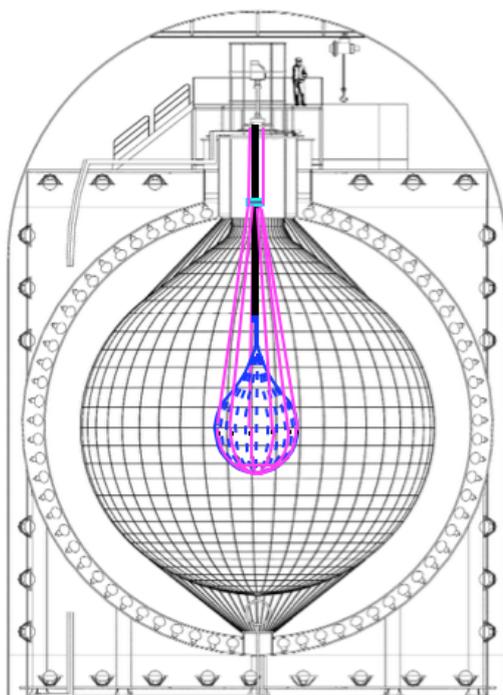


図 3.18 KamLAND-Zen の概要図

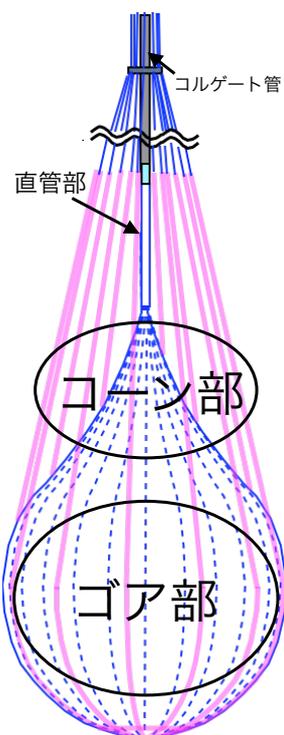


図 3.19 ミニバルーンの形状

### 3.6.1 ミニバルーン

ミニバルーンは Xe-LS を入れるために開発され、Inner-Ballon と呼ばれる。厚さ  $25 \mu\text{s}$  の透明なナイロンフィルムで作られ、放射性物質が極力付かないように、宮城県仙台市にある西澤潤一記念センターのスーパークリーンルームで製作された。ミニバルーンは上部から順に直管部、コーン部、ゴア部から構成されており、直管部はコルゲート管と接続されている。

### 3.6.2 KamLAND-Zen 実験のバックグラウンド事象

$^{136}\text{Xe}$  の  $0\nu\beta\beta$  の  $Q$  値は  $2.46 \text{ MeV}$  である。このバックグラウンド事象としては、 $^{214}\text{Bi}$  崩壊事象、 $^{10}\text{C}$  崩壊事象、 $2\nu\beta\beta$  のしみ出しが挙げられる。

$^{214}\text{Bi}$  は自然放射能であり、 $19 \text{ min.}$  の寿命で  $^{214}\text{Po}$  に崩壊し、その際に放出される  $\beta/\gamma$  線がバックグラウンドとなる。2018 年現在、 $^{214}\text{Bi}$  のタギングの手法としては、娘核である  $^{214}\text{Po}$  の、 $\alpha$  崩壊の遅延同時計測が行われている。

$^{10}\text{C}$  は、宇宙線ミューオンによる  $^{12}\text{C}$  の原子核破砕によって生成されるものである。 $^{10}\text{C}$  は、 $27.8 \text{ s}$  の寿命で式 3.5 の  $\beta^+$  崩壊を引き起こす。



2018 年現在は、宇宙線ミューオン、熱中性子捕獲、 $^{10}\text{C}$  崩壊事象の 3 事象遅延同時計測によりタギングを行っている。

検出器のエネルギー分解能が有限であるので、 $0\nu\beta\beta$  のエネルギースペクトルの広がり、 $2\nu\beta\beta$  の分布の広

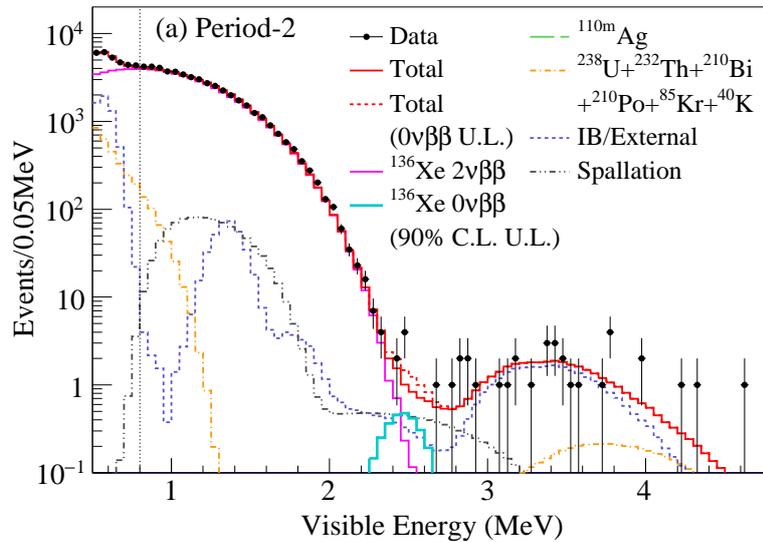


図 3.20 KamLAND-Zen 第二フェーズにおけるエネルギースペクトル [4]

が重なる所がある。これが、 $2\nu\beta\beta$  のしみ出しである。改善の方法としては、エネルギー分解能を向上させるのが唯一の方法となる。

### 3.6.3 Zen 400 kg フェーズの概要と結果

KamLAND-Zen 実験は、2011 年から 2016 年にかけて 400 Kg フェーズが行われた。400 kg は  $^{136}\text{Xe}$  のおおよその質量のことである。Zen 400 kg フェーズは第一フェーズと第二フェーズに大きく分かれている。第一フェーズでは  $^{136}\text{Xe}$  を 320 kg にして観測されたが、予期せぬ不純物として  $^{110m}\text{Ag}$  の混入が見られ、約 1 年間の観測後 Xe-LS の純化が行われた。その結果  $^{110m}\text{Ag}$  が除去されているのが確認され、第二フェーズとして観測が再開された。第二フェーズでは、 $^{136}\text{Xe}$  も 383 kg に増量された。

Zen 400 kg フェーズ全体の結果として、 $0\nu\beta\beta$  の観測には到らなかったが、その半減期として  $T_{1/2}^{0\nu} > 1.07 \times 10^{26} \text{ yr}$  (90% C.L.) という制限を与え、ニュートリノマヨラナ有効質量に対し  $\langle m_{\beta\beta} \rangle < (61-165) \text{ meV}$  (90% C.L.) という上限値を与えた [4]。これは、2018 年現在においても世界最高感度を誇る。

### 3.6.4 Zen 800 kg フェーズと将来計画

$^{136}\text{Xe}$  をおおよそ 800 kg に増量して観測する Zen 800 kg フェーズが、2019 年から始まる予定である。2019 年 1 月現在、ミニバルーン製作とインストール、並びに液体シンチレータの純化と Xe の液体シンチレータへの溶かし込みが完了している。安定的な観測ができると確認できれば、観測が始まる予定である。Zen 800 kg フェーズは 5 年間の観測を予定している。

また、将来計画として KamLAND2-Zen 実験があり、そのために検出器の刷新が計画されている。これは、集光量を増やすことでエネルギー分解能のよりよい  $0\nu\beta\beta$  探索実験を行うものである。具体的には、高発光量の LAB (Linear Alkyl Benzene) を用いた液体シンチレータ (集光量 ~ 1.5 倍)、高量子効率を持つ HQE (High Quantum Efficiency) PMT (集光量 ~ 2.1 倍)、PMT に取り付け効率の良い集光を行う集光ミラー (集光量 ~ 1.9 倍) が挙げられる。それらの刷新に伴い、電子回路も刷新される予定である。検出器の刷新により、 $^{136}\text{Xe}$  の Q 値付近のエネルギー分解能は今の 4% から 2.5% 以下まで改善される。1 ton の  $^{136}\text{Xe}$  を用いて、5 年間の観測でマヨラナ有効質量 20 meV の範囲までの探索を目指す。

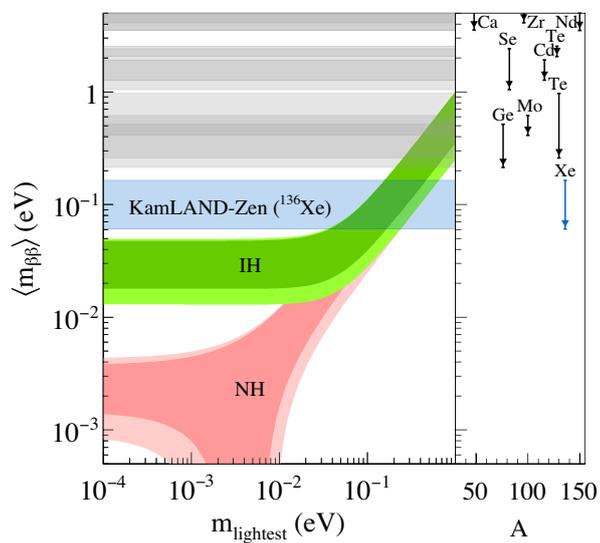


図 3.21 ニュートリノのマヨラナ有効質量による制限。ニュートリノの質量差と質量階層構造のモデルにより、最も軽いニュートリノの質量とマヨラナ有効質量の関係に制限が与えられる。[4]

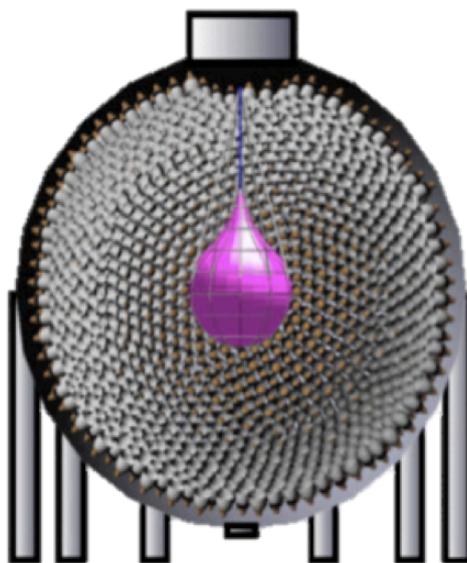


図 3.22 KamLAND2-Zen 実験の概要図



## 第 4 章

# 予備 DAQ システムの構想

第 3 章において、KamLAND の DAQ システムについて述べた。2018 年現在、この DAQ システムにおいて懸念されていることがある。第 3 章で述べた通り、MoGURA は 20-inch ID と OD に接続されていない。また、2017 年 4 月 22 日にトリガーマジュールの T3 が故障したことで、KamFEE Trigger の予備が無いという切迫した状況である。仮に今稼働している KamFEE Trigger が故障してしまうと、FBE による信号の取得ができなくなる。つまり、20-inch ID と OD からの信号をとることができなくなる。また、現在使用されていない MoGURA FADC をすべて現在の DAQ システムに組み込んでも、20-inch ID と OD をすべてカバーすることはできない。

20-inch ID では、電荷のエネルギー情報のみを解析で用いており、17-inch ID と違い、時間情報は解析には用いられていない。理由を説明すると、光が PMT 表面に達してから電子回路に入るまでの時間の広がりを示す TTS(Time Transition Spread) が、17-inch ID が約 3.5 ns なのに対し、20-inch ID が約 6 ns と大きく広がりがあるためである [11]。また、OD では total hit を解析に用いている。20-inch ID はエネルギー分解能の向上、OD は中性子バックグラウンド事象を捉えるのに必要で、これらが全く使えない状況になるのは避けたい。

そこで、図 4.1 のような予備 DAQ システムが構想されている。赤枠に囲まれている部分がギャング回路の本体部分を示している。まず、20-inch ID から来た信号は一つにまとめられ、Analog Sum として出力される。これに

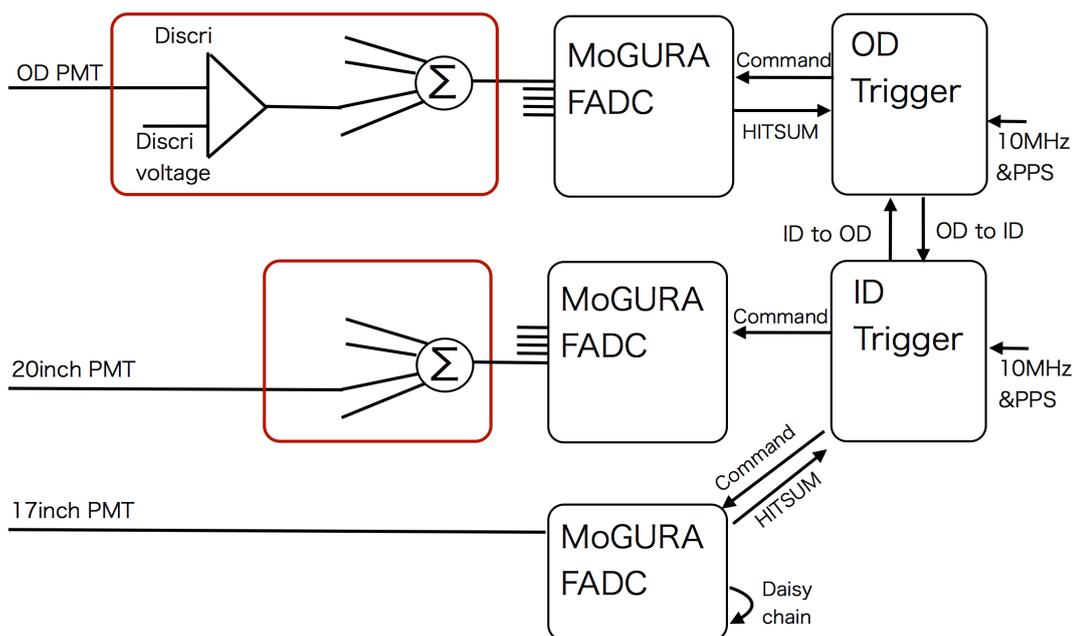


図 4.1 予備 DAQ システムの概略図 [5]

より電荷のエネルギー情報を得られる。また、OD から来た信号は **discr** 電圧によって弁別され矩形波が出力される。それらがまとめられ **Digital Sum** が出力される。これによりトリガーコマンド生成のための **HITSUM** を知ることが出来る。

トリガーボードは ID 用と OD 用とで独立に動かし、それらを同軸ケーブルで接続することで、**IDtoOD Trigger** と **ODtoID Trigger** を発行するための経路とする。これらは、宇宙線ミュオン事象を特定するのに必要である。例えば、宇宙線ミュオンが OD に入って **OD Trigger** からコマンドが出ると同時に **ODtoID Trigger** が発行されれば、ID で起きるミュオン事象由来のバックグラウンド事象を紐付けることができる。これは、トリガーボードで **latency** を調節できることから可能である。**ID Trigger** は、**HITSUM** を 17-inch ID から信号を受け取る **MoGURA FADC** からのみ受け取ることになる。20-inch ID から **HITSUM** を受け取らないのは、前述の **TTS** が 17-inch ID より良くないためで、時間分解能の悪化を防ぐためである。トリガーボードは **GPS** から、**Rb** 標準時計の 10 MHz 参照信号と **1PPS** 信号を受け取ることで、非常に正確な時間情報を得ている。また、17-inch ID に接続されている **MoGURA FADC** からの **HITSUM** 情報は、**Daisy Chain** によって 1 つの信号としてトリガーボードに入力される。

## 第 5 章

# 試作ギャング回路

本修士論文の主要な箇所であるギャング回路の改良を論じる前に、2014年に試作されたギャング回路についてこの章で触れる。この試作ギャング回路は、第4章で述べた予備DAQシステムを構築するために製作された。しかし性能評価の結果、複数の問題が明らかとなり改良を求められることとなった。本章ではその試作回路の概要、性能評価の結果明らかになった問題点を述べ、最後に改善すべき所をまとめる。

### 5.1 試作回路の概要

この節では、試作回路の概要を述べる。図5.1がその基板であり、サイズはVME 9Uである。前面パネルには12chのBNC入力端子とAnalog Sum用とDigital Sum用のLEMO出力端子がある。背面パネルにはVME P1、P2とP3がある。このVMEから、 $\pm 5V$ 電源とDigital Sum用のdiscr.電圧を供給する。通常、 $-5V$ 電源は規格外のものであるが、現在KamFEEがその $-5V$ 電源を使っているため、それを置き換えることでカスタムの $-5V$ 電源を使用する。

#### 信号処理

入力された信号は、一度ハイパスフィルタ(約7.2 Hz以下の周波数成分をカット)を通った後、増幅率10倍の反転増幅器に入る。このオペアンプにはAnalog Devices社製のLT1819が使用されている。その後信号はAnalog

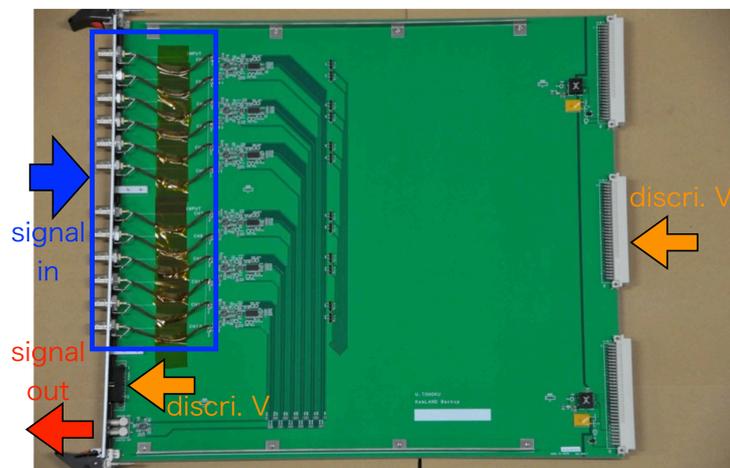


図 5.1 試作ギャング回路の基板の写真 [5]

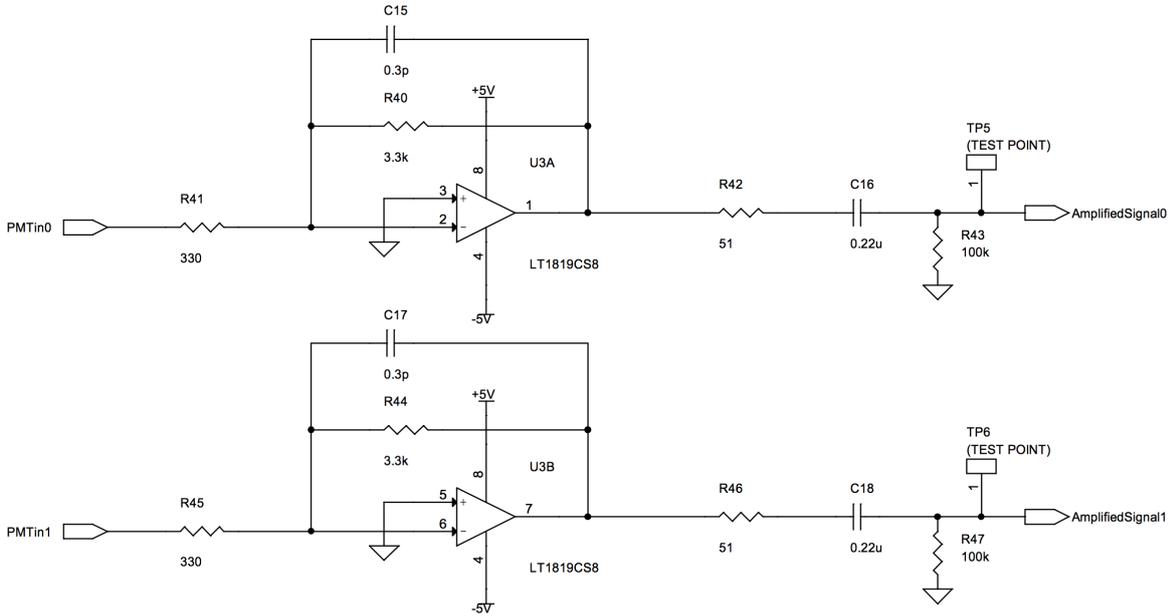


図 5.2 試作回路の反転増幅部

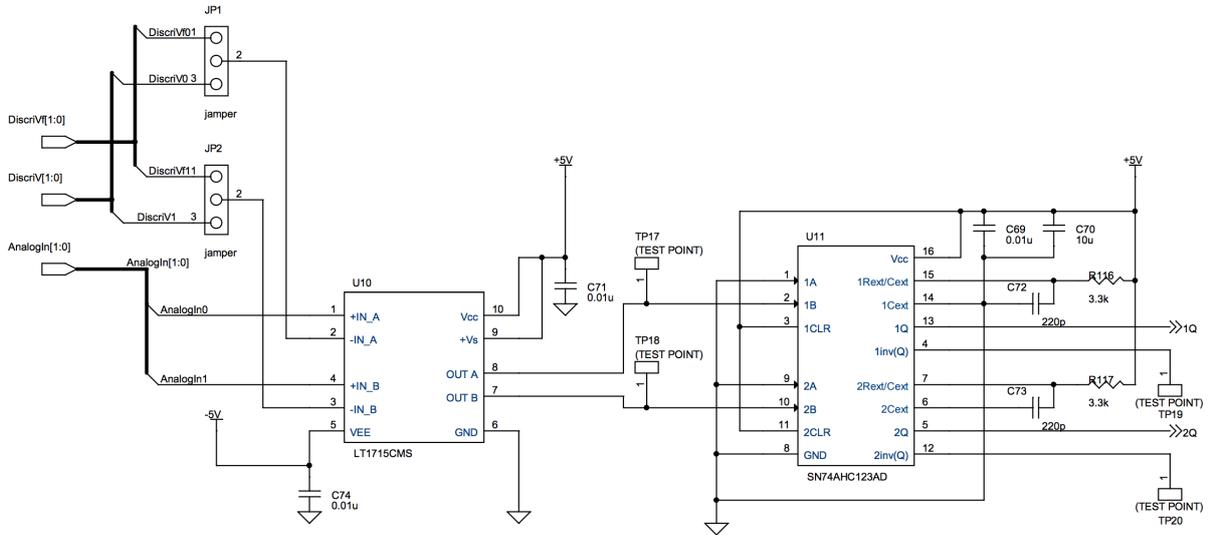


図 5.3 試作回路の弁別部

Sum 用と Digital Sum 用との 2 つに分かれる。Analog Sum 用の信号は抵抗分圧によって 1/10 にされた後、すぐに SUM 回路に入る。一方 Digital Sum 用の信号は、Analog Devices 社製のコンパレータ LT1715 によって弁別され、discrI 電圧を超える信号が入ると矩形波が出力される。Texas Instruments 社製のマルチバイブレーター SN74AHC123AD は、矩形波の立ち上がりを入力されることで、約 400 ns のパルス幅を持つ矩形波を出力する。この信号が抵抗分圧によって約 1/50 にされた後に SUM 回路に入る。SUM 回路はいずれも入力された信号の総和を反転して出力される。この出力がそれぞれ Analog Sum と Digital Sum になる。

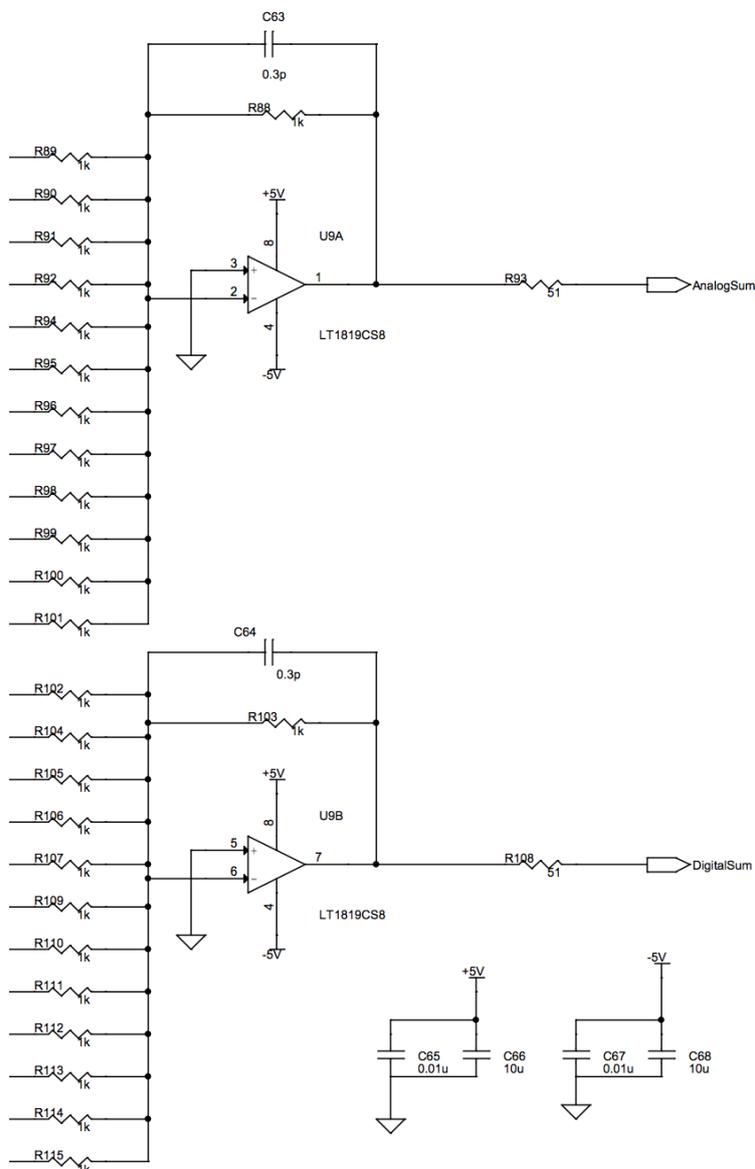


図 5.4 試作回路の SUM 部分

## 5.2 試作回路の問題点

試作回路は製作され、その後性能評価が行われたが、そのまま DAQ システムに組み込むことができない複数の問題点が明らかとなった。その問題点を述べていく。

### ノイズの大きさ

無入力状態で Analog Sum と Digital Sum の出力をオシロスコープで測定し、ノイズを求めた。その結果が図 5.5 である。2 つの出力の間では差はほぼ無く、ノイズはおよそ 0.28 mV であった。BLR 込みの MoGURA のノイズは、P ゲインで 0.13 mV である [12]。1 p.e. 相当の信号の振幅は 2 - 3 mV であり、現行の MoGURA の Hit 判定

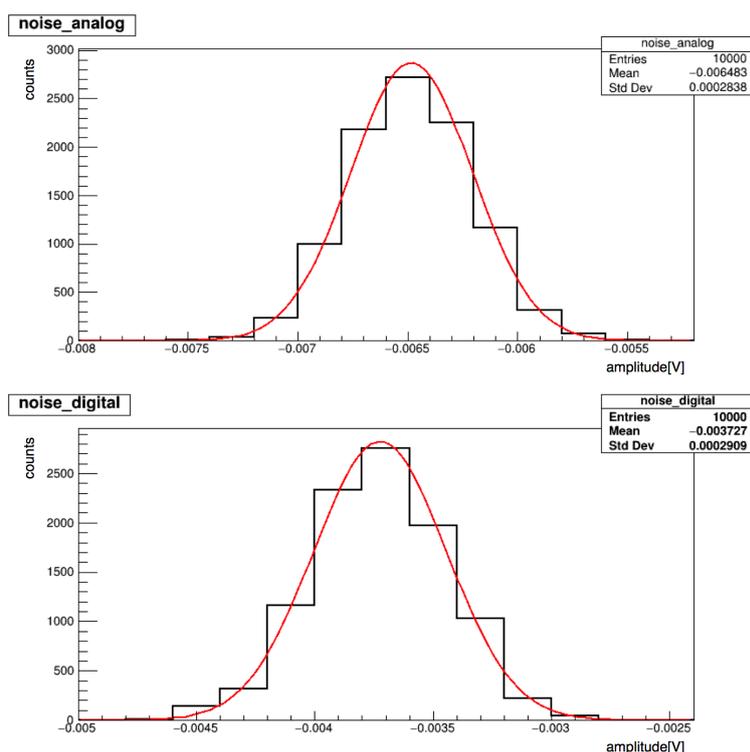


図 5.5 試作回路のノイズ。上半分が Analog Sum のもので、下半分が Digital Sum のものである。

のしきい値は  $1/2$  p.e. である。試作回路をそのまま DAQ システムに組み込めば、全体のノイズは約  $0.31$  mV と計算される。Hit 判定のしきい値はこれ以上あげられないので、このままでは  $1$  p.e. 相当の小信号に対するエネルギー分解能が大幅に低下することが考えられる。

### 線形性の問題

パルスジェネレーターから信号を 2 つ出し、1 つはそのままオシロスコープに、もう一つは試作回路に入力し Analog Sum の出力をオシロスコープに入力してそれぞれの振幅を測定した。図 5.6 はそれぞれ対応する信号の振幅をプロットしたものである。図から分かる通り、元信号の振幅がおよそ  $500$  mV 以上になった時に、試作回路を経由した信号の振幅がおよそ  $160$  mV で頭打ちとなっている。宇宙線ミューオンによる信号は数 V の大きさになるため、この試作回路ではその信号を捉えることができない。原因としては、信号処理の途中で、入力信号を反転回路で 10 倍にしており、この段階で大信号が飽和してしまったことが考えられる。また、出力信号振幅が小信号で入力信号振幅の約  $1/3$  倍となっているのは、オペアンプ LT1819 のスルーレート ( $2500$  V/ $\mu$ s) が低いためであると考えられる。

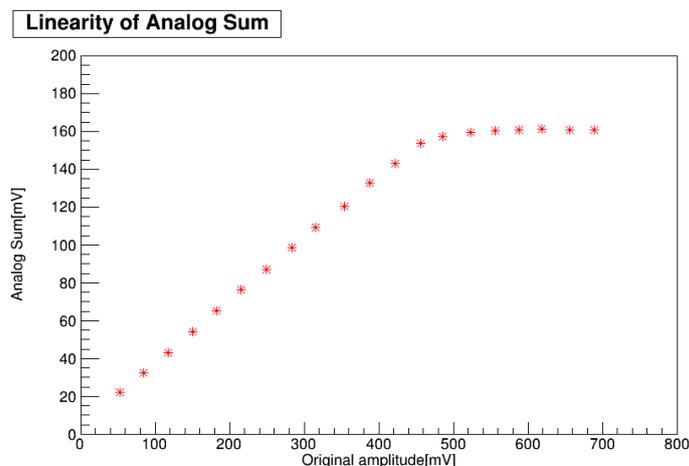


図 5.6 試作回路の線形性。横軸が元々の信号振幅、縦軸が Analog Sum の出力振幅である。

### discri 電圧の供給

この試作回路では、discri 電圧は外部から供給することになっている。しかし、そうするために外部モジュールを別に用意する必要があり、システムが複雑化する。そうすると消費電力が増大するほか、故障のリスクも高まり実用性がなくなってしまう。

### 信号のパルス幅

ゲートジェネレーターから出力されるパルスの時間幅は約 400 ns となっているが、これは長過ぎる。なぜかという、トリガーが HITSUM の和を見ているのが 120 ns の間なので、パルス幅が 120 ns を超える部分についてはトリガーの方で HIT が続いていると誤認するからである。さらにこのパルス幅は Digital Sum のデッドタイムとなるので短い方がよい。

### パイルアップ処理

信号取得の際に起こる典型的な問題として、パイルアップという現象がある。パイルアップというのは、2つのイベントが短い間隔で発生したときに、それを1つのイベントとしてデータ取得してしまう現象である。この試作回路ではゲートジェネレーターでパイルアップの現象が起きる。コンパレーターで2つの矩形波が短い間隔で出力されると、ゲートジェネレーターで1つのパルスとして出力される。また、このパルス幅は元々のパルス幅より長くなるので、前述のパルス幅の問題も合わせて引き起こす可能性がある。

## 5.3 問題点のまとめと考えられる対応策

ここでは、これまで述べた試作回路の問題点のまとめと考えられる対応策を以下に述べる。

- 大きいノイズ
- ダイナミックレンジの問題
  - 10 倍の反転増幅が無くても信号処理が機能するように設計し直せば、ダイナミックレンジの問題は解決

される。また、そうすればモジュールが少なくなるのでノイズの低減も期待できる。

- **discr1** 電圧の供給源
  - **discr1** 電圧の供給源を基板上に実装すればシステムが単純化される。**discr1** 電圧を出力する素子としては **FPGA** が候補となる。幸い、図 5.1 の基板を見ると、基板の右半分に **FPGA** を実装するのに十分なスペースがある。
- 信号のパルス幅
  - ゲートジェネレーターには外付けされる抵抗とコンデンサがあり、それぞれ抵抗値と静電容量を変えれば信号のパルス幅を調節できる。また、**LTSpice** によるシミュレーションをすれば、基板を製造する前にパルス幅が確認できる。
- パイルアップ処理
  - ゲートジェネレーターがパルスを出力している間は入力信号が来ないようにしたい。ゲートジェネレーターからは、信号に使われるパルスと電圧が真逆の信号を出力する端子がある (図 5.3 における **inv(Q)** である。)。例えば、ゲートジェネレーターの前段に **AND** 回路を置き、一方の入力に **inv(Q)** をつなげば、ゲートジェネレーターがパルスを出力している間はコンパレーターからの入力信号が来ない。
- 入力チャンネル数
  - 前節の問題点の所では述べなかったが、入力チャンネル数も再考の余地がある。理由としては、入力端子とアナログ回路のスペースにまだ余裕があるのが一つで、もう一つは試作回路を製作した当時と 2018 年現在で **OD** の本数が変わったためである (225 本 → 140 本)。入力チャンネル数の決定についての詳細は次章の予備 **DAQ** システムの概要の所で論じる。

以上の点を踏まえて、ギヤング回路の設計の改良を行った。その詳細を次章で説明する。

## 第 6 章

# 新ギャング回路の設計

本章では、新ギャング回路の詳細を説明した後、それに対するアナログ部分とデジタル部分の設計について述べる。また、試作回路で問題となったノイズや線形性の改善を議論し、最後に全体のシミュレーション結果を提示する。

### 6.1 新ギャング回路の詳細と予備 DAQ の概要

予備 DAQ の概要は以下のとおりである。ギャング回路の枚数と入力チャンネルの数の決定の経緯を記す。まず 20-inch ID を考えると、信号は ID の正三十面体の一面ごとに集めることを想定している。それぞれの面には 20-inch ID が 15 個から 19 個ある。入力が 20 チャンネルであれば各面に一枚ずつギャング回路対応させればよいということになるが、20 チャンネルの入力となると空中配線など回路が複雑になり、費用がかさむ可能性がある。そこで ID の各面に 2 枚ずつのギャング回路を対応させることとした。これで、20-inch ID に対応するギャング回路は  $2 \times 30 = 60$  枚必要となる。次に OD を考えると、OD の HITSUM は円柱の上部から順に top、middle、bottom に分けて集めており、それぞれ対応する OD の数は、40 個、60 個、40 個である [13]。各セクションで信号を 1 チャンネルにまとめればよい。例えば入力が 16 チャンネルあるとする。top,bottom では 40 チャンネルの信号をまず 3 チャンネルにデジタル的にまとめ、その 3 チャンネルを 1 チャンネルにアナログ的にまとめる。また middle では 60 チャンネルの信号をまず 4 チャンネルにデジタル的にまとめ、その 4 チャンネルを 1 チャンネルにアナログ的にまとめる。よって、各セクションに必要なギャング回路が求められ、top,bottom ではそれぞれ  $3 + 1 = 4$  枚、middle では  $4 + 1 = 5$  枚必要となる。ゆえに、OD 用のギャング回路は  $4 + 5 + 4 = 13$  枚必要となる。ギャング回路の入力チャンネル数について、16 チャンネルの入力であれば比較的単純な回路で製作が出来るため、入力のチャンネル数は 16 とした。ギャング回路の枚数は  $60 + 13 = 73$  枚が必要となる。

- ギャング回路 : 73 枚
- MoGURA boards : 6 枚
- ID Trigger, OD Trigger : それぞれ 1 枚ずつ

新ギャング回路の詳細を述べる。概略図を次ページの図 6.1 に示す。外形は VME 9U サイズであり、入力は前述の議論より 16ch となっている。出力は Analog Sum と Digital Sum の 2 つとなる。20-inch ID から来る信号は、ID の正三十面体の一面毎にそれぞれ 7 個から 10 個の信号が一つにまとめられる。OD から来る信号は 13 個から 15 個の信号が一つにまとめられる。基板の右下には FPGA(Field-Programmable Gate Array) という、製造後に設計者が構成を設定できる集積回路が実装されている。DAC に入力される discrri 電圧は FPGA から出力する。RJ45 と Ethernet で FPGA に接続ができ、Ethernet 経由で DAC の電圧を変更できる。+5 V、及び +12 V の電源を供給するために VME バックプレーンが使用される。+5 V はデジタル電源に、+12 V はアナログ電源に用いられる。

表 6.1 KamLAND で想定される信号の大きさ、頻度

	1 p.e. 事象	宇宙線ミューオン事象
信号振幅	2 – 3 mV	数 V
頻度	40 kHz → 100 Hz <sup>1</sup>	0.2 – 0.3 Hz

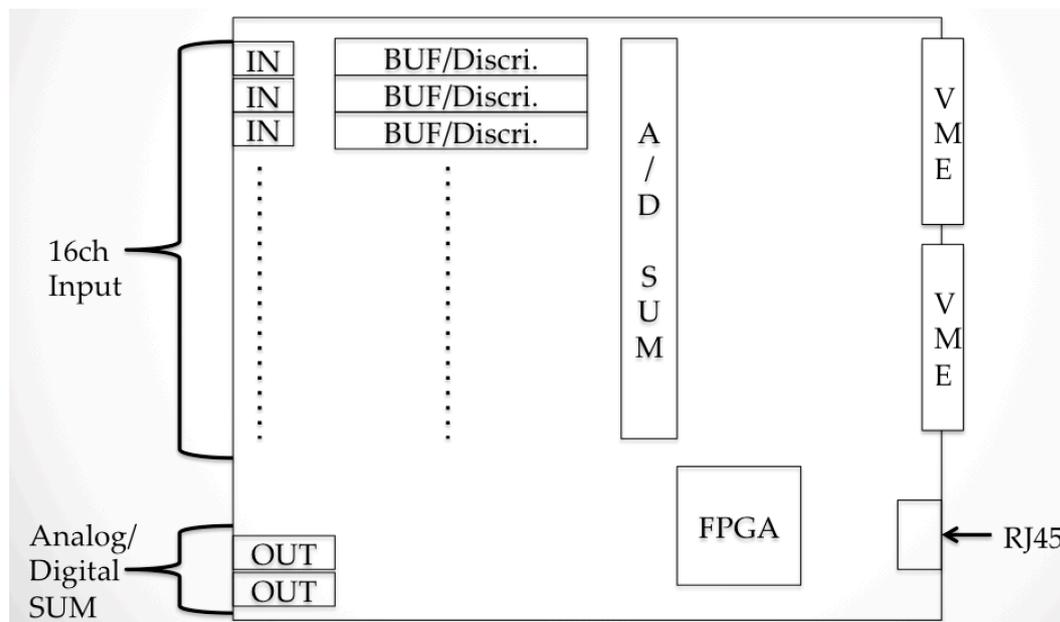


図 6.1 ギャング回路の概略図

以下に、設計するにあたり前章の試作回路と異なる点をまとめる。

- 10 倍の反転増幅を無くし、代わりにヘッドアンプを配置する。
- ゲートジェネレーターの前に、VETO 用の AND 回路を置く。
- ゲートジェネレーターからの出力パルス幅を変えるため、外付けの抵抗値とコンデンサの静電容量を変える。
- SUM 回路で信号振幅の調整を行う。(Digital Sum)
- FPGA の実装。並びに FPGA によるしきい電圧の D/A 変換を行う DAC の実装。
- 複数の電源を供給するためのレギュレータの実装。

以上のことを念頭におき、設計を行う。

次節からは設計の詳細を、入力信号を Sum 信号として出力するまでの回路をアナログ部分、FPGA、クロックなどの部分をデジタル部分として、それぞれ設計を行う。なお、次節以降においてシミュレーションを行っている箇所があるが、それらは全て LTspice を用いている。LTspice とは、アナログ回路のシミュレーター SPICE を内包するフリーソフトウェアのことである。

<sup>1</sup> 40 kHz の頻度のうち、ほとんどは PMT のダークカウントである。全チャンネルの PMT 信号情報を元にトリガーをかけることで信号取得の頻度を 100 Hz 程度に低減している。

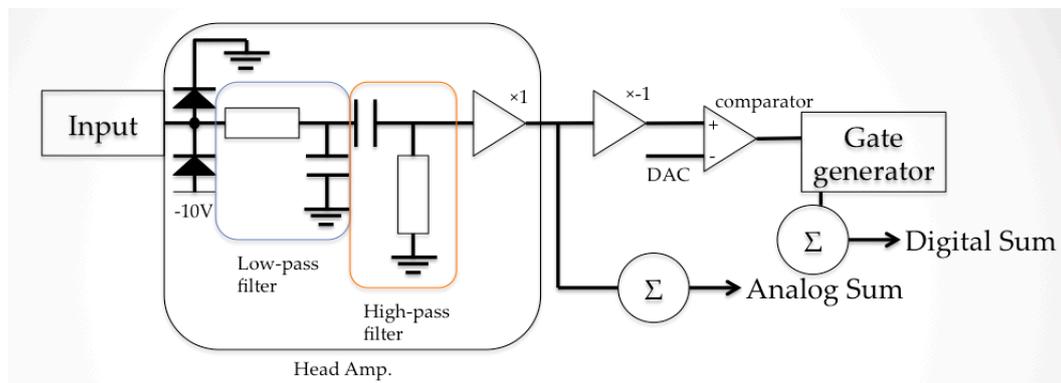


図 6.2 アナログ部分の概略図

## 6.2 アナログ部分の設計

図 6.2 で示す通り、アナログ部分において入力された信号は集められ、Analog Sum と Digital Sum が出力される。ここでは、図の各所の機能を説明する。

### 6.2.1 ヘッドアンプ

まず、入力信号はヘッドアンプに入る。ヘッドアンプの主な役割は 3 つあり、入力電圧を  $\pm 10\text{ V}$  の範囲に収めること、フィルターで余分なノイズを落とすこと、および Analog Sum 用と Digital Sum 用に信号を分岐させるためである。ヘッドアンプに用いられるオペアンプは、 $-10\text{ V}$  までの入力に耐えること、低ノイズであることと  $7300\text{ V}/\mu\text{s}$  という高速スルーレートをもつことから、Texas Instruments 社製の THS3091 が用いられる。また、ヘッドアンプにはローパスフィルタ、及びハイパスフィルタが備えられ、約  $0.7\text{ Hz}$  以下、または約  $125\text{ MHz}$  以上の周波数成分をカットする。これらの値は、1 p.e. 信号が歪み無く得られるとされる信号エネルギーの 99 % を得るのに、 $68\text{ MHz}$  以上の周波数成分が必要であることから決定された [12]。

図 6.3 は、シミュレーションにおけるヘッドアンプの前後の信号である。黒色の波形がヘッドアンプ前の、青色の波形がヘッドアンプ後の信号である。図の通り、前後で波形の振幅や傾きが変わっておらず、波形を歪み無く処理できていることが分かる。なお、ベースライン電圧が上昇しているのは、MoGURA FADC 側にコンデンサが配置されているため問題とならない。

図 6.4 は、シミュレーションにおける振幅  $1\text{ mV}$  の正弦波に対する周波数特性である。図からヘッドアンプの周波数帯域は約  $125\text{ MHz}$  となり、ローパスフィルタが機能していることが分かる。

なお、このヘッドアンプは KamLAND 実験の次世代電子回路として開発されている MoGURA2 と同じものを使用する。フィルタの性能評価は MoGURA2 の性能評価を兼ねていることを合わせてここに記す。

### 6.2.2 コンパレータ、DAC

ヘッドアンプを通った信号は 2 つの経路に分かれる。このうち Analog Sum に向かう信号はそのまま SUM 回路に入るが、Digital Sum に向かう信号は一度 Texas Instruments 社製のオペアンプ THS3091 によって反転された後、コンパレータに入る。コンパレータには、Analog Devices 社製の LT1713 が使用されている。LT1713 は超高速で、入力電圧が discri 電圧を超えると、約  $7\text{ ns}$  の遅延で矩形波を出力する。この  $-$  端子には DAC から出力されるアナログ電圧が入力され、信号がこの電圧を超えているときにコンパレータは  $+5\text{ V}$  の電圧を出力する。

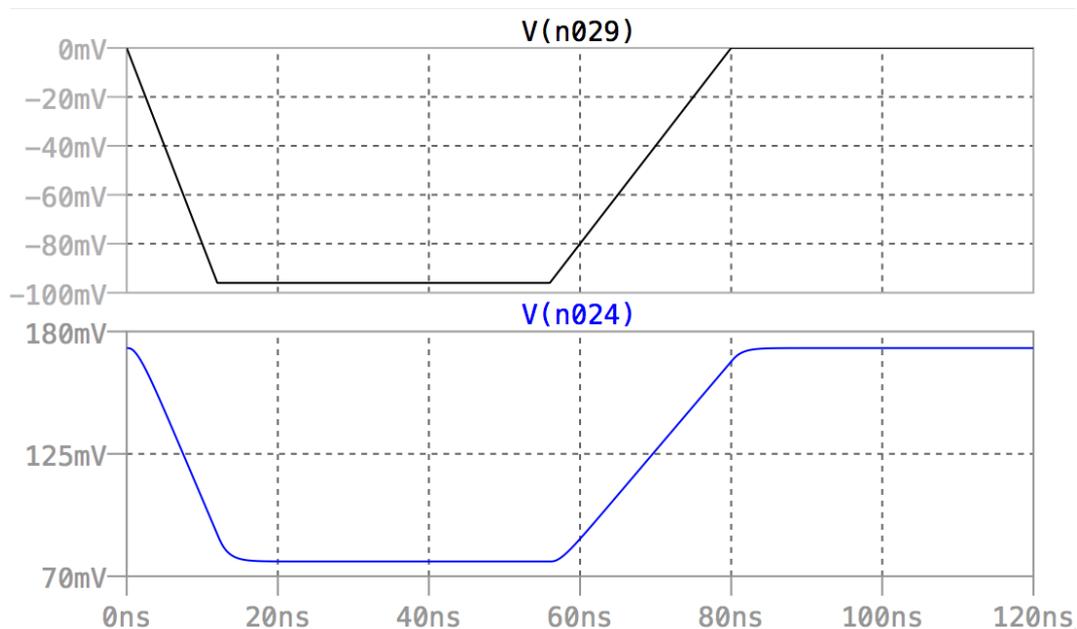


図 6.3 ヘッドアンプ前後の信号。黒色の波形がヘッドアンプ前の信号、青色の波形がヘッドアンプ後の信号である。

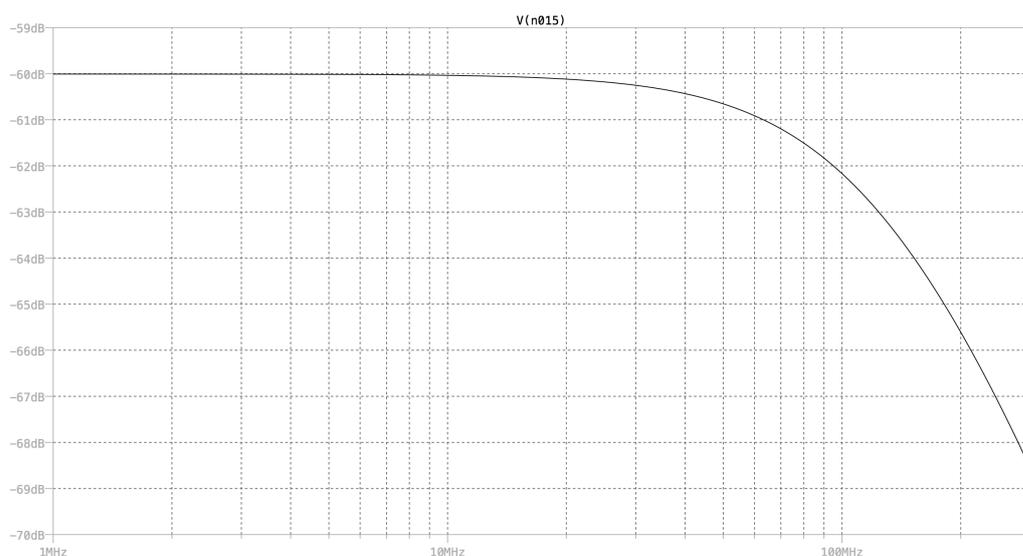


図 6.4 ヘッドアンプの周波数特性。縦軸は、振幅を 1 V を基準とした dB 表示で表したものである。

DAC には Texas Instruments 社製の DAC7678 が用いられる。DAC7678 は、12-bit の分解能と 8 つのチャンネルを持ち、スルーレートは  $0.75 \text{ V}/\mu\text{s}$  である。また、DAC から出力されるアナログ電圧は抵抗分圧により 0.25 倍になってコンパレータに入力されるため、電圧の分解能は  $\Delta V = 1.25 \text{ V}/2^{12} \times 0.25 \approx 0.076 \text{ mV}$  となる。後述のノイズの議論から、2 つの THS3091 から生じるノイズを計算すると、合計のノイズが  $0.060 \text{ mV}_{\text{RMS}}$  程になる。このことから、DAC の分解能としてはノイズとほぼ同等であるので十分である。

LM7322 はボルテージフォロワーであり、電流がコンパレータ側から逆流しないように配置している。

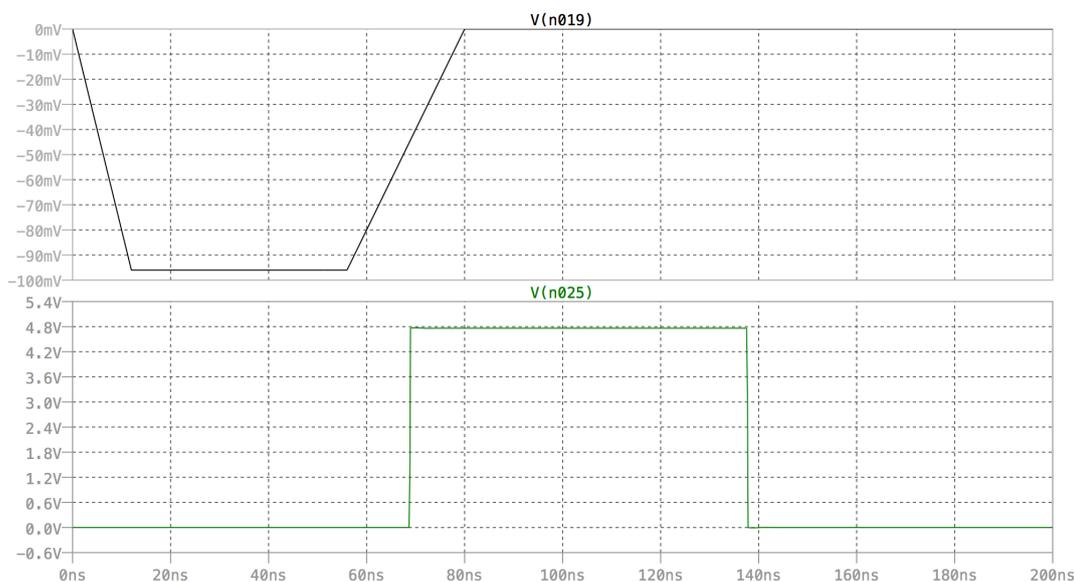


図 6.5 ゲートジェネレーターからのパルス信号 (緑色)。黒色の波形は入力信号である。コンパレーターに入力されているしきい電圧は 48 mV である。

### 6.2.3 ゲートジェネレーター

コンパレーターから出力された信号は、ゲートジェネレーターによって一定のパルス幅を持った矩形波になる。ゲートジェネレーターは前段の AND 回路と後段のマルチバイブレータで構成される (図 6.6 参照)。AND 回路は ON Semiconductor 社製の MC74VHC1GDFT2G、マルチバイブレータは Texas Instruments 社製の SN74LV123A を使用した。

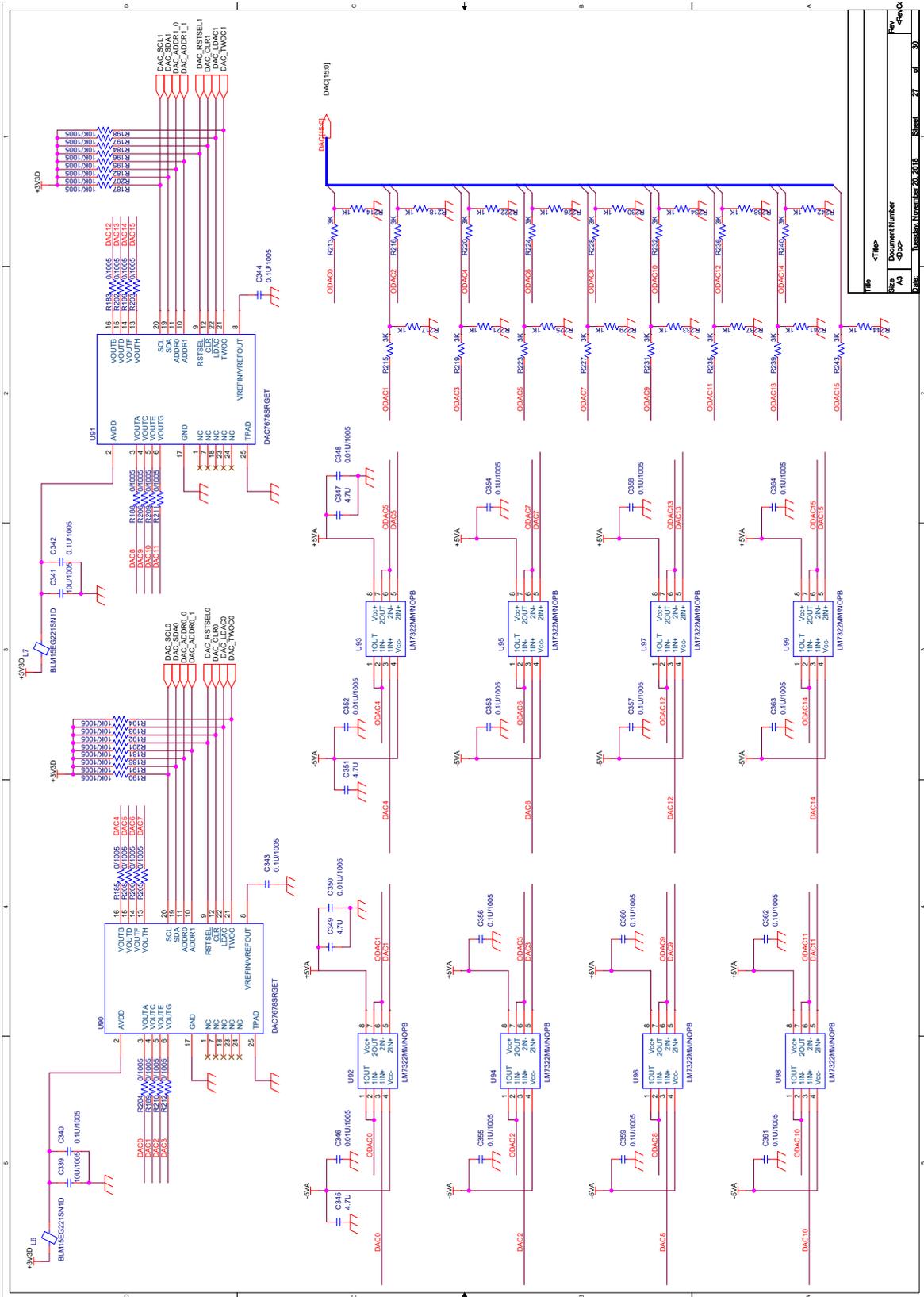
動作原理を説明する。AND 回路には 2 つの入力があり、それぞれコンパレーターからの信号と、マルチバイブレータがパルスを出している時のみ 0 V を、それ以外の場合は +5 V を出す信号とに接続されている。これにより AND 回路は、マルチバイブレータがパルスを出す時には 0 V を出力し、VETO の役割を果たしている。AND 回路が +5 V を出力しマルチバイブレータに入力されると、+5 V の矩形波が SUM 回路に、それと電圧が真逆の矩形波が前述通りに AND 回路に出力される。このパルスの幅は、外付けの抵抗の値、及びコンデンサーの静電容量に依存する。このパルス幅の時間はギャング回路のデッドタイムとなる。パルス幅の時間は、トリガーが  $20 \text{ ns} \times 6 = 120 \text{ ns}$  中の HITSUM の和を見ていることを考慮し、その約半分となる 70 ns を採用した。

図 6.5 は、シミュレーションにおいて、ゲートジェネレーターから出力されるパルス幅が 70 ns 程になるかを確かめたものである。図の通り、入力信号が *discr* 電圧を超えると、約 70 ns の時間幅を持つパルスが出力されることが分かる。

### 6.2.4 Analog Sum、Digital Sum

当初、それぞれの SUM 回路では、オペアンプ LM7171 によって信号が集められる予定だった。しかし、シミュレーションにおいて、高周波成分における信号の発振が見られた。このため、オペアンプはヘッドアンプと一緒に THS3091 を用いる。Analog Sum では信号がそのまま集められ、SUM 回路を経た後では上に凸な信号がでる。しかし、波形の解析において下に凸な信号を出力したいので、信号が集められた後に反転回路が組まれている。Digital Sum では SUM 回路において集められる信号は約 0.04 倍に減衰され、Digital Sum の振幅は 200 mV/ch





File	<File>	Document Number	Rev
Size	A3	4-000	1.0
Date	Monday, November 20, 2018	Sheet	27 of 30

図 6.7 DAC 部分の回路図。スペースの都合上横向きに表示している。

となる。これは出力電圧を MoGURA FADC の入力電圧範囲に確実に収め、かつ PMTHit 数を明確に区別するためこの値に設定された。

### 6.2.5 アナログ電源

最後に、アナログ電源の詳細を述べる。ギャング回路で用いるアナログ電源は以下の 4 種類である。

- $\pm 10\text{ V}$  : ヘッドアンプ、反転回路、SUM 回路
- $+5\text{ V}$  : コンパレータ、ゲートジェネレーター
- $-5\text{ V}$  : コンパレータ

これらの電源は、全て  $+12\text{ V}$  電源から生成され、Texas Instruments 社製のスイッチングレギュレータ LMZ14203H が用いられている。アナログ電源には、通常はノイズが小さくより安定的な電源供給が出来るリニアレギュレータが用いられる。ただ、先行研究では、 $+12\text{ V}$  電源を入力した後、 $4\text{ ms}$  程で十分な  $+10\text{ V}$  電圧と  $+1\text{ A}$  電流が得られており、スイッチングレギュレータを使っても十分にノイズが低いということが分かっている [17]。ただ、電源の安定性の観点から念のためフィルターを二重にしている。また、アナログ電源は前述の MoGURA2 と同じものを一部使用しているため、今後行われる予定の性能評価では MoGURA2 の電源の評価も合わせて行うことになる。

## 6.3 デジタル部分の設計

### FPGA

今回のギャング回路には基板上に FPGA が実装されている。FPGA には、Xilinx 社製の XC7A35T-2FTG256C が用いられている。今回、FPGA は DAC をコントロールするために実装した。

### クロック

クロックも基板上に実装されており、京セラ社製の KC7050A50.0000C3GE00 が用いられている。周波数は  $50\text{ MHz}$  であり、FPGA にシステムクロックとして供給される。

### Ethernet 通信

SiTCP は、 $10\text{ Mbps}$  -  $1\text{ Gbps}$  の速度で安定した TCP/IP Ethernet 通信を実現できる。ただし、 $100\text{ Mbps}$  を超える通信には、光インターフェースが必要となり、UTP ケーブルと比較して取り扱いが煩雑になる。新ギャング回路においては、そこまでの速度は必要としないので、Ethernet ケーブルには UTP ケーブルを用いる。また、Ether-PHY には Microchip 社製の LAN8710A を、Ethernet コネクタには、RJ45 規格製品である Pulse 社製の J0011D01BNL を用いる。これらのモジュールは MoGURA2 と同じものが使用され、先行研究により動作実績があるため採用した。

### デジタル電源

ギャング回路で用いられるデジタル電源は、以下の 3 種類である。

- $+3.3\text{ V}$  : FPGA、クロック、基板ヘッダー、メモリ、Ether-PHY、スイッチ

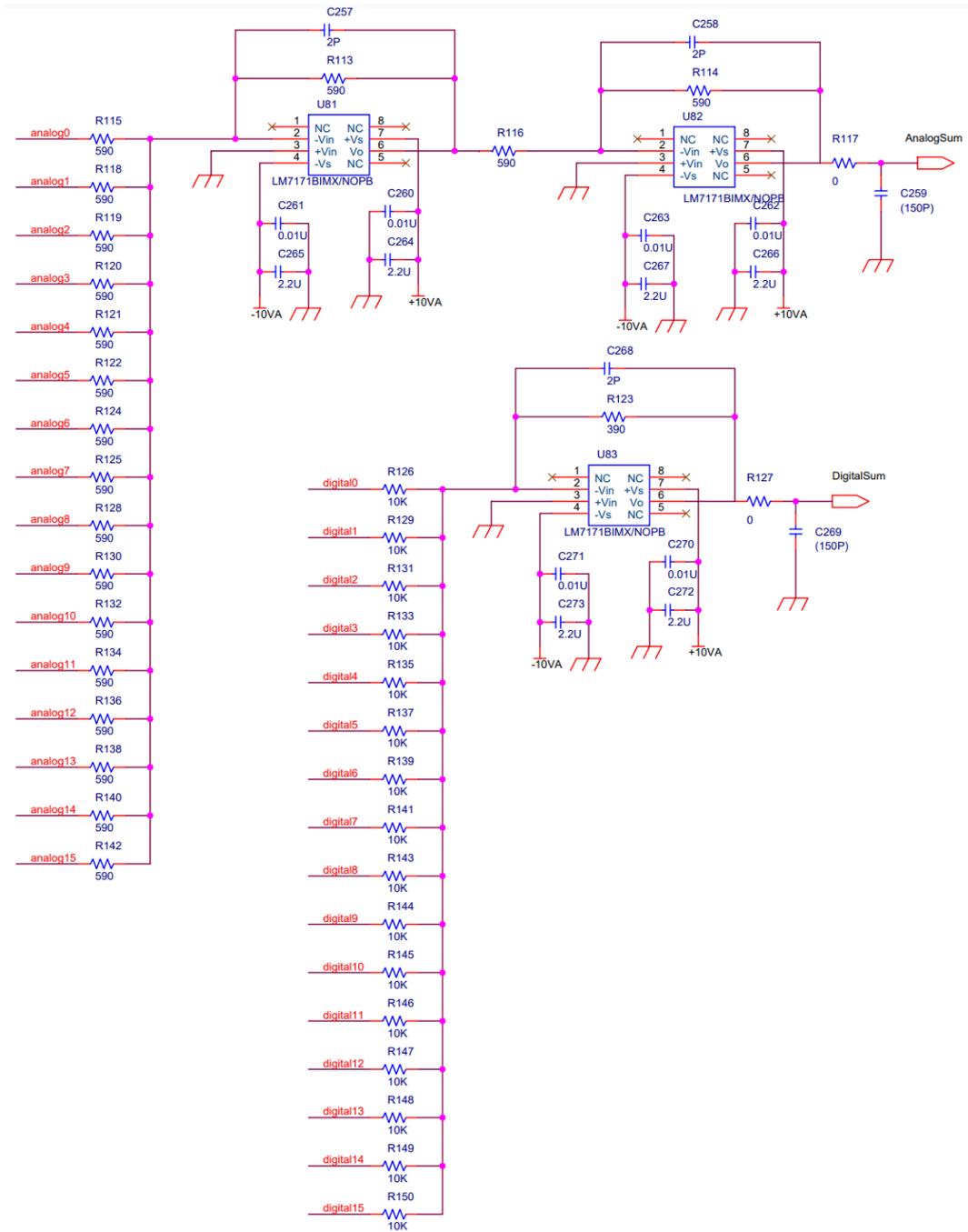


図 6.8 SUM 部分の回路図。オペアンプ LM7171 は THS3091 に変更される。

表 6.2 試作回路と新回路それぞれのノイズ計算結果

	新回路	試作回路
ノイズ (1ch)[mV <sub>RMS</sub> ]	0.066	0.092
ノイズ (7ch)[mV <sub>RMS</sub> ]	0.151	0.282
ノイズ (10ch)[mV <sub>RMS</sub> ]	0.190	0.354

- +1.8 V : FPGA
- +1.0 V : FPGA

これらの電源は全て +5 V 電源から Texas Instruments 社製のスイッチングレギュレータ LMZ10503 を用いて生成される。デジタル電源においても、ノイズが生じるスイッチングレギュレータを用いているので、別系統の電源作成時のノイズをカットするために、+5 V 側にチップビズを挟むことでノイズ対策を行っている。また、FPGA の使用に伴い、FPGA への電源供給は +1.0 V → +1.8 V → +3.3 V の順番になるように、ソフトスタート設定端子に接続するコンデンサの静電容量を調整している。

デジタル電源も MoGURA2 と同じものを一部使用するため、MoGURA2 の電源の評価も合わせて行われる予定である。

## 6.4 ノイズ、線形性の議論

この節では、試作回路で問題となっていたノイズ、線形性の議論を行う。

### ノイズの議論

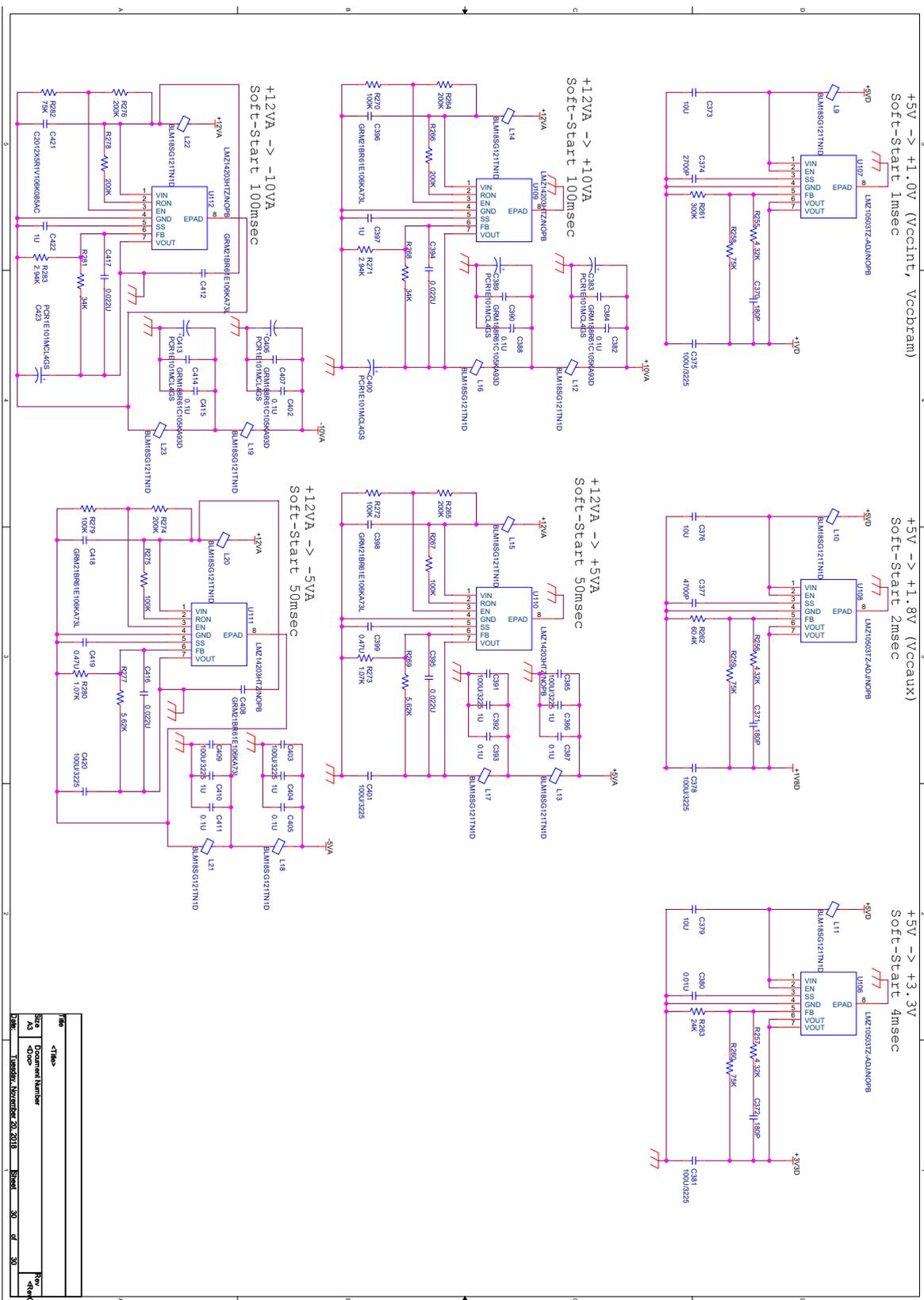
ノイズの議論においては、シミュレーションでノイズ解析を行い、周波数帯域において積分を行うことでノイズを求めた。表 6.2 に、試作回路と新回路それぞれのノイズを示す。

表 6.2 から、Analog sum において集められる予定の 7 から 10 チャンネルにおけるノイズを比較すると、新回路のノイズは試作回路のに比べおよそ半減していることが分かる。試作回路のノイズの実測値が 0.28 mV<sub>RMS</sub>(12 ch) であることから、シミュレーションのノイズが実測値を上回っているという通常は起こらないことが起きている。ただ、ノイズの低減が見込めるのは確実で、仮にシミュレーション通りにノイズが低減されれば、新回路のノイズは BLR 込みの MoGURA のノイズ (0.13 mV<sub>RMS</sub>) と同程度のものになることが予想される。このように、回路の改良やオペアンプの変更により、ノイズの低減が見込めることが分かった。

### 線形性の議論

線形性の議論にあたっては、シミュレーションを行った。シミュレーションでは、試作回路の線形性の評価と同じように、一つのチャンネルからパルス信号を入力して、入力信号と出力信号 (Analog Sum) の振幅を比較した。入力信号の振幅は 1 V から 10 V の範囲で、1 V ごとに合わせて 10 種類の信号を入力した。

図 6.10 がシミュレーション結果である。図 6.11 から、振幅が 8 V の所まで線形性が保たれているのが分かる。比較として挙げると、MoGURA のダイナミックレンジは 7 V である [12]。MoGURA と同等以上のダイナミックレンジが得られているので、線形性の点については試作回路の問題を解決したと言える。



File	<Title>
Size	Document Number
AS	Doc#
Doc#	TM4689W, November 20, 2018
Sheet	30 of 30
Rev	4/0/0

図 6.9 電源の回路図。スペースの都合上、横向きで表示している。

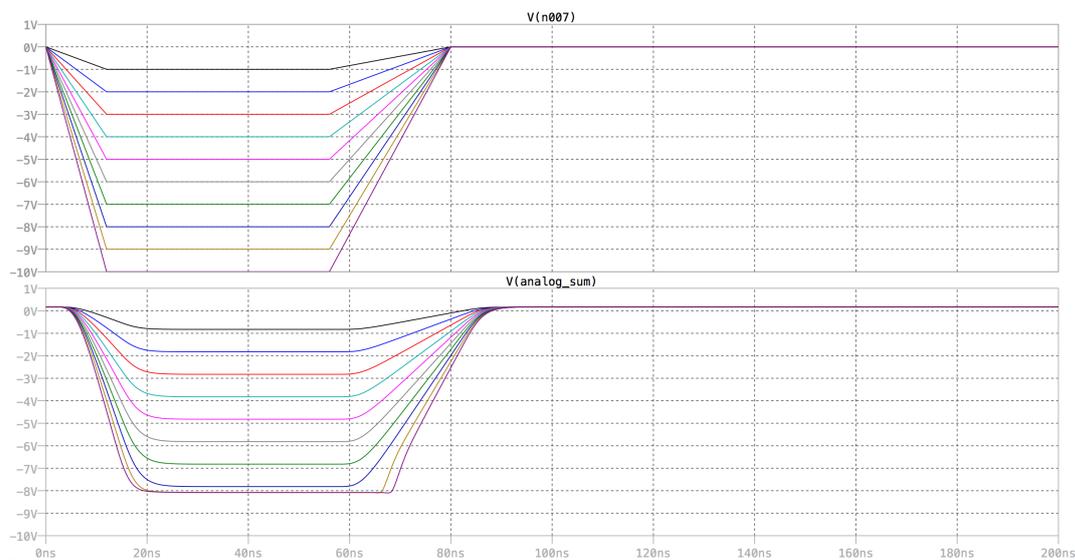


図 6.10 大信号のシミュレーション。上段の信号が入力信号で、下段のが出力信号である。色ごとに各波形が対応する。

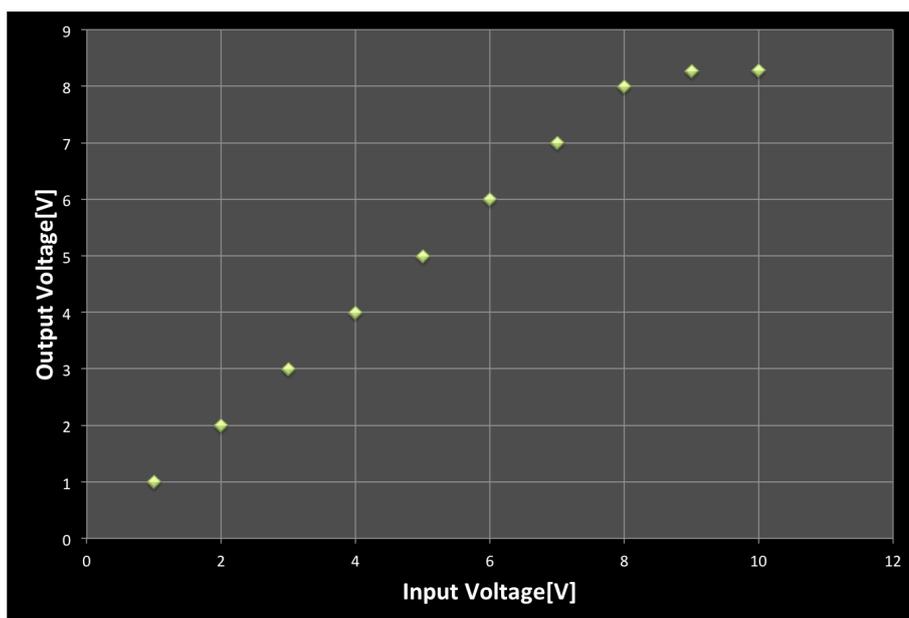


図 6.11 シミュレーションにおける線形性。横軸が入力信号の振幅、縦軸が出力信号の振幅である。

## 6.5 ギャング回路全体のシミュレーション

最後に、ギャング回路全体のシミュレーションを行った。図 6.12 がそのシミュレーション回路である。シミュレーションにおいては、AND 回路には理想 AND が用いられている。これは、同じ機能を持つ適当な spice モデルが無かったためである。また、SUM 回路に入力される信号が 2 つしかないのは、シミュレーションで計算できる速さに制限があるためである。

今回は 3 種類のシミュレーションを行った。1 つ目のシミュレーションでは、SUM 回路が機能しているかを確認した。2 つ目のものでは Analog sum の周波数応答をシミュレートした。そして、3 つ目のものではマルチイベ

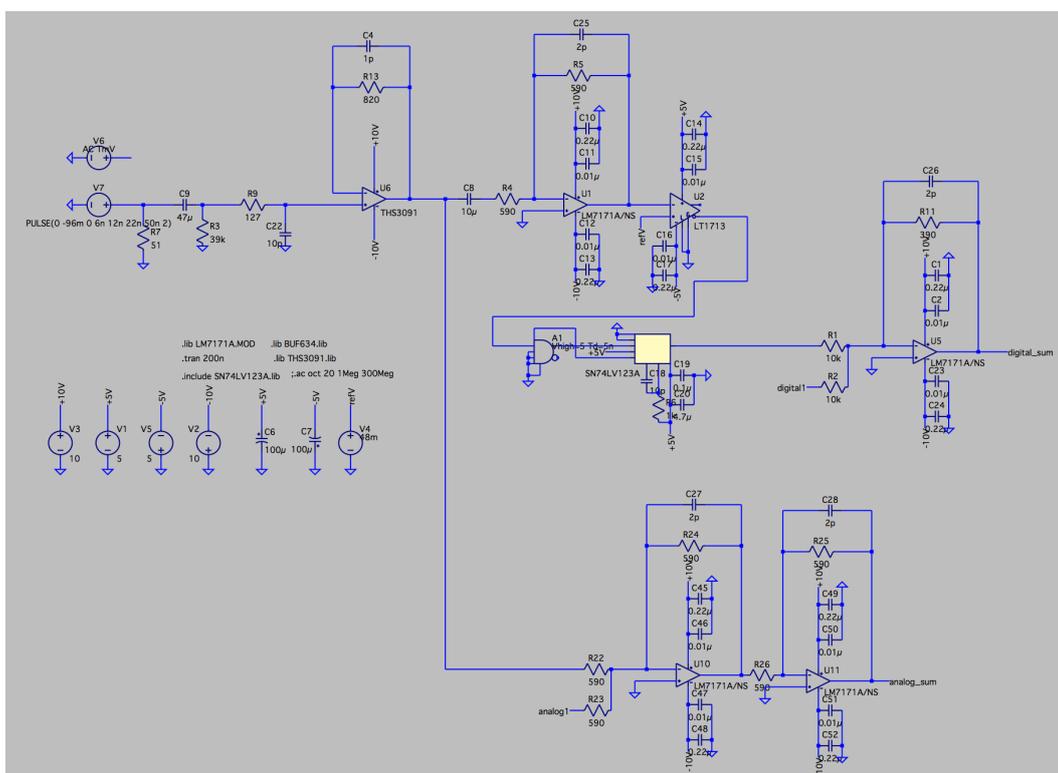


図 6.12 シミュレーション用回路。analog1 と digital1 には、それぞれ別のアナログ波形、デジタル波形が入る。

ントが来た時に AND 回路の VETO が機能しているかを確認した。

図 6.13 が 1 つ目のシミュレーション結果である。信号は上から順に、入力信号 (赤色、水色)、Analog Sum (青色)、Digital Sum (緑色) である。図から分かる通り、Sum 信号の振幅が、入力信号が重なればそれぞれ 2 倍になっており、Sum 回路が機能していることが分かる。

図 6.14 が 2 つ目のシミュレーション結果である。この周波数応答より、Analog sum の周波数帯域は 0.09 Hz - 55 MHz と求められた。比較として、MoGURA の周波数帯域は 70 MHz であるから、これよりは帯域は少し狭い結果となった。ただ、この帯域幅でも 1 p.e. 信号エネルギーの 94 % が得られる [14]。よって、解析には影響を与えない程度の周波数帯域を持つと言える。

図 6.15 が 3 つ目のシミュレーション結果である。図より、Digital Sum のパルス幅は約 70 ns となり、シングルイベントが来たときと変わらない。これによって AND 回路の VETO が機能していることが分かった。

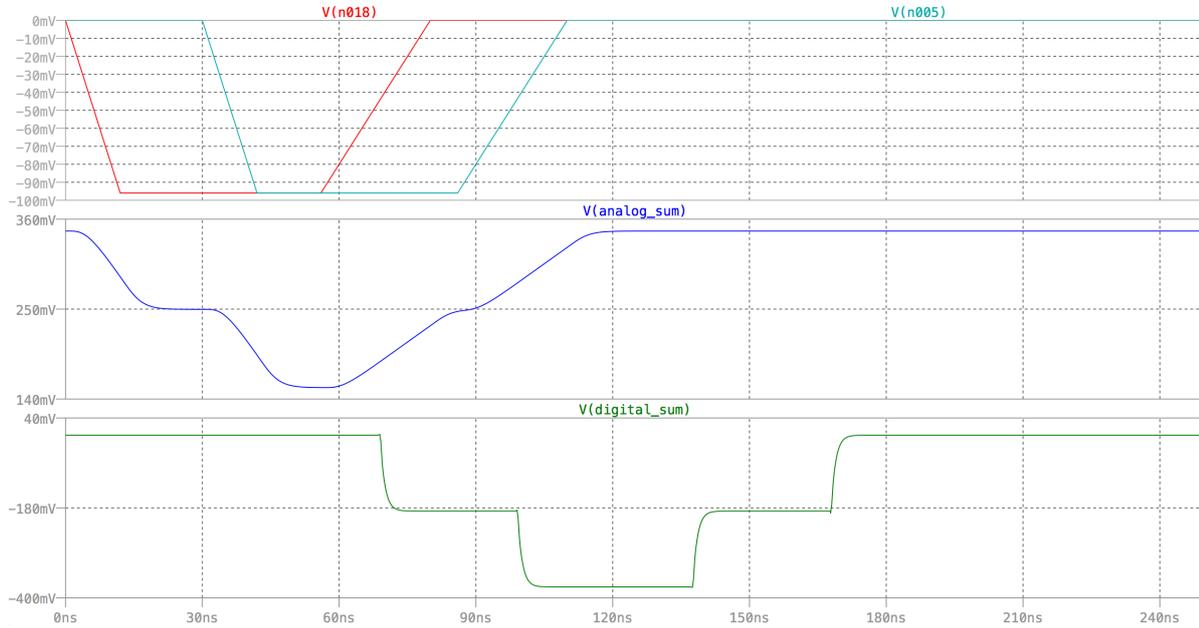


図 6.13 シミュレーション結果 (1)。上から順に、入力信号 (赤色、水色)、Analog Sum (青色)、Digital Sum (緑色) である。なお、コンパレータに入力されているしきい電圧は 48 mV である。

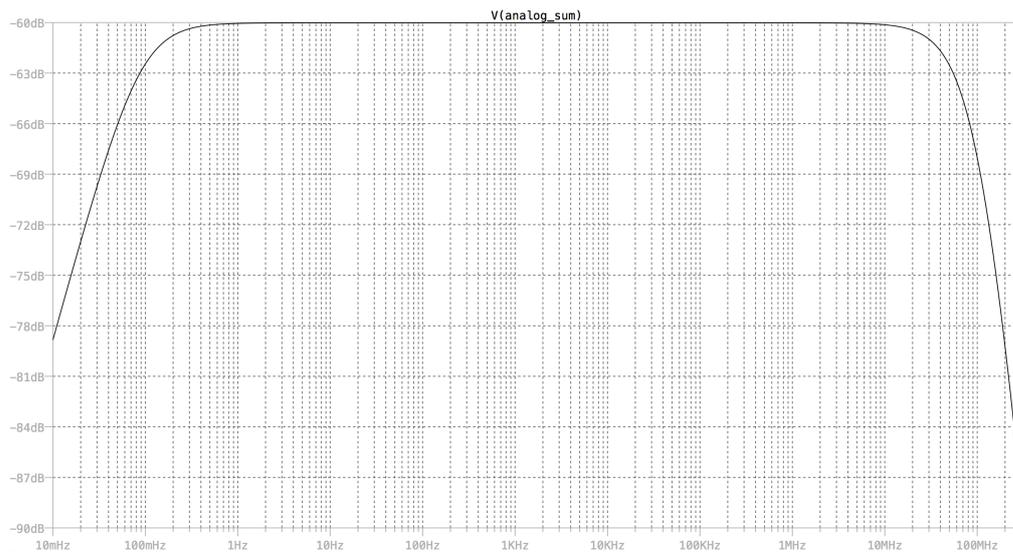


図 6.14 Analog sum の周波数特性。縦軸は、振幅を 1 V を基準とした dB 表示で表したものである。

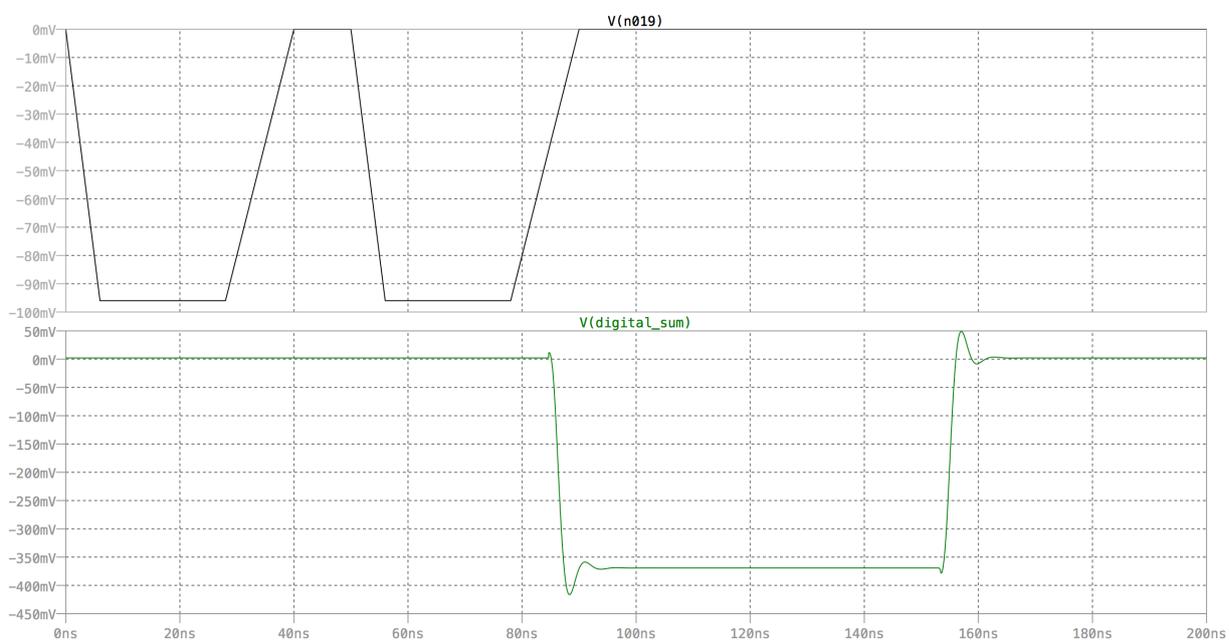


図 6.15 シミュレーション結果 (3)。それぞれ入力信号 (黒色)、Digital Sum (緑色)、を表す。コンパレータに入力されているしきい電圧は 48 mV である。



## 第 7 章

# まとめと今後の予定

ギヤング回路の改良をまとめるとともに、今後の予定を述べる。

### 7.1 ギヤング回路の改良のまとめ

KamLAND の DAQ システムにおいて、KamFEE Trigger の予備が無いという切迫した問題を解決するために、予備 DAQ システムが構想されている。その予備システムに欠かせないのがギヤング回路であり、その開発が必須である。2014 年にもその試作回路が製作されたが、様々な問題が明らかになったため、本研究でその改良を行った。2014 年に試作したギヤング回路には以下のような問題があった。

- 大きいノイズ
- 線形性が大信号では保たれない問題
- `discr` 電圧の外部からの供給によるモジュールの増大
- 長過ぎるパルス幅
- パイルアップ処理が不可能

以上の問題を解決するために、以下の機能を持つようにギヤング回路の設計をし直し、2018 年末に完了した。

- よりモジュールの少ないアナログ回路
- 大信号に対応できるダイナミックレンジ
- 基板上の FPGA による `discr` 電圧の供給
- 適正な時間幅を持つパルスの生成
- AND 回路によるパイルアップ処理
- 16 チャンネルの入力端子

### 7.2 今後の予定

現在基板は製作中であり、基板が届き次第性能評価が行われる。性能評価では主に以下の項目を見ていく予定である。

- 線形性、ノイズ、クロストーク
- 1 つ、あるいは複数の入力信号に対する Analog Sum の歪み
- Digital Sum のパルス幅
- パイルアップ処理

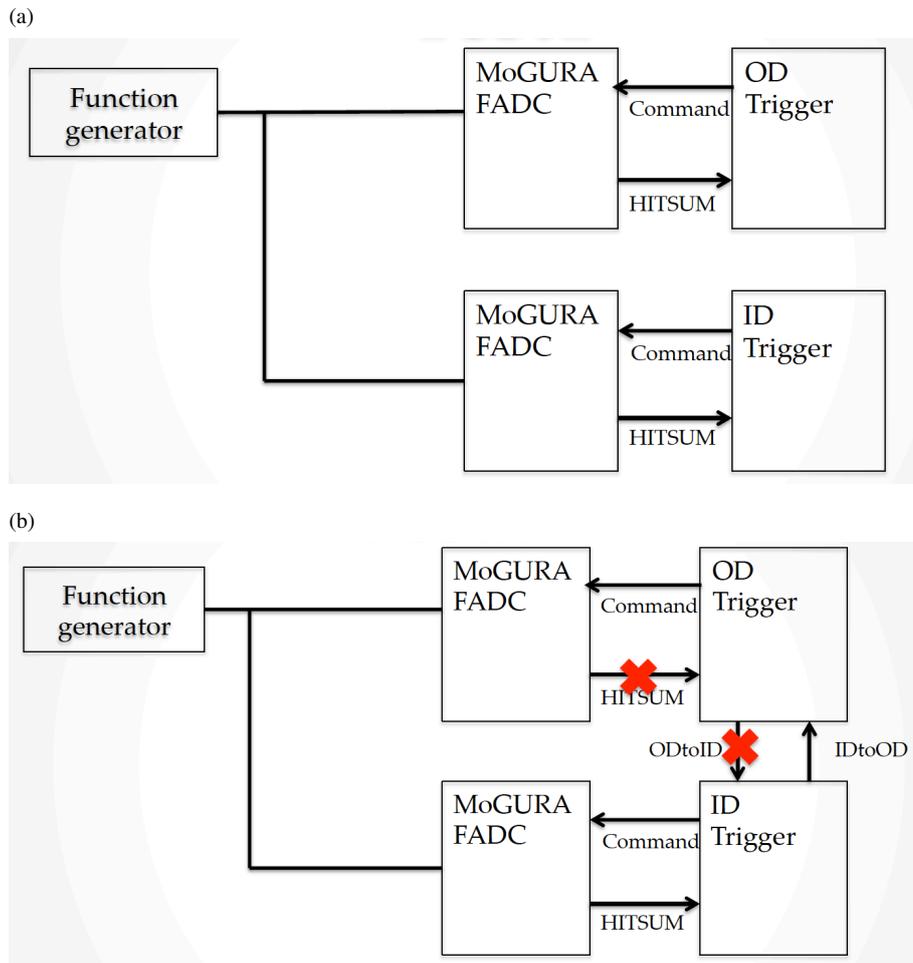


図 7.1 DAQ テストの概要図。(a) 信号が正しくとれるかのテスト。(b) IDtoOD Trigger のテスト。

性能評価と平行して DAQ テストも行う (図 7.1 参照)。このテストでは以下の 2 項目を確認する。

1. ID 用、OD 用それぞれの MoGURA FADC からそれぞれ意図した信号が取得できるか？
2. ODtoID Trigger、及び IDtoOD Trigger が正しく機能するか？

DAQ テストでは、ODtoID Trigger と IDtoOD Trigger を実装した予備 DAQ 用のトリガーボードを用意する。

最後に、性能評価、DAQ テスト双方において満足のいく結果が得られたら、それらの統合試験を行う予定である。その際は、KamLAND の仮想環境を用意して行う。

# 付録

## A KamFEE のトリガー回路に実装されているコマンド [16]

ID NSUM には 20-inch PMT は含まれない。

### Hit Base Trigger

- ID Prompt, Delayed Trigger
  - ID Prompt Trigger は ID NSUM が ID-Prompt-Trigger threshold(通常は 70 に設定) を超えた場合に ID の KamFEE に発行される。ID Prompt Trigger が発光された後 1 ms 以内に、ID NSUM が ID-Delayed-Trigger threshold(通常は 50 に設定) を超えた場合、ID Delayed Trigger が ID の KamFEE に発行される。KamLAND 実験開始当初は逆ベータ崩壊の遅延同時計測を目的として設定されていたが、 $^{136}\text{Xe}$  の二重ベータ崩壊の観測に対しても十分低いしきい値になっている。
- ID Prescale Trigger
  - ID NSUM が ID-Prescale-Trigger threshold(通常は 40 に設定) を超えた場合に ID の KamFEE に発行される。より低エネルギーの事象を取得できる。
- ID History Trigger
  - ID NSUM が ID-History-Trigger threshold(通常は 40 に設定) を超えた場合に ID の KamFEE に発行される。History Trigger では波形取得の命令は出さず、このトリガーの threshold を超えている間 25 ns ごとの NSUM を最長 200 ns にわたって記録する。その間の NSUM のうち最大のものを NSUMMax と呼ぶ。
- ID 5-inch Trigger
  - Chimney 部の 5-inch PMT の NSUM が ID-5inch-Trigger threshold(7 hits) を超えた場合に ID の KamFEE に発行される。
- IDtoOD Trigger
  - ID NSUM に基づいて Trigger が発行された場合に、OD の KamFEE に発行される。
- OD Top,Middle,Bottom Singles Trigger
  - Top、Middle、Bottom の各セクションの OD NSUM が、それぞれのセクションごとに設定された threshold(Top、Middle、Bottom の順に 8、9、11) を超えた場合に、OD の KamFEE に発行される。
- OD Top,Middle,Bottom History Trigger
  - Top、Middle、Bottom の各セクションの OD NSUM が、それぞれのセクションごとに設定された threshold(Top、Middle、Bottom の順に 8、9、11) を超えた場合に、OD の KamFEE に発行される。History Trigger では波形取得の命令は出さず、このトリガーの threshold を超えている間 25 ns ごとの NSUM を最長 200 ns にわたって記録する。
- OD Global Singles Trigger

- Top、Middle、Bottom を合わせた OD NSUM が、設定された threshold(13 hits) を超えた場合に OD の KamFEE に発行される。
- OD Global History Trigger
  - Top、Middle、Bottom を合わせた OD NSUM が、設定された threshold(13 hits) を超えた場合に OD の KamFEE に発行される。History Trigger では波形取得の命令は出さず、このトリガーの threshold を超えている間 25 ns ごとの NSUM を最長 200 ns にわたって記録する。
- ODtoID Trigger
  - OD NSUM に基づいて Trigger が発行された場合に、ID の KamFEE に発行される。

### Time Base Trigger

- GPS Trigger
  - run 開始時から 32 秒ごとに OD の KamFEE に発行される。
- 1PPS Trigger
  - GPS と同期して毎秒全ての KamFEE に発行される。

### Other Trigger

- Disable,Enable Trigger
  - Disable Trigger はデータバッファが Full に近い状態になった時に発行され、データ取得のトリガーを無効状態にする。Enable Trigger はデータバッファが Full の状態から回復した時に発行され、データ取得のトリガーを有効にする。この 2 つのトリガーはデータ取得を伴わない。

## B MoGURA のトリガー回路に実装されているコマンド [16]

本論で紹介したもの以外のコマンドを載せる。threshold の値は 2019 年 1 月時点のものである。

### Hit Base Trigger

- Prescaled Trigger
  - NHIT が Prescaled threshold(65 hits) を超えた場合に全ての MoGURA に発行される。このトリガーを発行する間隔や有効にする長さを指定することができ、線源を用いた較正の際などにトリガーレートを下げることができる。現在、通常データ取得の際には 1 s 間隔で 10.24 ms の間有効にしている。

### Time Base Triggers

- Background Trigger
  - 任意に設定した間隔で発行することができるトリガー。通常データ取得の際には発行していない。
- Baseline Trigger
  - Background Trigger と同様に、任意に設定した間隔で発行することができるトリガー。Background Trigger では、データ量削減のために、波形の立ち上がりやピークの時刻を基に、波形の入っていないベースラインの部分を捨てることがあるが、Baseline Trigger はデータ量を削減せず波形の全部を記録

する。

- PPS Trigger
  - GPS からの PPS(Pulse Per Second) 信号と同期して毎秒全ての MoGURA に発行される。

## History Trigger

- History Trigger
  - 波形情報の代わりに HITSUM の記録を行う。任意のトリガーに対して発行可能であり、HITSUM を記録する期間およびしきい値を任意に設定することができる。また、トリガー発行時点からさかのぼって HITSUM を記録することも可能である。



## 謝辞

本修士論文の執筆にあたり、多くの方々にこの場を借りて謝意を伝えたい。

指導教員である助教の石徹白先生には、本論文に関わる事に限らず、研究の多くの場面において大変お世話になった。石徹白先生の丁寧なご指導が無ければ修士号を取得する事は不可能だっただろう。また、学部の授業を通じ RCNS に入るきっかけを与えてくださり、修士論文の内容とその発表それぞれに対して数多くのご助言をして頂いたセンター長・教授の井上先生にも格別の感謝を申し上げる。

准教授の清水先生には TQ 解析を行っていた時にご助言を頂いた。准教授の三井先生には一次提出の論文において、 $0 \nu \beta \beta$  の図の恥ずかしいミスを指摘して頂いた。助教の玉江先生には、学部 4 年生の時に、研究に用いるプログラミングをご指導頂いた。助教の池田先生にはシフトトレーニングで、教育係として KamLAND の様々な仕組みを教えて頂いた。また、バルーン作業を指揮した助教の丸藤先生、Xe に関する作業を指揮した助教の上島先生にも謝意を伝えたい。昨年度まで教授として職務を果たした白井先生には、セミナーを通じてニュートリノ物理の面白さを教えて頂いた。PhD の寺島さんには、修士論文の書き方に関する資料を紹介して頂いた。PhD の細川さんには趣味に関して僕の話聞いて頂いた。

神岡に常駐している方々にもお世話になった。准教授の古賀先生にはシフト中のトラブルに対処して頂き、また気さくに話しかけてくれた。講師の中村先生には蒸留シフトで KamLAND の蒸留について詳しく教えて頂いた。大阪大学助教の竹本先生には、MoGURA やそれを使った解析手法について詳しく教えて頂いた。竹本先生には僕の至らなさのせいで迷惑をかけてしまった事をお詫びしたい。

センターのスタッフの皆さんにも感謝申し上げたい。技術職員の鈴木さんは、試作回路への電圧供給の方法について説明して下さった。事務の大塚さんには、出張費の処理において個人的な問題で迷惑をかけてしまったが、むしろ僕の事を案じて下さった。用務員の白鳥さんの丁寧な清掃のおかげで、センターを毎日気分よく使う事が出来た。茂住のかつ子さんにはドミトリーを使う際にお世話になった。

博士後期課程の先輩方にも研究にあたりご教授頂いた。特に同じ MoGURA グループの先輩だった林田さんには MoGURA 関連の作業で多くの事を優しく教えて頂き、電子回路を理解するのにこの上ない助けとなった。蜂谷さん、白旗さんには TQ 解析におけるご助言、およびツールを頂いた。尾崎さんとは主にお酒の席で楽しくお話をした。

同期の皆さんにも様々な場面で助けて頂いた。同じ MoGURA グループの大塚君は素晴らしい成果を残し、かつ僕が困っている時はいつも助けてくれた。博士後期課程に進む竹内君と亀井君には、僕の勝手な願いではあるが博士号取得まで頑張ってもらいたいと思う。

その他ここでは挙げるのでできなかったセンターの皆さん、後輩の皆さん全てに感謝している。ごく少数であると思うが、もしこの謝辞に目を通して将来の博士前期課程の方へ向けて、僕が言える事とすれば、研究が辛くなってきたら、無理せず指導教員などに相談し休養をとることも一つの手であるということだ。僕はそれが出来ず、結果多くの方々に迷惑をかけてしまった。

最後に、6 年間の仙台での学生生活を支えてくださった両親、二人の妹、昨年 9 月に家族になったばかりの猫に謝意を示し、この謝辞の結びとする。

皆様ありがとうございました。ニュートリノ物理の発展に KamLAND グループがおおいに貢献できる事を願っています。

## 参考文献

- [1] Bruce T. Cleveland, Timothy Daily and Raymond Davis Jr. *et al.* Measurement of the solar electron neutrino flux with the homestake chlorine detector. *Astrophys. J.*, No. 496, pp. 505–526, 1998.
- [2] Frank T. Avignone III, Steven R. Elliott and Jonathan Engel. Double beta decay, majorana neutrinos, and neutrino mass. *arXiv:0708.1033*, p. 75, 2007.
- [3] Sanshiro Enomoto. *Neutrino Geophysics and Observation of Geo-neutrinos at KamLAND*. PhD thesis, Tohoku University, 2005.
- [4] A. Gando *et al.* (The KamLAND-Zen Collaboration). Search for majorana neutrinos near the inverted mass hierarchy region with kamland-zen. *arXiv:1605.02889*, 2016.
- [5] K. Ishidoshiro. MoGURA status. Collaboration meeting, 2017.
- [6] K. A. Olive *et al.* Review of particle physics. Technical report, Particle Data Group, 2014.
- [7] W. Pauli, 1930. Letter to L. Meitner and her colleagues (letter open to the participants of the conference in Tübingen).
- [8] F. Reines and C.L. Cowan Jr. Detection of the free neutrino. *Phys. Rev.* 92,830, 1953.
- [9] 本田佳己. KamLAND2-Zen に向けた  $^{10}\text{C}$  バックグラウンド低減のための新手法の研究開発, 2018.
- [10] 吉田学立. 液体シンチレータでの粒子識別による  $\alpha$  線バックグラウンド除去の研究, 2011.
- [11] 田頭健司. 高精度 17 インチ光電子増倍管の性能計測研究, 2000.
- [12] 竹本康浩. CNO サイクル太陽ニュートリノ観測のためのデッドタイムフリー電子回路の開発, 2009.
- [13] 尾崎秀義. カムランド外水槽チェレンコフ検出器の刷新と性能向上, 2017.
- [14] 大塚竣太. KamLAND2 に向けた新型読み出し回路のアナログ部の最適化とデジタル BLR の実証, 2019.
- [15] 大木歩. 新トリガーによる KamLAND-Zen 実験での  $^{10}\text{C}$  バックグラウンド除去, 2013.
- [16] 狩野祐喜. KamLAND-Zen 実験における宇宙線ミュオン起源のバックグラウンド除去効率の改善, 2017.
- [17] 林田眞悟. 次期 KamLAND 実験へ向けたフロントエンドエレクトロニクスの開発, 2015.