

修士論文

KamLAND のための新型及び現行フロントエンド回路
混合系におけるトリガーシステムの研究開発

Research and Development of Hybrid Trigger System
with New and Current Front-end Electronics for KamLAND

東北大学理学研究科

物理学専攻

二木 佐和子

令和四年

概要

KamLAND は世界最高感度を誇る液体シンチレータ検出器である。しかし現在 KamLAND では現行フロントエンド回路の老朽化が問題となっている。そこで KamLAND の次世代検出器 KamLAND2 に向けて開発中の新型フロントエンド回路を、KamLAND 実験に先行投入することが検討されている。これにより現行フロントエンド回路を補完できるだけでなく、同時にデータ取得性能の向上が見込める。しかし半導体不足や円安の影響により、十分数の新型フロントエンド回路の入手が困難な状況にある。そのためフロントエンド回路の全面置き換えではなく、現行フロントエンド回路と新型フロントエンド回路を混合で運用することを目指す。本研究ではまず現行及び新型フロントエンド回路混合系開発における問題点を確認した。ここでは現行フロントエンド回路と新型フロントエンド回路のトリガーシステムの統一及び同期動作、そして両フロントエンド回路の Hit 情報の結合方法が課題となる。次にこれらの問題点に対する解決策を考案し、フロントエンド回路混合系のデザイン案を提案した。最後に現行及び新型フロントエンド回路と共通 CLK/共通トリガーモジュールからなるシステムを構築し、フロントエンド回路混合系での実験的検証を行った。その結果新型フロントエンド回路が外部モジュールで動くこと、またフロントエンド回路混合系の CLK 系が同期していることを確認した。また両フロントエンド回路からの合計 Hit 数を基にした波形取得が可能であることを確かめることに成功した。

目次

第 1 章	序論	1
第 2 章	ニュートリノ物理学	5
2.1	素粒子の標準模型	5
2.2	ニュートリノの発見	5
2.3	ニュートリノ振動	6
2.3.1	太陽ニュートリノ問題	6
2.3.2	大気ニュートリノ異常	7
2.3.3	ニュートリノ振動の理論	7
2.4	ニュートリノ質量と質量階層構造	11
2.5	ニュートリノのマヨラナ性	11
2.5.1	ディラック粒子とマヨラナ粒子	11
2.5.2	ディラック質量	12
2.5.3	マヨラナ質量	13
2.5.4	シーソー機構	13
2.6	ニュートリノを伴わない二重 β 崩壊	14
第 3 章	液体シンチレータ検出器 KamLAND	17
3.1	KamLAND 概要	17
3.2	ニュートリノの検出原理	17
3.2.1	電子型反ニュートリノの検出	17
3.2.2	太陽ニュートリノの検出	18
3.3	KamLAND の構成	19
3.3.1	光電子増倍管	19
3.3.2	内部検出器	21
3.3.3	外部検出器	22
3.4	データ収集システム	22
3.4.1	KamDAQ	23
3.4.2	KamFEE	24
3.4.3	トリガー回路	24
3.5	KamLAND-Zen	25

3.5.1	KamLAND-Zen の構成	25
3.5.2	KamLAND-Zen 400	26
3.5.3	KamLAND-Zen 800	27
3.5.4	KamLAND2-Zen	27
第 4 章	現行フロントエンド回路	29
4.1	現行 MoGURA	29
4.1.1	アナログ BLR 回路	29
4.1.2	MoGURA FADC	30
4.1.3	MoGURA Trigger	32
4.1.4	Piggy-back	33
4.2	現行 MoGURA のデータ収集システム	34
4.2.1	Hit 情報の算出	34
4.2.2	トリガーコマンドの発行	35
4.2.3	波形データの記録	37
第 5 章	新型フロントエンド回路	39
5.1	新型 MoGURA への要請	39
5.1.1	ミューオン核破砕による中性子の全捕獲	39
5.1.2	近傍超新星への対応	40
5.1.3	現行 MoGURA 老朽化への対応	40
5.2	新型 MoGURA	40
5.2.1	アナログ信号処理	43
5.2.2	デジタル Low Pass Filter	43
5.2.3	デジタル BLR	43
5.3	新型 MoGURA のデータ収集システム	45
第 6 章	フロントエンド回路混合系 (MoGURA 混合系)	48
6.1	MoGURA 混合系開発の動機	48
6.2	MoGURA 混合系の導入案	48
6.3	本研究の目的と研究の流れ	49
6.4	MoGURA 混合系における問題点と解決策	49
6.5	MoGURA 混合利用のアイデア	51
第 7 章	MoGURA 混合系の検証システム	53
7.1	検証システム概要	53
7.1.1	ZCU102	55
7.1.2	Relay Board	56
第 8 章	MoGURA 混合系における CLK 系の同期	57
8.1	同期を考慮した CLK 乗せ換えロジック	57

8.1.1	ロジックの概要	57
8.1.2	ロジックの検証	58
8.2	MoGURA 混合系における CLK 同期テスト	58
第 9 章	MoGURA 混合系におけるトリガーシステムの統一	61
9.1	新型 MoGURA におけるハードウェアトリガー	61
9.2	Hit Sum の周波数変換ロジック	62
9.2.1	ロジックの概要	62
9.2.2	ロジックの検証	63
9.3	波形取得コマンドの周波数変換ロジック	63
9.3.1	ロジックの概要	63
9.3.2	トリガーコマンド受信にかかる遅延観測テスト	65
9.3.3	ロジックの検証：Acquisition Trigger の生成テスト	66
9.3.4	ロジックの検証：波形取得 Flag の生成テスト	66
9.4	コインシデンスの検出テスト	67
9.5	外部トリガーによる波形取得テスト	70
第 10 章	MoGURA 混合系における Hit 情報の結合	73
10.1	Hit 情報結合テスト	73
第 11 章	MoGURA 混合系におけるパルスの同期	76
11.1	パルス同期テスト	76
11.2	MoGURA 混合系の同期テストを受けて	78
11.3	追加検証	79
11.3.1	検証 1. CLK 変換の動作確認	79
11.3.2	検証 2. RF-ADC の動作確認	80
11.4	追加検証を受けて	82
第 12 章	結論と今後の課題	85
12.1	結論	85
12.2	今後の課題	86
付録		87
A	Relay Board の仕様	87
B	現行 MoGURA の動作テスト	91
C	新型 MoGURA における DSP	94
謝辞		96
参考文献		97

目次

1.1	現行及び新型フロントエンド回路におけるトリガーシステム 概略図	2
1.2	現行及び新型フロントエンド回路混合系 模式図	2
2.1	KamLAND で観測された電子型反ニュートリノの生存確率	8
3.1	KamLAND の位置	18
3.2	遅延同時計測による電子型反ニュートリノの検出	19
3.3	KamLAND の構造	20
3.4	PMT の信号増幅原理 (ラインフォーカス型)	20
3.5	20-inch PMT/17-inch PMT	20
3.6	ミューオン直後の波形	21
3.7	17-inch PMT のプリーダ回路	21
3.8	KamLAND のトリガーシステム	23
3.9	KamFEE 基板	24
3.10	KamLAND-Zen における KamLAND の構造	25
3.11	KamLAND-Zen 400 で観測されたエネルギースペクトル	26
3.12	KamLAND-Zen 400 で得られた有効マヨラナ質量への制限	26
3.13	KamLAND-Zen 800 で観測されたエネルギースペクトル	27
3.14	KamLAND2-Zen での到達感度目標	28
4.1	MogDAQ の構成	29
4.2	BLR 処理の概略図	30
4.3	BLR 回路によるオーバーシュートの除去	30
4.4	現行 MoGURA 基板	31
4.5	MoGURA Trigger	32
4.6	Rb 標準時計/GPS 受信機	33
4.7	Piggy-back	33
4.8	現行 MoGURA のデータフロー	34
4.9	Hit Base Trigger	35
4.10	Prescaled Trigger	35
4.11	Adaptive Trigger	36

5.1	Xe 原子核破砕のイメージ	40
5.2	新型 MoGURA の CLK 系統	41
5.3	新型 MoGURA 基板	42
5.4	新型 MoGURA における信号処理	42
5.5	Low Pass Filter の有無による波形の比較	44
5.6	Low Pass Filter の性能評価	44
5.7	デジタル BLR の概略図	45
5.8	デジタル BLR によるオーバーシュートの除去	46
5.9	新型 MoGURA の Data Frame	46
6.1	現行及び新型 MoGURA のトリガーシステムの比較	50
6.2	MoGURA 混合系デザイン案	51
7.1	MoGURA 混合系の検証システム	54
7.2	トリガーボード詳細	54
7.3	MoGURA 混合系対応トリガーシステム	56
8.1	非同期 FIFO	57
8.2	同期を考慮した CLK の乗せ換えロジック	58
8.3	20 ns カウンタの観測	58
8.4	VME コントロールモジュール	59
8.5	MoGURA 混合系における CLK 同期テスト セットアップ	60
8.6	CLK 同期テスト Time Lag	60
9.1	新型 MoGURA におけるハードウェアトリガー	61
9.2	Hit Sum の周波数変換ロジック	62
9.3	50 MHz Hit Sum の観測	63
9.4	Acquisition Trigger の生成	64
9.5	波形取得 Flag の生成	64
9.6	トリガーコマンド受信にかかる遅延観測テスト セットアップ	65
9.7	トリガーコマンド受信にかかる遅延観測テスト 測定結果	66
9.8	Acquisition Trigger の生成テスト 観測結果	67
9.9	波形取得 Flag の生成テスト 観測結果	67
9.10	コインシデンスの検出テスト セットアップ	68
9.11	コインシデンスの検出テスト 入力信号	68
9.12	コインシデンスの検出テスト ILA での観測地点	69
9.13	コインシデンスの検出テスト ILA での観測結果	69
9.14	外部トリガーによる波形取得テスト セットアップ	70
9.15	外部トリガーによる波形取得テスト 入力波形	71
9.16	外部トリガーによる波形取得テスト 結果	71

10.1	MoGURA 混合系における Hit 情報結合テスト セットアップ	74
10.2	MoGURA 混合系における Hit 情報結合テスト 入力波形	75
10.3	MoGURA 混合系における Hit 情報結合テスト 新型 MoGURA における ILA での観測結果	75
11.1	現行及び新型 MoGURA 上で取得されたパルスのタイミング差	77
11.2	現行及び新型 MoGURA で取得されたパルスの時間間隔	78
11.3	CLK 変換の動作確認テスト セットアップ	79
11.4	RF-ADC の動作確認テスト セットアップ	81
11.5	RF-ADC の動作確認テスト 入力波形	81
11.6	Forced Trigger パルスの時間間隔	82
11.7	RF-ADC の CLK 系	83
11.8	RF-ADC への供給 CLK を同期させた場合の観測パルス信号 ILA での観測結果	84
11.9	RF-ADC への供給 CLK の同期の有無におけるパルス間隔の比較	84
A.1	Relay Board 外形図	87
A.2	Relay Board 回路図	89
B.1	現行 MoGURA における Hit Sum の出力	91
B.2	電圧変換回路 回路図	91
B.3	現行 MoGURA における波形取得テスト セットアップ	92
B.4	現行 MoGURA における波形取得テスト 入力波形	92
B.5	現行 MoGURA における波形取得	93
C.6	Low Pass Filter のブロック図	94
C.7	デジタル BLR の概略図	95
C.8	デジタル BLR : 32 ns 移動平均のブロック図	95
C.9	デジタル BLR : 正電圧側除去のブロック図	95

表目次

2.1	標準模型における素粒子の分類	6
2.2	記号表記	8
2.3	ニュートリノ振動のパラメータ	11
2.4	ニュートリノの質量階層構造	11
2.5	二重 β 崩壊核の例	15
3.1	Kam-LS の成分表	22
3.2	バッファオイルの成分表	22
3.3	Xe-LS の成分表	25
4.1	現行 MoGURA における各 Gain の仕様	31
5.1	新型 MoGURA における各 Gain の仕様	43
6.1	現在のフロントエンド回路運用法	49
6.2	MoGURA 混合系運用法 案 1	49
6.3	MoGURA 混合系運用法 案 2	49
A.1	Relay Board パーツリスト	88
A.2	Relay Board 信号線の等長リスト	90

第1章

序論

素粒子を扱う理論の枠組みの一つに標準模型と呼ばれるものがある。標準模型において素粒子は17種類とされており、そのうちニュートリノは電荷をもたない中性のフェルミオンである。長らくニュートリノは質量をもたない素粒子として扱われてきたが、ニュートリノ振動の発見によってニュートリノは有限の質量をもつことが明らかになった。以降ニュートリノに関する研究が盛んに行われており、ニュートリノだけが他のフェルミオンと比べて極めて小さい質量をもつことがわかってきている。また通常フェルミオンには粒子と反粒子にそれぞれに右巻きスピンと左巻きスピンが存在するのに対し、ニュートリノに関しては左巻きのニュートリノと右巻きの反ニュートリノしか観測されていない。もしニュートリノが他のフェルミオンと同様ディラック粒子であればこのような性質は非常に奇妙なものである。だがニュートリノがマヨラナ性をもてば重い右巻きニュートリノという新たな自由度が許される。重い右巻きニュートリノはシーソー機構を通じて、軽いニュートリノ質量の謎や物質優勢宇宙の謎を解く鍵になると考えられている。そしてニュートリノのマヨラナ性を検証する唯一の現実的な方法がニュートリノを伴わない二重 β 崩壊 ($0\nu\beta\beta$) の観測である。

KamLAND-Zen は KamLAND 検出器を用いて $0\nu\beta\beta$ を探索する実験である。KamLAND は約 1 kton の液体シンチレータを用いた検出器であり、この種の検出器としては世界最大規模を誇る。二重 β 崩壊核としては ^{136}Xe を使用している。2011 年から始まった KamLAND-Zen 400 では、 $0\nu\beta\beta$ の半減期に対して $T_{1/2}^{0\nu} > 1.07 \times 10^{26}$ year (90% C.L.)^[1] という制限を与えた。現在は濃縮 Xe をおおよそ 2 倍にした KamLAND-Zen 800 のフェーズにある。その最初の結果として、KamLAND-Zen 400 のデータセットと合わせて $T_{1/2}^{0\nu} > 2.3 \times 10^{26}$ (90% C.L.)^[2] year という制限を与えた。さらには KamLAND の次世代検出器である KamLAND2、及び KamLAND2 を用いた $0\nu\beta\beta$ 探索実験 (KamLAND2-Zen) が計画されている。

KamLAND2 に向けた研究開発の一環として、新型フロントエンド回路の開発が進められている。この新型フロントエンド回路であるが、KamLAND-Zen 800 へ先行投入することが議論されている。現在 KamLAND ではフロントエンド回路の老朽化が問題となっている。主要部品が生産を終了していることもあり機器の維持が難しい状況である。そこで新型フロントエンド回路を KamLAND 実験に導入し、現行フロントエンド回路の補完及びデータ取得性能の向上を目指す。しかし昨今の半導体不足や円安などの影響により、十分数の新型フロントエンド回路を導入することが困難となっている。そこでフロントエンドの全面入れ替えと合わせて、現行フロントエンド回路と新型フロントエンド回路を同時に使用する案が検討されている。現行及び新型フロントエンド回路は異なるシステムで動作しているため、これらの混合系を動かすためには仕様を揃える必要がある。具体的に各フロントエンド回路間には次のような相違点がある (図 1.1)。

1. トリガーシステム :

現行フロントエンド回路では光電子増倍管の 1p.e. 以上の信号を検出する。その後、一定期間における KamLAND 検出器全体での Hit 数の和を算出し、ハードウェア的にデータを取得すべきか判断している。物理的に意味のある信号だと判断されると、トリガーボードより波形取得コマンドが発行される。一方新型フロントエンド回路では Hit 判定を行った後、1p.e. 以上の信号であると判断されたものを全て記録している。この場合、物理事象か否かの判断はソフトウェアトリガーによって行われる。

2. CLK の供給方法及び System CLK の周波数 :

現行フロントエンド回路では外部から供給される 50 MHz CLK を直接 System CLK として利用している。一方新型フロントエンド回路においても外部から 50 MHz CLK が供給されているが、System CLK として 2 回の周波数変換を経た 125 MHz を使用する。そのため現行フロントエンド回路と新型フロントエンド回路での時刻同期は自明ではなく、各回路間で同期がなされていることを確認する必要がある。

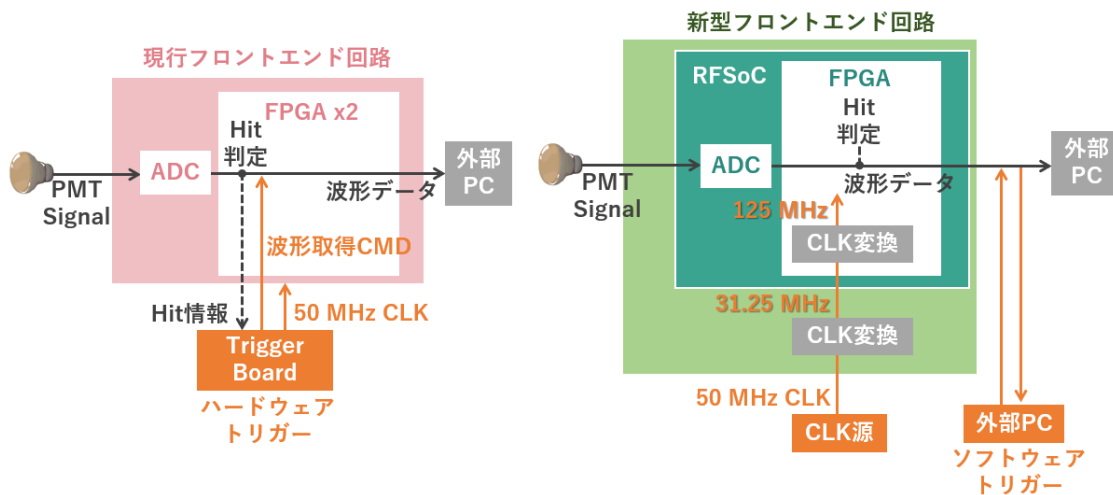


図 1.1 現行及び新型フロントエンド回路におけるトリガーシステム 概略図

これらのフロントエンド回路の混合系を作るためには、共通の CLK 源及び波形取得コマンド源、そして各フロントエンド回路からの Hit 情報を結合するモジュールが必要となる (図 1.2)。

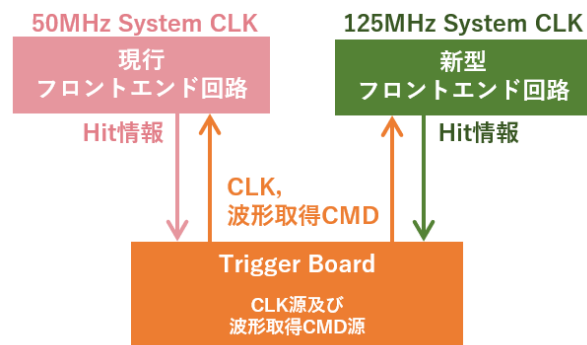


図 1.2 現行及び新型フロントエンド回路混合系 模式図

本研究は現行フロントエンド回路と新型フロントエンド回路で同時にデータ取得を行うための第一歩として、これらのフロントエンド回路の同期動作が可能であるか確認することを目的とする。この研究ではトリガーボードとして Xilinx 社が提供している Zynq UltraScale+ MPSoC ZCU102 評価キットを用いた。

本論文では、第 2 章でニュートリノ物理学について述べる。第 3 章では KamLAND について、第 4 章で現在 KamLAND で稼働しているフロントエンド回路について説明する。第 5 章では開発中の新型フロントエンド回路について説明する。第 6 章で現行及び新型フロントエンド回路混合系のアイデアとその課題に触れる。第 7 章では第 6 章で取り上げた課題について検証を行う。最後に第 9 章で結論と今後の課題について述べる。

第 2 章

ニュートリノ物理学

素粒子とは物質を構成する最小単位である。現在 17 種類の素粒子が発見されており、それら素粒子の振舞いを記述するためのモデルの一つに標準模型と呼ばれるものがある。標準模型においてはニュートリノの質量は 0 であると考えられてきたが、近年ニュートリノは有限の質量をもつことが明らかになった。ただニュートリノの質量は非常に小さく、また弱い相互作用のみをすることから観測することが非常に困難である。そのためニュートリノの歴史は比較的浅く、その全貌は未だ明らかになっていない。この章では標準模型におけるニュートリノの位置付け及びその発見、そして標準模型を超えるニュートリノの振舞いについて述べる。

2.1 素粒子の標準模型

素粒子の分類を表 2.1 に示した。素粒子は大きく 2 種類に分けられるが、一つはフェルミ統計に従うフェルミオン、もう一つはボーズ統計に従うボゾンである。フェルミオンは強い相互作用をするクォークと、弱い相互作用をするレプトンに分けられる。またそれぞれに第一世代から第三世代までの 3 種類が存在し、この世代の種類のことをフレーバーと呼ぶ。このうちニュートリノは電氣的に中性のレプトンである。したがってニュートリノは電荷をもたないため電磁相互作用をせず、弱い相互作用のみをする。一方ボゾンには相互作用を媒介するゲージ粒子と質量を与えるスカラー粒子がある。

2.2 ニュートリノの発見

1920 年代半ば、原子核の β 線を研究していた James Chadwick は、 β 崩壊で生じる電子のエネルギー分布が連続スペクトルであることを発見した。当時の理論では β 崩壊は中性子が陽子と電子に崩壊することで起こるとされていた。

$$n \rightarrow p + e^- \quad (2.1)$$

そのため電子のエネルギー分布は線スペクトルとなると考えられており、Chadwick のこの実験結果はエネルギー保存則が成り立っていないことを意味していた。これに対して Pauli は電氣的に中性かつ観測されていない粒子を仮定し、その見えない粒子がエネルギーを持ち去っているとする事で問題を解決しようとした。

$$n \rightarrow p + e^- + \nu \quad (2.2)$$

Pauli が予言したこの粒子は、後に Pauli の仮説を定式化した Enrico Fermi によってニュートリノと名付けられた。未発見粒子ニュートリノは β 崩壊に伴って発生するであろうことから、この粒子を捕捉するためには β 崩壊

が多く起こる場所、つまり原子力発電所の近くで実験を行えば良い。そのように考えた Frederick Reines と Clyde Cowan は 1956 年、原子炉から生じるニュートリノを観測することに成功した。Pauli の予言から 20 年、ニュートリノは初めてその存在が証明された。

表 2.1 標準模型における素粒子の分類

(a) フェルミオン (スピンが半整数倍)

	電荷	第一世代	第二世代	第三世代
クォーク	$+\frac{2}{3}$	u	c	t
	$-\frac{1}{3}$	d	s	b
レプトン	-1	e	μ	τ
	0	ν_e	ν_μ	ν_τ

(b) ボゾン (スピンが整数倍)

	強い相互作用	電磁相互作用	弱い相互作用
ゲージ粒子 (スピン 1)	グルーオン	光子	W ボゾン Z ボゾン
スカラー粒子 (スピン 0)	ヒッグス粒子		

2.3 ニュートリノ振動

2.3.1 太陽ニュートリノ問題

太陽ニュートリノとは太陽内部の核融合反応によって生成するニュートリノのことである。太陽内部では陽子-陽子連鎖反応と呼ばれる一連の核融合反応が起こっており、主に式 (2.3) で示した陽子-陽子相互作用によって電子型ニュートリノが生成される。



これらのニュートリノが地球に到達する強度は標準太陽モデル (SSM) を用いて算出することができる。

1969 年から開始された Homestake 実験では、次の反応



で生じる ${}^{37}\text{Ar}$ の量を測定することで太陽ニュートリノを観測した。その結果、観測された太陽ニュートリノの強度は理論値の 30% 程度であることがわかった。その後様々な実験で結果の再検証が行われたが、いずれの実験でも観測された太陽ニュートリノの強度は有意に小さかった。このような太陽ニュートリノの消失は太陽ニュートリノ問題と呼ばれる。

2.3.2 大気ニュートリノ異常

大気ニュートリノとは、陽子などの宇宙線と大気中の原子核が衝突することで生じるニュートリノのことである。まず大気上空に入射した宇宙線は窒素や酸素などの原子核と相互作用を起こし、大量の π 中間子を生成する。

$$p + A \rightarrow \pi^\pm + X \quad (2.5)$$

これらの π 中間子は μ 粒子や μ 型ニュートリノに崩壊するが、さらにその μ 粒子のほとんどが電子型ニュートリノと μ 型ニュートリノに崩壊する。

$$\begin{aligned} \pi^\pm &\rightarrow \mu^\pm + \nu_\mu(\bar{\nu}_\mu) \\ &\downarrow \\ \mu^\pm &\rightarrow e^\pm + \nu_e(\bar{\nu}_e) + \bar{\nu}_\mu(\nu_\mu) \end{aligned} \quad (2.6)$$

1980年代後半、陽子崩壊実験に取り組んでいた KamiokaNDE 実験は、実験の主要なバックグラウンドである大気ニュートリノの事象数を測定した。式 (2.6) からわかるように、電子型ニュートリノと μ 型ニュートリノは 1:2 の比率で観測されることが期待されていた。しかし実際にはこれらのニュートリノはほぼ同数ずつ観測され、モンテカルロシミュレーションによると μ 型ニュートリノがおおよそ半数にまで減少していることが確認された。このような予想と実験結果の不一致は大気ニュートリノ異常と呼ばれる。

2.3.3 ニュートリノ振動の理論

前項までで述べたように、様々な状況下でニュートリノの消失が確認されてきた。そしてこの現象を説明するために提唱されたのがニュートリノ振動である。

たとえば大気ニュートリノ異常を取り上げると、もし μ 型ニュートリノが電子型以外の別のニュートリノ、つまり τ 型ニュートリノへ変化すると仮定すればこの結果を説明することが可能となる。しかしこのようなフレーバー間の遷移が起こるためにはニュートリノが質量をもたなければならず、そのためには標準模型を超えた物理が必要となる。KamiokaNDE 実験の統計が十分ではなかったこともあり、ニュートリノ振動の存在が証明されたのは 1996 年に Super-KamiokaNDE 実験が開始してからであった。さらに 2003 年、KamLAND 実験においても原子炉からの電子型反ニュートリノの振動が確認された。その様子を図 2.1 に示す。縦軸が電子型反ニュートリノの生存確率であるが、2 周期にわたり生存確率が振動していることが読み取れる。本項ではこのニュートリノ振動の理論について説明する。

はじめに真空中でのニュートリノ振動の振舞いを定式化する。

まずニュートリノに質量を導入し、ニュートリノのフレーバー固有状態 $|\nu_\alpha\rangle$ ($\alpha = e, \mu, \tau$) をニュートリノの質量固有状態 $|\nu_i\rangle$ ($i = 1, 2, 3$) を用いて表す。

$$\begin{aligned} |\nu_\alpha\rangle &= \sum_i U_{\alpha i} |\nu_i\rangle, \\ |\nu_i\rangle &= \sum_\alpha (U^\dagger)_{i\alpha} |\nu_\alpha\rangle = \sum_\alpha U_{\alpha i}^* |\nu_\alpha\rangle \end{aligned} \quad (2.7)$$

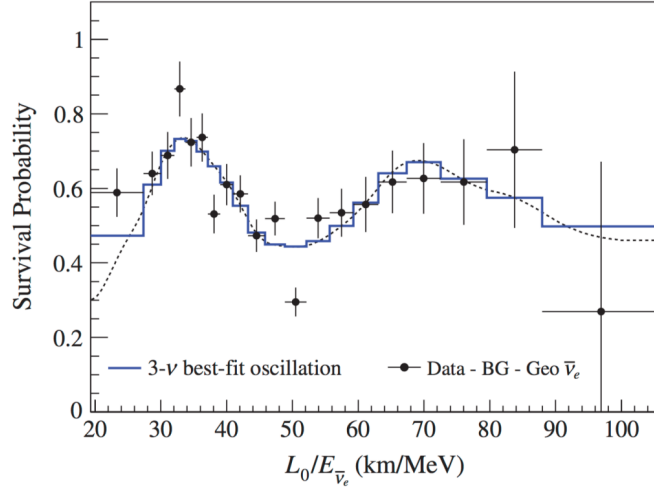


図 2.1 KamLAND で観測された電子型反ニュートリノの生存確率 [3]

$U = U_{\text{MNSP}}$ は MNSP (Maki-Nakagawa-Sakata-Pontecorvo) 行列と呼ばれるユニタリ行列であり、回転行列を用いて式 (2.8) のように表される.

$$\begin{aligned}
 U_{\text{MNSP}} &= \begin{pmatrix} U_{e1} & U_{e2} & U_{e3} \\ U_{\mu1} & U_{\mu2} & U_{\mu3} \\ U_{\nu1} & U_{\nu2} & U_{\nu3} \end{pmatrix} \\
 &= \begin{pmatrix} 1 & 0 & 0 \\ 0 & c_{23} & s_{23} \\ 0 & -s_{23} & c_{23} \end{pmatrix} \begin{pmatrix} c_{13} & 0 & s_{13}e^{-i\delta_\nu} \\ 0 & 1 & 0 \\ -s_{13}e^{i\delta_\nu} & 0 & c_{13} \end{pmatrix} \begin{pmatrix} c_{12} & s_{12} & 0 \\ -s_{12} & c_{12} & 0 \\ 0 & 0 & 1 \end{pmatrix} \\
 &= \begin{pmatrix} c_{13}c_{12} & c_{13}s_{12} & s_{13}e^{-i\delta_\nu} \\ -s_{12}s_{13}c_{12}e^{i\delta_\nu} - c_{23}s_{12} & -s_{23}s_{13}s_{12}e^{i\delta_\nu} + c_{23}c_{12} & s_{23}c_{13} \\ -c_{23}s_{13}c_{12}e^{i\delta_\nu} + s_{23}s_{12} & -c_{23}s_{13}s_{12}e^{i\delta_\nu} - s_{23}c_{12} & c_{23}c_{13} \end{pmatrix}
 \end{aligned} \tag{2.8}$$

ここで δ は CP 位相で、 $\delta \neq 0, \pi$ のとき CP 対称性が破られる. また i 番目と j 番目の質量固有状態の混合角を θ_{ij} として $s_{ij} \equiv \sin \theta_{ij}$, $c_{ij} \equiv \cos \theta_{ij}$ とおいた.

次に質量固有状態の時間発展について考える. 以下, 自然単位系を採用し, 各種表記を表 2.2 のようにする.

表 2.2 記号表記

t	時間
L	ニュートリノの飛距離
E_i	質量固有状態 $ \nu_i\rangle$ のニュートリノのエネルギー
p_i	質量固有状態 $ \nu_i\rangle$ のニュートリノの運動量
m_i	質量固有状態 $ \nu_i\rangle$ の質量固有値
E_ν	ニュートリノのエネルギー
p_ν	ニュートリノの運動量

各質量固有状態 $|\nu_i\rangle$ は Schrödinger 方程式に従うため、ニュートリノの時間発展は

$$|\nu_i(t)\rangle = e^{-i(E_i t - p_i L)} |\nu_i(0)\rangle = e^{-i \frac{m_i^2}{2E_\nu} L} |\nu_i(0)\rangle \quad (2.9)$$

と表される。ここでニュートリノの質量は非常に小さいため $p_i \gg m_i$ であり、 $p_i \sim p_\nu \sim E_\nu$ が成り立つことから、

$$E_i = \sqrt{p_i^2 + m_i^2} \sim p_i + \frac{m_i^2}{2p_i} \sim p_i + \frac{m_i^2}{2E_\nu} \quad (2.10)$$

と近似した。また自然単位系より $L \sim ct = t$ となることを用いた。式 (2.7) より、フレーバー固有状態 $|\nu_\alpha\rangle$ の時間発展は

$$|\nu_\alpha(t)\rangle = \sum_i U_{\alpha i} |\nu_i(t)\rangle = \sum_{i, \beta} U_{\alpha i} U_{\beta i}^* e^{-i \frac{m_i^2}{2E_\nu} L} |\nu_\beta(0)\rangle \quad (2.11)$$

となる。

以上より、時刻 0 で $|\nu_\alpha\rangle$ として観測されたニュートリノが時刻 t で $|\nu_\beta\rangle$ として観測される確率

$$P_{\alpha \rightarrow \beta} = |\langle \nu_\beta(0) | \nu_\alpha(t) \rangle|^2 \quad (2.12)$$

を求める。式 (2.11) より

$$\begin{aligned} \langle \nu_\beta(0) | \nu_\alpha(t) \rangle &= \sum_{i, j} \left\langle \nu_j(0) \left| (U^*)_{j\beta}^\dagger U_{\alpha i}^* e^{-i \frac{m_i^2}{2E_\nu} L} \right| \nu_i(0) \right\rangle \\ &= \sum_{i, j} U_{\beta j} U_{\alpha i}^* e^{-i \frac{m_i^2}{2E_\nu} L} \langle \nu_j(0) | \nu_i(0) \rangle \\ &= \sum_i U_{\beta i} U_{\alpha i}^* e^{-i \frac{m_i^2}{2E_\nu} L} \end{aligned} \quad (2.13)$$

となるので、 $P_{\alpha \rightarrow \beta}$ は

$$\begin{aligned} P_{\alpha \rightarrow \beta} &= \left| \sum_i U_{\beta i} U_{\alpha i}^* e^{-i \frac{m_i^2}{2E_\nu} L} \right|^2 \\ &= \sum_{i, j} U_{\beta i} U_{\alpha i}^* U_{\beta j}^* U_{\alpha j} e^{-i \frac{\Delta m_{ij}^2}{2E_\nu} L} \\ &= \sum_i |U_{\alpha i} U_{\beta i}|^2 + \sum_{i \neq j} U_{\beta i} U_{\alpha i}^* U_{\beta j}^* U_{\alpha j} e^{-i \frac{\Delta m_{ij}^2}{2E_\nu} L} \end{aligned} \quad (2.14)$$

と表せる。ここで $\Delta m_{ij}^2 \equiv m_i^2 - m_j^2$ とした。 U がユニタリ行列であることから

$$\sum_i U_{\beta i} U_{\alpha i}^* = \sum_j U_{\beta j}^* U_{\alpha j} = \delta_{\alpha\beta} \quad (2.15)$$

したがって第一項について

$$\delta_{\alpha\beta} = \left(\sum_i U_{\beta i} U_{\alpha i}^* \right) \left(\sum_j U_{\beta j}^* U_{\alpha j} \right) = \sum_i |U_{\alpha i} U_{\beta i}|^2 + \sum_{i \neq j} U_{\beta i} U_{\alpha i}^* U_{\beta j}^* U_{\alpha j} \quad (2.16)$$

$$\therefore \sum_i |U_{\alpha i} U_{\beta i}|^2 = \delta_{\alpha\beta} - \sum_{i \neq j} U_{\beta i} U_{\alpha i}^* U_{\beta j}^* U_{\alpha j} \quad (2.17)$$

が成り立つ。次に第二項は

$$e^{-i\frac{\Delta m_{ij}^2 L}{2E_\nu}} = \cos\left(\frac{\Delta m_{ij}^2 L}{2E_\nu}\right) - i \sin\left(\frac{\Delta m_{ij}^2 L}{2E_\nu}\right) = 1 - 2\sin^2\left(\frac{\Delta m_{ij}^2 L}{4E_\nu}\right) - i \sin\left(\frac{\Delta m_{ij}^2 L}{2E_\nu}\right) \quad (2.18)$$

と書くことができる。最終的に振動確率 $P_{\alpha\rightarrow\beta}$ は

$$\begin{aligned} P_{\alpha\rightarrow\beta} &= \left(\delta_{\alpha\beta} - \sum_{i\neq j} U_{\beta i} U_{\alpha i}^* U_{\beta j}^* U_{\alpha j} \right) + \sum_{i\neq j} U_{\beta i} U_{\alpha i}^* U_{\beta j}^* U_{\alpha j} \left[1 - 2\sin^2\left(\frac{\Delta m_{ij}^2 L}{4E_\nu}\right) - i \sin\left(\frac{\Delta m_{ij}^2 L}{2E_\nu}\right) \right] \\ &= \delta_{\alpha\beta} - \sum_{i\neq j} U_{\beta i} U_{\alpha i}^* U_{\beta j}^* U_{\alpha j} \left[2\sin^2\left(\frac{\Delta m_{ij}^2 L}{4E_\nu}\right) + i \sin\left(\frac{\Delta m_{ij}^2 L}{2E_\nu}\right) \right] \\ &= \delta_{\alpha\beta} - 4 \sum_{i>j} \text{Re}(U_{\beta i} U_{\alpha i}^* U_{\beta j}^* U_{\alpha j}) \sin^2\left(\frac{\Delta m_{ij}^2 L}{4E_\nu}\right) + 2 \sum_{i>j} \text{Im}(U_{\beta i} U_{\alpha i}^* U_{\beta j}^* U_{\alpha j}) \sin\left(\frac{\Delta m_{ij}^2 L}{2E_\nu}\right) \end{aligned} \quad (2.19)$$

のように表すことができる。

例として電子型ニュートリノ $|\nu_e\rangle$ の生存確率 $P_{e\rightarrow e}$ を考える。式 (2.19) において $\alpha = \beta = e$ とすると、式 (2.8) より生存確率 $P_{e\rightarrow e}$ は

$$\begin{aligned} P_{e\rightarrow e} &= 1 - 4 \left[c_{13}^4 c_{12}^2 s_{12}^2 \sin^2\left(\frac{\Delta m_{21}^2 L}{4E_\nu}\right) + c_{13}^2 s_{12}^2 s_{13}^2 \sin^2\left(\frac{\Delta m_{32}^2 L}{4E_\nu}\right) + c_{13}^2 c_{12}^2 s_{13}^2 \sin^2\left(\frac{\Delta m_{31}^2 L}{4E_\nu}\right) \right] \\ &= 1 - 4 \left[c_{13}^4 c_{12}^2 s_{12}^2 \sin^2\left(\frac{\Delta m_{21}^2 L}{4E_\nu}\right) + c_{13}^2 s_{12}^2 s_{13}^2 \sin^2\left(\frac{\Delta m_{32}^2 L}{4E_\nu}\right) + c_{13}^2 c_{12}^2 s_{13}^2 \sin^2\left(\frac{\Delta m_{21}^2 + \Delta m_{32}^2 L}{4E_\nu}\right) \right] \end{aligned} \quad (2.20)$$

と書ける。ニュートリノ振動に関する実験結果から θ_{13} は非常に小さく、 $c_{13} \sim 1$ 、 $s_{13} \sim 0$ と近似することができる。したがって電子型ニュートリノの生存確率 $P_{e\rightarrow e}$ は

$$P_{e\rightarrow e} \sim 1 - c_{12}^2 s_{12}^2 \sin^2\left(\frac{\Delta m_{21}^2 L}{4E_\nu}\right) = 1 - \sin^2 2\theta_{12} \sin^2\left(\frac{\Delta m_{21}^2 L}{4E_\nu}\right) \quad (2.21)$$

となり、ニュートリノの飛行距離 L に従って確かに振動している。

さらに反ニュートリノにおける振動確率 $P_{\bar{\alpha}\rightarrow\bar{\beta}}$ を考える。CPT 対称性より反ニュートリノの振動確率は

$$\begin{aligned} P_{\bar{\alpha}\rightarrow\bar{\beta}} &= P_{\beta\rightarrow\alpha} \\ &= \delta_{\alpha\beta} - 4 \sum_{i>j} \text{Re}(U_{\beta i} U_{\alpha i}^* U_{\beta j}^* U_{\alpha j}) \sin^2\left(\frac{\Delta m_{ij}^2 L}{4E_\nu}\right) - 2 \sum_{i>j} \text{Im}(U_{\beta i} U_{\alpha i}^* U_{\beta j}^* U_{\alpha j}) \sin\left(\frac{\Delta m_{ij}^2 L}{2E_\nu}\right) \end{aligned} \quad (2.22)$$

と表せる。ここでニュートリノと反ニュートリノの振動確率の差 $\Delta P = P_{\alpha\rightarrow\beta} - P_{\bar{\alpha}\rightarrow\bar{\beta}}$ はニュートリノ振動における物質反物質の対称性の破れの度合いを示しており、これが 0 にならない場合 ($\delta \neq 0, \pi$ の場合)、CP 対称性が破られる。この CP 対称性の破れはニュートリノの質量を考慮することで現れるものである。これまでに知られていた CP 対称性の破れでは現在の宇宙を構成する物質密度を説明することができない。粒子反粒子間の非対称性を確立することは、素粒子標準模型を超えた枠組みに対して重要な意味をもつ。

ここまで真空中のニュートリノ振動を考えてきた。一方物質中においてはニュートリノ振動は真空中とは異なる振舞いをすることがある。これは MSW (Mikheyev-Smirnov-Volfenstein) 効果と呼ばれ、電子型ニュートリノのみが荷電カレント反応を起こすことに由来する。たとえば太陽内部には大量の電子が存在するため、電子型ニュートリノの飛行に大きな影響を与える。したがって太陽ニュートリノなどを考える際は、真空中のニュートリノ振動の方程式 (2.19) に補正を加える必要がある。

2.4 ニュートリノ質量と質量階層構造

ニュートリノ振動の観測からニュートリノは有限の質量をもつことが明らかになった。しかしニュートリノ振動の観測で得られる値は質量の絶対値ではなく、質量の二乗差と混合角である (式 (2.19))。

ここで表 2.3 にこれまでの実験から分かっているニュートリノ振動のパラメータを示す。現在 Δm_{21}^2 の値は既に知

表 2.3 ニュートリノ振動のパラメータ^[4]

パラメータ	値
Δm_{21}^2 [eV ²]	$(7.53 \pm 0.18) \times 10^{-5}$
Δm_{32}^2 [eV ²]	$(-2.546_{-0.040}^{+0.034}) \times 10^{-3}$: 逆階層構造 $(2.453 \pm 0.034) \times 10^{-3}$: 順階層構造
$\sin^2 \theta_{12}$	0.307 ± 0.013
$\sin^2 \theta_{23}$	0.547 ± 0.021 : 逆階層構造 0.545 ± 0.021 : 順階層構造
$\sin^2 \theta_{13}$	$(2.18 \pm 0.07) \times 10^{-2}$

られており $m_1 < m_2$ が分かっているが、一方で Δm_{32}^2 の取り得る値は未だ確定していない。このとき各ニュートリノ質量の絶対値には表 2.4 のような 3 通りの大小関係がある。これらの大小関係を質量階層構造と呼ぶ。質量階層構

表 2.4 ニュートリノの質量階層構造

$m_1 < m_2 \ll m_3$	逆階層構造 (Inverted Hierarchy, IH)
$m_3 \ll m_1 < m_2$	順階層構造 (Normal Hierarchy, NH)
$m_1 \sim m_2 \sim m_3$	縮退階層構造 (Quasi Degenerate, QD)

造を特定するため、節 2.6 で述べる $0\nu\beta\beta$ 崩壊の探索実験などが行われている。

またニュートリノ質量の絶対値を測定している実験もある。KATRIN 実験では電子型反ニュートリノの質量に $m_\nu < 0.9 \text{ eV}c^{-2}$ (90% C.L.)^[6] という制限を与えたと報告している。

2.5 ニュートリノのマヨラナ性

2.5.1 ディラック粒子とマヨラナ粒子

フェルミオンはその性質からディラック粒子とマヨラナ粒子に分けられる。1928 年、Paul Dirac はフェルミオンの振舞いを記述するディラック方程式 (2.23) を導出した。

$$(i\gamma_\mu \partial^\mu - m_D)\psi = 0 \quad (2.23)$$

この過程で質量やスピンの向きが同じで電荷の符号が反対であるような粒子、つまり反粒子の存在が示された。このような粒子をディラック粒子と呼ぶ。一方マヨラナ粒子とは、1937 年に Ettore Majorana によって存在を予言され

た粒子である。マヨラナ粒子もディラック粒子と同様ディラック方程式に従う。しかしマヨラナ粒子はディラック粒子と異なり、粒子と反粒子が同じものである性質をもつ。したがって、たとえば電子などの電荷をもつフェルミオンはディラック粒子でしかあり得ない。マヨラナ粒子となり得るのは電氣的に中性であるニュートリノのみである。

標準模型において、長らくフェルミオンは全てディラック粒子だとみなされてきた。しかしニュートリノ振動の発見によりニュートリノの質量が有限であることがわかってから、ニュートリノがマヨラナ粒子である可能性が浮上している。

2.5.2 ディラック質量

そもそもディラック粒子とマヨラナ粒子は質量を獲得する機構が異なる。まずはディラック粒子の質量について述べる。ディラック方程式 (2.23) に従うラグランジアン密度 \mathcal{L} は以下のように書ける。

$$\mathcal{L} = \bar{\psi} (i\gamma_\mu \partial^\mu - m_D) \psi \quad (2.24)$$

このうち第一項が運動エネルギー項、第二項がディラック質量項 $\mathcal{L}_D = m_D \bar{\psi} \psi$ である。この質量項はラグランジアン密度 \mathcal{L} がローレンツ不変かつエルミートとなるように決められる。つまり質量項自身もローレンツ不変かつエルミートとなる。ここでカイラリティの射影演算子

$$P_L \equiv \frac{(1 - \gamma^5)}{2}, \quad P_R \equiv \frac{(1 + \gamma^5)}{2} \quad (2.25)$$

を導入する。ただし γ^5 はガンマ行列を用いて $\gamma^5 \equiv i\gamma^0\gamma^1\gamma^2\gamma^3$ である。これを用いると任意のスピンル ψ は

$$\psi = P_L \psi + P_R \psi = \psi_L + \psi_R \quad (2.26)$$

と表すことができる。 $P_L P_R = P_R P_L = 0$ より

$$\begin{aligned} \bar{\psi}_L \psi_L &= \bar{\psi} P_R P_L \psi = 0, \\ \bar{\psi}_R \psi_R &= \bar{\psi} P_L P_R \psi = 0 \end{aligned} \quad (2.27)$$

が成り立つので、ディラック質量項 \mathcal{L}_D は

$$\begin{aligned} \mathcal{L}_D &= m_D \bar{\psi} \psi \\ &= m_D (\bar{\psi}_L + \bar{\psi}_R) (\psi_L + \psi_R) \\ &= m_D (\bar{\psi}_L \psi_R + \bar{\psi}_R \psi_L) \end{aligned} \quad (2.28)$$

と書ける。以上よりディラック粒子は左巻き粒子と右巻き粒子の結合によって質量を得ていることがわかる。このとき質量の大きさはヒッグス場との結合定数によって決定される。

ここでニュートリノがディラック粒子だと仮定する。ニュートリノに関するこれまでの実験から、左巻きのニュートリノと右巻きの反ニュートリノしか観測されていないことが報告されている。右巻きのニュートリノと左巻きの反ニュートリノが存在しなければ、ニュートリノのディラック質量は厳密に0となるはずである。だが現状ニュートリノは有限の質量をもつことがわかっている。つまりニュートリノがディラック粒子だとすると、右巻きのニュートリノと左巻きの反ニュートリノが観測されていない理由を説明することができない。また他のフェルミオンと同様にヒッグス場との結合定数で質量が決まるとすると、ニュートリノだけが極めて小さい質量をもつことも不自然である。しかしニュートリノがマヨラナ粒子であるだとすると、シーソー機構を通じてこれらの謎を説明できると考えられている。次項でマヨラナ質量について説明した後、2.5.4 項でシーソー機構について述べる。

2.5.3 マヨラナ質量

ディラック粒子がディラック質量をもつように、マヨラナ粒子はマヨラナ質量をもつ。前述の通り、マヨラナ粒子とは粒子と反粒子が同じとなるような粒子である。つまり ψ の荷電共役 ψ^C について

$$\psi = \psi^C \quad (2.29)$$

という条件 (マヨラナ条件) を課することができる。このような条件の下では、質量項として新たなスピノルの組み合わせである 2 種類のスカラー $\bar{\psi}\psi^C$ 及び $\bar{\psi}^C\psi$ を導入することができる。これらは

$$(\bar{\psi}\psi^C)^\dagger = (\psi^\dagger\gamma_0 C\bar{\psi}^T)^\dagger = (C\bar{\psi}^T)^\dagger\gamma_0\psi = (\psi^C)^\dagger\gamma_0\psi = \bar{\psi}^C\psi \quad (2.30)$$

よりエルミート共役の関係にある。したがってローレンツ不変かつエルミートな質量項として

$$\mathcal{L}_M = \frac{1}{2} (m_M \bar{\psi}\psi^C + m_M^* \bar{\psi}^C\psi) \quad (2.31)$$

を考えることができる。このとき \mathcal{L}_M をマヨラナ質量項、 m_M をマヨラナ質量と呼ぶ。

ここでディラック質量の議論で用いたカイラリティの射影演算子 P_R 及び P_L を用いてマヨラナ質量項を書き直す。さらにスピノルの荷電共役 $\psi_L^C = (\psi_R)^C$ 、 $\psi_R^C = (\psi_L)^C$ を用いるとマヨラナ質量項 \mathcal{L}_M は

$$\begin{aligned} \mathcal{L}_M &= \frac{1}{2} m_L (\bar{\psi}_L \psi_R^C + \bar{\psi}_R^C \psi_L) + \frac{1}{2} m_R (\bar{\psi}_L^C \psi_R + \bar{\psi}_R \psi_L^C) \\ &= \mathcal{L}_M^L + \mathcal{L}_M^R \end{aligned} \quad (2.32)$$

と表せる。ここでマヨラナ条件 (式 (2.29)) を用いると、 \mathcal{L}_M^L 及び \mathcal{L}_M^R は

$$\begin{aligned} \mathcal{L}_M^L &= m_L \bar{\psi}_L \psi_R^C = m_L \bar{\psi}_L (\psi_L)^C, \\ \mathcal{L}_M^R &= m_R \bar{\psi}_L^C \psi_R = m_R \bar{\psi}_R (\psi_R)^C \end{aligned} \quad (2.33)$$

とそれぞれ左手系、右手系で表すことができる。

マヨラナ質量項は位相変換 $e^{i\alpha}$ に対して不変とはなっておらず、粒子数保存則、つまり電荷保存則を破る。したがって電荷をもつ粒子はマヨラナ質量項をもつことができない。マヨラナ質量項をもつことができるのは電氣的に中性なニュートリノのみとなっている。

2.5.4 シーソー機構

2.5.2 項で述べたようにニュートリノの質量は他のフェルミオンと比べて極端に小さい。また左巻きニュートリノ及び右巻き反ニュートリノしか観測されていない。これらの謎を解決するための鍵となるのがシーソー機構である。

マヨラナ条件 (式 (2.29)) の下で、ディラック質量項とマヨラナ質量項を合わせたラグランジアン密度

$$\mathcal{L}_{mass} = \mathcal{L}_D + \mathcal{L}_M^L + \mathcal{L}_M^R \quad (2.34)$$

を考える。ここで行列

$$M = \begin{pmatrix} m_L & m_D \\ m_D & m_R \end{pmatrix} \quad (2.35)$$

を定義すると、 \mathcal{L}_{mass} は

$$\begin{aligned}\mathcal{L}_{mass} &= m_D (\bar{\psi}_L \psi_R + \bar{\psi}_R \psi_L) + m_L \bar{\psi}_L \psi_R^C + m_R \bar{\psi}_L^C \psi_R \\ &= (\bar{\psi}_L \quad \bar{\psi}_L^C) \begin{pmatrix} m_L & m_D \\ m_D & m_R \end{pmatrix} \begin{pmatrix} \psi_R^C \\ \psi_R \end{pmatrix}\end{aligned}\quad (2.36)$$

と書ける。このような行列 M を質量行列と呼ぶ。質量行列 M を対角化すると

$$M_{diag} = \begin{pmatrix} \frac{1}{2}(m_R + m_L) - \frac{1}{2}\sqrt{(m_R - m_L)^2 + 4m_D^2} & 0 \\ 0 & \frac{1}{2}(m_R + m_L) + \frac{1}{2}\sqrt{(m_R - m_L)^2 + 4m_D^2} \end{pmatrix}\quad (2.37)$$

$$= \begin{pmatrix} m_\nu & 0 \\ 0 & m_N \end{pmatrix}\quad (2.38)$$

と表せる。ここで式 (2.33) にあるようにマヨラナ質量項は左手系のみ、もしくは右手系のみで書くことができる。よって左巻きニュートリノの質量 m_L と右巻きニュートリノの質量 m_R にそれぞれ異なる値を与えることが可能となる。ここで観測結果より左巻きニュートリノの質量 m_L はディラック質量 m_D と比べて非常に小さいことがわかっている。また未発見の右巻きニュートリノの質量 m_R をディラック質量 m_D と比べて非常に大きいと仮定する。この条件下で M_{diag} の固有値 m_ν 及び m_N を近似すると

$$\begin{aligned}m_\nu &\sim -\frac{m_D^2}{m_R} \ll m_D, \\ m_N &\sim m_R \gg m_D\end{aligned}\quad (2.39)$$

と書ける。この機構をシーソー機構と呼ぶ^[5]。ニュートリノがマヨラナ粒子であればシーソー機構を導入することができ、ニュートリノの質量が非常に小さい理由が説明可能となる。また、右巻きニュートリノが発見されていないのはその質量が極めて重いためであると解釈できる。

また重い右巻きニュートリノの存在は宇宙物質優勢の謎を解く鍵ともなる。宇宙初期に重い右巻きニュートリノが崩壊したことにより粒子及び反粒子のバランスがくずれ、現在のような物質宇宙が誕生したという説が有力視されている。素粒子分野だけでなく宇宙物理分野においてもニュートリノのマヨラナ性の検証は重要な意味をもつ。

2.6 ニュートリノを伴わない二重 β 崩壊

ニュートリノのマヨラナ性を証明できる現実的な唯一の方法は、ニュートリノを伴わない二重 β 崩壊 ($0\nu\beta\beta$) を観測することである。

原子核は β 崩壊

$$(Z, A) \rightarrow (A, A+2) + e^- + 2\bar{\nu}_e\quad (2.40)$$

を起こすことで安定な状態に遷移する。ただし全ての原子核に β 崩壊が許されているわけではなく、そのような原子核では内部で2回同時に β 崩壊を起こすことがある。このような反応は二重 β 崩壊 ($2\nu\beta\beta$) と呼ばれ、以下の反応式で表される。

$$(Z, A) \rightarrow (A, A+2) + 2e^- + 2\bar{\nu}_e\quad (2.41)$$

二重 β 崩壊を起こす二重 β 崩壊核の例を表 2.5 に示す。

表 2.5 二重 β 崩壊核の例 [7][8]

核種	Q 値 [keV]	天然存在比 [%]	半減期 $T_{1/2}^{2\nu} [\times 10^{21} \text{year}]$
^{48}Ca	4274 ± 4	0.187	$(4.4_{-4}^{+5} \pm 0.4) \times 10^{-2}$
^{76}Ge	2039.04 ± 0.16	7.8	$(1.84_{-0.10}^{+0.14})$
^{82}Se	2995.5 ± 1.3	9.2	$(9.6 \pm 0.3 \pm 1.0) \times 10^{-2}$
^{96}Zr	3347.7 ± 2.2	2.8	$(2.35 \pm 0.14 \pm 0.16) \times 10^{-2}$
^{100}Mo	3034.40 ± 0.17	9.6	$(7.11 \pm 0.22 \pm 0.54) \times 10^{-3}$
^{116}Cd	2809 ± 4	7.5	$(2.8 \pm 0.1 \pm 0.3) \times 10^{-3}$
^{130}Te	2527.01 ± 0.32	34.5	$(0.7 \pm 0.09 \pm 0.11)$
^{136}Xe	2457.83 ± 0.37	8.9	$(2.165 \pm 0.016 \pm 0.059)$
^{150}Nd	3367.7 ± 2.2	5.6	$(9.11_{-0.22}^{+0.25} \pm 0.63) \times 10^{-3}$

ニュートリノがマヨラナ性をもつ場合、ニュートリノが放出されない二重 β 崩壊が起こり得る。

$$(Z, A) \rightarrow (A, A + 2) + 2e^- \quad (2.42)$$

これが $0\nu\beta\beta$ である。このような反応ではニュートリノがエネルギーを持ち去ることがないため、電子のエネルギーは一定の値を取るはずである。この場合、 $2\nu\beta\beta$ のエネルギースペクトルの Q 値付近に鋭いピークが立つ。このピークを観測することでニュートリノのマヨラナ性を証明することができる。

ここで $0\nu\beta\beta$ の半減期 $T_{1/2}^{0\nu}$ と有効マヨラナ質量 $\langle m_{\beta\beta} \rangle$ には次のような関係があることがわかっている。

$$T_{1/2}^{0\nu} = (G_{0\nu} |M_{0\nu}|^2 \langle m_{\beta\beta} \rangle)^{-1} \quad (2.43)$$

$G_{0\nu}$ は位相空間因子と呼ばれ、Q 値と質量数から決定される。 $M_{0\nu}$ は原子核行列要素と呼ばれ、原子核内での $0\nu\beta\beta$ の起こりやすさを表す。したがって $T_{1/2}^{0\nu}$ を見積もることで有効マヨラナ質量の上限を決定することができる。また有効マヨラナ質量はニュートリノの質量階層構造に制限を与える。

第3章

液体シンチレータ検出器 KamLAND

KamLAND は 1kton の液体シンチレータを用いた世界最大規模の液体シンチレータ検出器である。2002 年から始まった KamLAND 実験では原子炉ニュートリノを用いたニュートリノ振動の観測に成功した。2011 年からは KamLAND-Zen が始まり、現在に至るまで $0\nu\beta\beta$ の探索を行っている。この章では KamLAND の構造とデータ収集システム、及び現在までに行った実験から KamLAND の将来計画まで紹介する。

3.1 KamLAND 概要

KamLAND(Kamioka Liquid Scintillator Anti-Neutrino Detector) とは液体シンチレータを用いた世界最大規模の液体シンチレータ検出器である。岐阜県飛騨市神岡鉱山内、KamiokaNDE 跡地に作られた (図 3.1)。地下 1000m に位置していることより、宇宙から飛来するミューオンの影響が大幅に削減されている。その結果、世界最高レベルの極低バックグラウンド環境を実現した。

2002 年より始まった KamLAND 実験では原子炉ニュートリノを用いたニュートリノ振動の観測や地球ニュートリノを用いた地球の内部観測などを行ってきた。2011 年からは $0\nu\beta\beta$ の探索に焦点を当てた KamLAND-Zen 400 が始まった。二重 β 崩壊核として濃縮 Xe 約 316kg を用いている。2019 年からは Xe 量を約 2 倍にした KamLAND-Zen 800 が開始し、現在も稼働中である。将来計画として KamLAND2-Zen の研究開発が進められている。

3.2 ニュートリノの検出原理

この節では KamLAND におけるニュートリノの検出原理について、電子型反ニュートリノと太陽ニュートリノに焦点を当てて説明する。

3.2.1 電子型反ニュートリノの検出

KamLAND では遅延同時計測を用いて電子型反ニュートリノを検出している (図 3.2)。その流れを以下に示す。

1. 電子型反ニュートリノが液体シンチレータ中の陽子と反応し逆 β 崩壊を起こす。



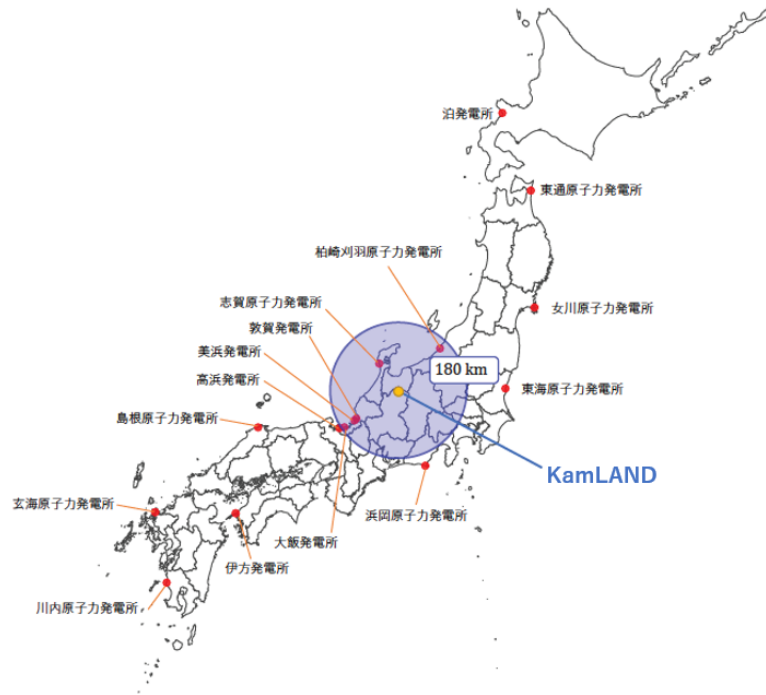


図 3.1 KamLAND の位置

2. 逆 β 崩壊により発生した陽電子は周囲の電子と対消滅し、511 keV の γ 線を 2 本放出する。



この γ 線は液体シンチレータの発光を通して先発信号 (Prompt Signal) として観測される。

3. 他方、逆 β 崩壊で発生した中性子は原子核と衝突を繰り返すことで熱中性子となり、寿命 210 μs で陽子に捕獲される。



この際に放出された γ 線が LS を発光させ、後発信号 (Delayed Signal) として観測される。

3.2.2 太陽ニュートリノの検出

KamLAND では電子散乱によって太陽ニュートリノを検出している。太陽ニュートリノが液体シンチレータ中の電子を散乱することで以下の反応が起きる。



ここで放出された電子が液体シンチレータを発光させる。 μ 型ニュートリノ及び τ 型ニュートリノは荷電カレント反応のみを起こし、電子型ニュートリノはそれに加えて中性カレント反応も起こす。そのため反応断面積は電子型ニュートリノにおいて最も大きくなる。

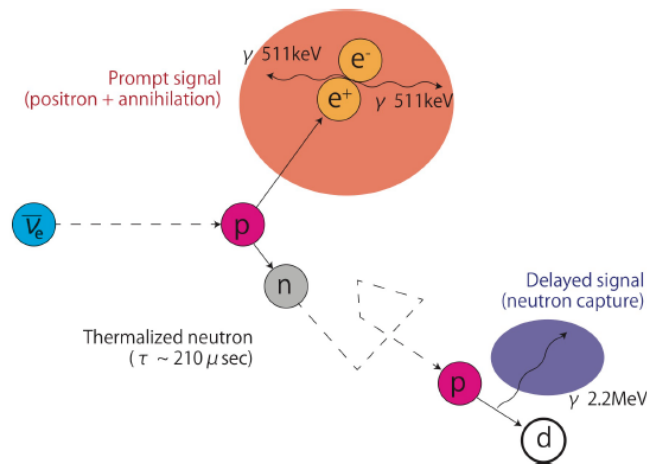


図 3.2 遅延同時計測による電子型反ニュートリノの検出

3.3 KamLAND の構成

この節では KamLAND の構成について述べる。KamLAND の主な構成要素は次の通り。

1. 内部検出器 (Inner Detector, ID)
 - 光電子増倍管 (Photo Multiplier, PMT)
 - 液体シンチレータ (Liquid Scintillator, LS)
 - バッファオイル (Buffer Oil, BO)
2. 外部検出器 (Outer Detector, OD)
 - 光電子増倍管
 - 純水

KamLAND の内部構造を図 3.3 に示す。

以降、内部検出器及び外部検出器に共通して用いられている光電子増倍管について説明した後、内外の検出器についてそれぞれ述べる。

3.3.1 光電子増倍管

光電子増倍管 (PMT) とは、液体シンチレータの微小なシンチレーション光を増幅し電気信号に変換する光検出器である。光子が光電面に入射すると光電効果により電子が一つ放出される。この電子はダイノードによって繰り返し増幅され、最終的に陽極に集められる (図 3.4)。陽極に入った電子は電気信号となり後述のデータ収集回路に送られる。

KamLAND では 20-inch PMT と 17-inch PMT の 2 種類が用いられている (図 3.5)。20-inch PMT は元々 KamiokaNDE 検出器で使用されていたものを KamLAND のために改造したものである。一方 17-inch PMT は KamLAND 用に開発されたものである。17-inch PMT のサイズは 20-inch PMT と同じだが、光電面の端部分をマスクしているためこのように呼ばれる。これは PMT の円周部が時間分解能を悪化させるためである。

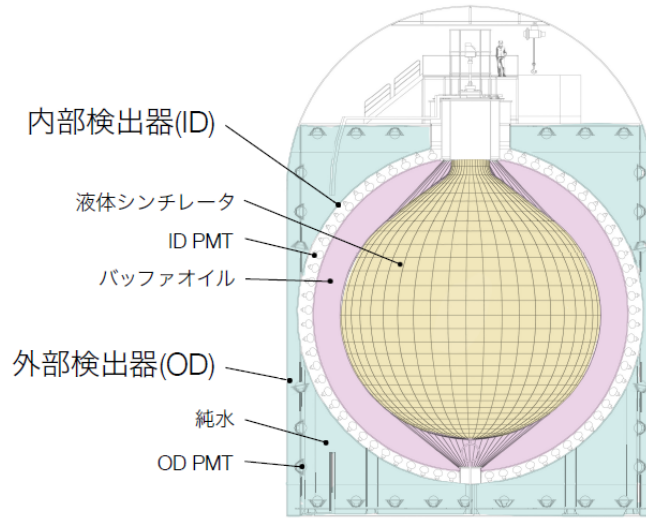
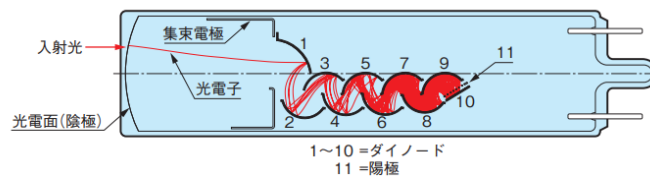
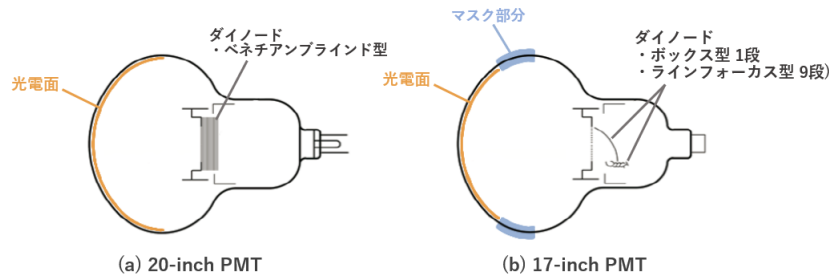


図 3.3 KamLAND の構造

図 3.4 PMT の信号増幅原理 (ラインフォーカス型)^[9]図 3.5 20-inch PMT/17-inch PMT: 20-inch PMT のダイノード部分はベネチアンブラインド型, 17-inch PMT のダイノード部分はボックス型 1 段とラインフォーカス型 9 段で構成されている^[10].

PMT はミューオン後にオーバーシュートとアフターパルスという現象を引き起こす (図 3.6). 図 3.7 に 17-inch PMT のブリーダ回路 (ダイノードに電圧を供給する回路) を示す. 各現象の詳細は次の通り.

1. オーバーシュート: オーバーシュートとはミューオンのような大信号の後にベースラインが信号と逆側に振れる現象である. これは PMT に用いられているカップリングコンデンサ (図 3.7 中の C7) が原因となり発生する. オーバーシュートによりベースラインが上昇すると, 1p.e. 信号が後述する Hit 判定にて閾値を超えることができない.
2. アフターパルス: アフターパルスには 2 種類存在し, それぞれ発生原理が異なる. ミューオン直後のパルス

は主に光電面に最も近いダイノードでの弾性散乱電子の影響である。ミュオン信号から遅れて発生するパルスはPMT内部の残留ガスの電離作用によるものである。アフターパルスのために信号のAD変換が間に合わず、無視できないデッドタイムが生じる。

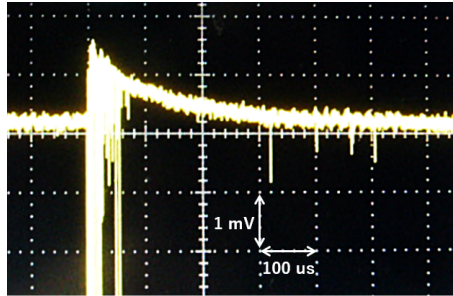


図 3.6 ミュオン直後の波形^[11]: 負電圧側の大信号がミュオン信号である。その後ベースラインが正電圧側に振れ(オーバーシュート), 大量のパルスが信号に現れている(アフターパルス)。

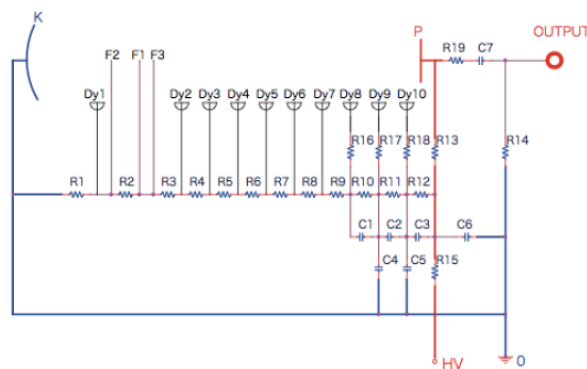


図 3.7 17-inch PMT のプリアンプ回路^[12]

3.3.2 内部検出器

内部検出器とは KamLAND 中心部の球形ステンレスタンク (直径 13 m) 内部を指す。内部検出器には 1325 本の 17-inch PMT と 554 本の 20-inch PMT, 及び約 1 kton の液体シンチレータが備わっている。液体シンチレータと PMT はバッファオイルで満たされている。以下これらの要素について説明する。

1. 液体シンチレータ

液体シンチレータとは荷電粒子と反応することによって発光する液体である。液体シンチレータは有機シンチレータと無機シンチレータに分けられるが、KamLAND においては有機液体シンチレータを用いてニュートリノを検出している。これは Kam-LS と呼ばれ、後述のキセノン含有液体シンチレータと区別される。表 3.1 に成分を示す。Kam-LS は厚さ約 $135\mu\text{m}$ のナイロン製バルーン (直径 13 m) で保持されている。

2. バッファオイル

表 3.1 Kam-LS の成分表

成分	化学式	密度 [g/cm ³]	体積比 [%]	備考
ドデカン	C ₁₂ H ₂₆	0.749	80	密度調整及び透過率の低下防止.
1,2,4-トリメチルベンゼン	C ₉ H ₁₂	0.875	20	溶媒.
2,5-ジオフェニルオキサゾール	C ₁₅ H ₁₁ NO	-	-	発光剤. 分量 1.36 g/L.

バッファオイルとは PMT と液体シンチレータの間を満たす液体である。バッファオイルの役割としては以下のものがある。

1. 液体シンチレータを保持するナイロン製バルーンを保持する。
2. ステンレスタンクや PMT に含まれる放射性不純物由来の放射線を防ぐ。

表 3.2 にバッファオイルの成分を示す。

表 3.2 バッファオイルの成分表

成分	化学式	体積比 [%]
ドデカン	C ₁₂ H ₂₆	53
イソパラフィン	C _n H _{2n+2}	47

3.3.3 外部検出器

外部検出はステンレスタンクと円柱形の水槽 (直径 20 m, 高さ 20 m) の間の部分を指す。内部には 140 本の 20-inch PMT が取り付けられており、約 3 kton の純水で満たされている。OD の役割は以下の通り。

1. 純水によって、岩盤で防ぎきれない中性子や γ 線を遮蔽する。
2. 水チェレンコフ検出器として働く。宇宙線ミューオンが純水を通過した際に生じるチェレンコフ光より、ミューオン事象を捕捉することができる。
3. 純水を循環させることにより検出器の温度上昇を防ぐ。

3.4 データ収集システム

KamLAND では KamFEE(KamLAND Front-end Electronics) 及び MoGURA(Module for General Use Rapid Application) と呼ばれる 2 系統のフロントエンド回路を同時に使用している。KamFEE によるデータ収集システム (KamDAQ) は KamLAND 建設当初 (2001 年) から、そして MoGURA によるデータ収集システム (MogDAQ) は 2010 年から KamDAQ と並行して稼働している。この節では特に KamDAQ に焦点を当て、データ収集システムの概要、及びその主要な構成要素である KamFEE とトリガー回路について説明する。MoGURA DAQ については次章で詳しく述べる。

3.4.1 KamDAQ

この項ではデータ収集システム KamDAQ の概要について述べる。データ収集システムのデータフローを図 3.8 に示す。KamDAQ では以下の手順でデータ取得が行われる。

1. PMT からの信号は KamFEE に入力された後、二つに分割される。一方はディスクリミネータに送られてアナログ的に Hit 判定が行われる。他方はアンプで増幅された後 ATWD(Analog Transient Waveform Ditizer) に送られ、コンデンサアレイにてアナログ信号のまま保持される。
2. ディスクリミネータによる Hit 情報は FPGA(Field Programmable Gate Array) に送られる。FPGA で Hit 情報が取りまとめられ、前 ch の Hit 数が NSUM としてトリガー回路に送られる。
3. NSUM を受け取ったトリガー回路は、その数に応じて波形取得コマンドを KamFEE に発行する。
4. 波形取得コマンドを受信した KamFEE は ATWD に保存したアナログ信号をデジタイズする。
5. デジタイズされた信号は KamFEE 上のメモリに記録された後、VME 経由で外部 PC に送信される。

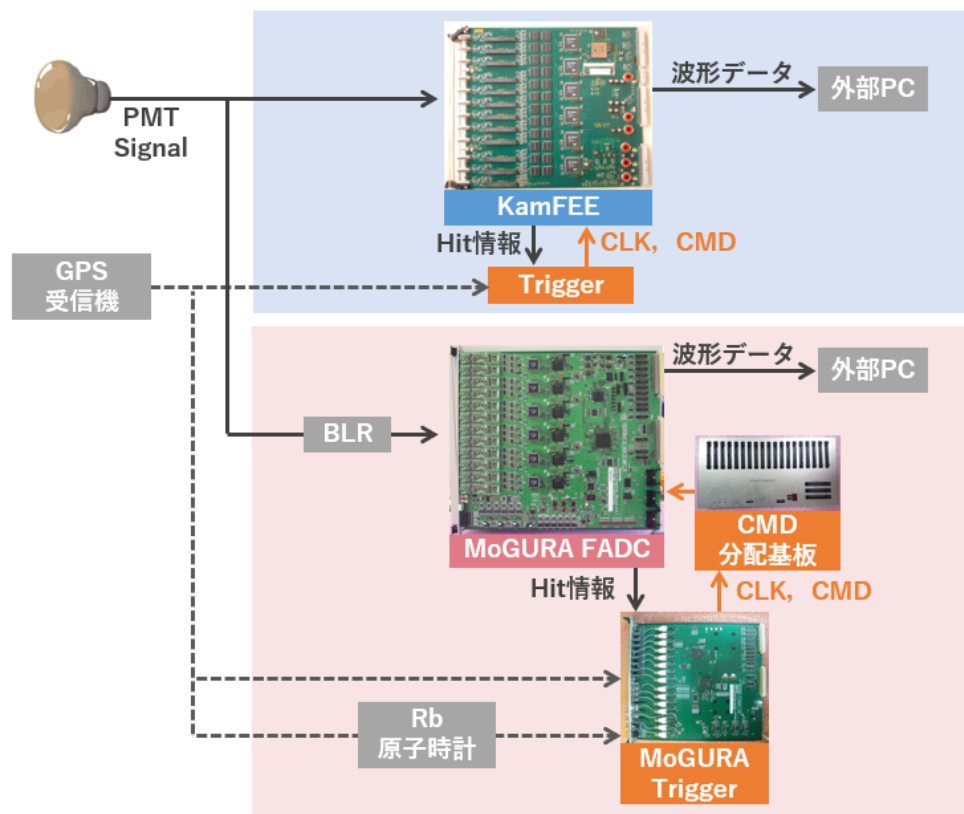


図 3.8 KamLAND のトリガーシステム：灰色のブロックが KamDAQ 側，緑色のブロックが MoGDAQ 側である。また GPS 受信機は両 DAQ に共通である。

3.4.2 KamFEE

KamFEE は KamLAND のために開発されたフロントエンド回路である。KamFEE の実物を図 3.9 に示す。基板の規格は VME9U である。

PMT からの電気信号は KamFEE に入力される。KamFEE は入力端子として 12ch を備えている。入力信号はディスクリミネータ側と ATWD 側に分けられる。ディスクリミネータ側には Hit 判定を行うためのディスクリミネータ、及び Hit 情報を処理する FPGA が備えられている。ATWD 側には遅延回路、アンプ、デジタイズ及びアナログ波形の保持のための ATWD、及びデジタル信号を記録するためのメモリが搭載されている。ATWD は AD 変換とアナログ信号の保持を同時に行うことができないため、デジタイズ中に信号を保存できない時間帯が生じる。そのため二つの ATWD A/B を用いてこのデッドタイムを軽減している。また KamFEE には三つの Gain が用意されている。これは KamFEE への入力信号として 1p.e. 程度の信号から数 V 程度の信号までが想定されており、これらすべてに対応する必要があるためである。各 Gain の増幅率はそれぞれ 20 倍、4 倍、0.5 倍となっている

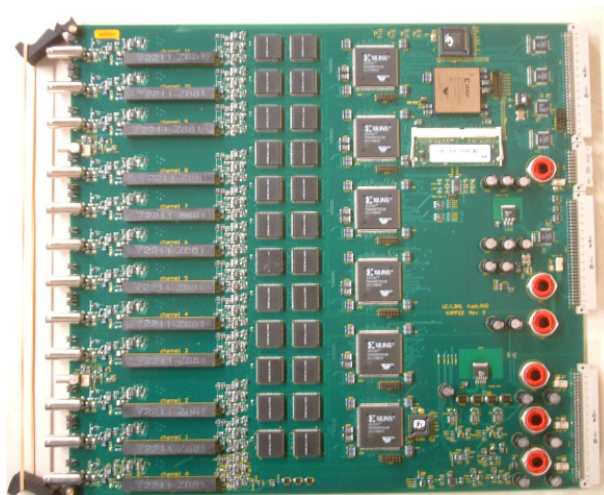


図 3.9 KamFEE 基板 [14]

3.4.3 トリガー回路

トリガー回路は KamFEE からの Hit 情報を受け取り、また KamFEE に向けて CLK やトリガーコマンドを発行する役割をもつ基板である。主な機能は以下の通り。

1. KamFEE に 40 MHz CLK を供給する。この CLK は神岡鉱山の坑口に設置された GPS と同期している。KamFEE ではこの CLK を基に時刻をカウントしている。
2. KamFEE に、NSUM 情報を基にした波形取得コマンドを発行する。それ以外にも NSUM の推移を確認する History トリガーやキャリブレーションのためのトリガーなど、20 種類以上のトリガーコマンドが用意されている [12]。

3.5 KamLAND-Zen

KamLAND-Zen とは 2011 年から始まった、KamLAND 検出器を用いて行われる $0\nu\beta\beta$ 探索実験である。二重 β 崩壊核として ^{136}Xe を用いており、Kam-LS 内部に 90% 濃縮 Xe を溶かした液体シンチレータを導入した。

この節では KamLAND-Zen で用いられている KamLAND の構成について説明した後、KamLAND-Zen 400 及び現在進行中の KamLAND-Zen 800、そして将来計画である KamLAND2-Zen について述べる。

3.5.1 KamLAND-Zen の構成

前述の通り、KamLAND-Zen では新たに 90% 濃縮 Xe を溶かした液体シンチレータが導入された。Xe-LS 導入後の KamLAND の構造を図 3.10 に示す。Xe-LS は Kam-LS の中心部に位置し、厚さ $25\ \mu\text{m}$ のインナーバルーン (Inner Ballon, IB) で保持されている。この Xe 含有液体シンチレータは Xe-LS と呼ばれ、Kam-LS と区別される。Xe-LS の成分を表 3.3 に示す。

表 3.3 Xe-LS の成分表

成分	化学式	密度 [g/cm ³]	体積比 [%]	備考
デカン	C ₁₀ H ₂₂	0.735	82.3	-
1,2,4-トリメチルベンゼン	C ₉ H ₁₂	0.875	17.7	-
2,5-ジフェニルオキサゾール	C ₁₅ H ₁₁ NO	-	-	分量 2.7 g/L.
Xe	-	-	-	二重 β 崩壊核として使用。分量 3.13 wt%.

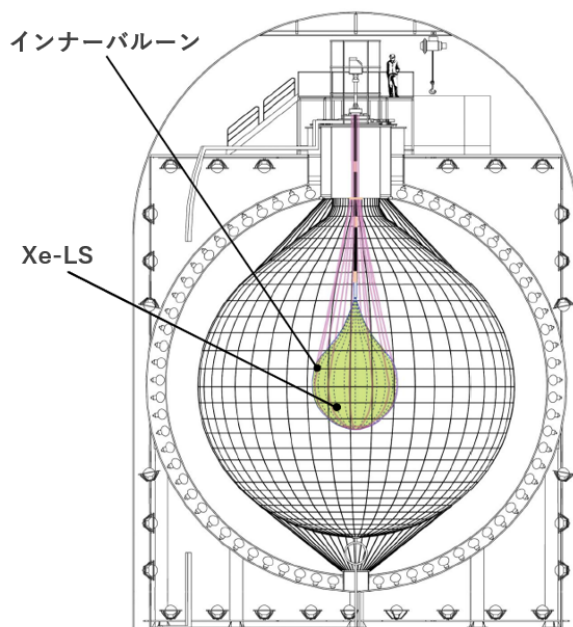


図 3.10 KamLAND-Zen における KamLAND の構造

3.5.2 KamLAND-Zen 400

KamLAND-Zen 400 は濃縮 Xe を約 316 kg 用いた $0\nu\beta\beta$ 探索実験である。KamLAND-Zen 400 において 2011 年から 2012 年までの期間を第一フェーズと呼ぶ。第一フェーズは ^{110m}Ag によるバックグラウンドを取り除くために中断され、2013 年から第二フェーズが開始された。KamLAND-Zen 400 で得られたエネルギースペクトルを図 3.11 に示す。第二フェーズでは第一フェーズと比べて ^{110m}Ag のエネルギーピークを大幅に削減することに成功した。

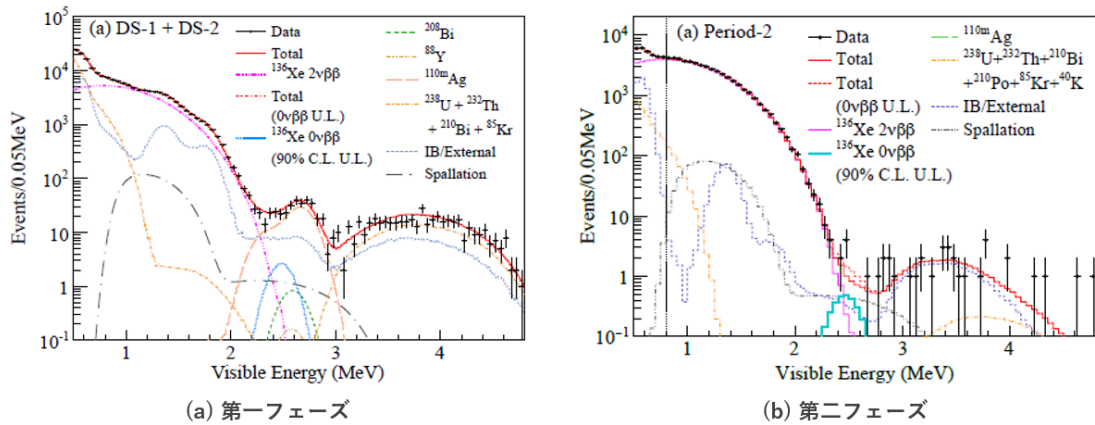


図 3.11 KamLAND-Zen 400 で観測されたエネルギースペクトル [1][15]

これら第一フェーズと第二フェーズの結果より、 ^{136}Xe の $0\nu\beta\beta$ に対して当時世界で最も厳しい半減期の制限

$$T_{1/2}^{0\nu} > 1.07 \times 10^{26} \text{ year (90\% C.L.)} \quad (3.5)$$

を与えた。さらに有効マヨラナ質量に対して $\langle m_{\beta\beta} \rangle < 61\text{-}165 \text{ meV}$ という結果も得ている [1] (図 3.12)。

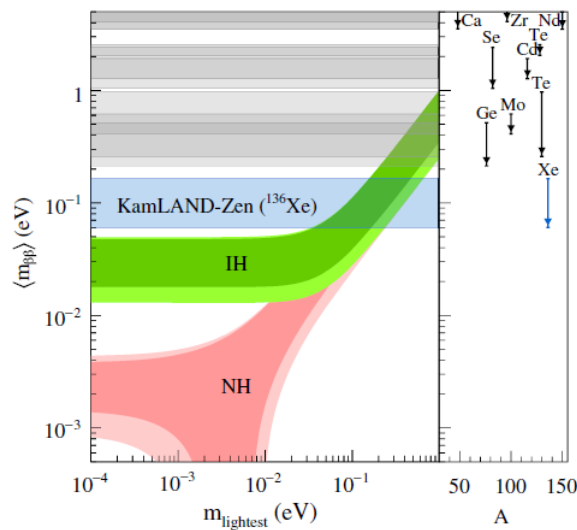


図 3.12 KamLAND-Zen 400 で得られた有効マヨラナ質量への制限 [1]

3.5.3 KamLAND-Zen 800

KamLAND-Zen 800 は 2019 年より開始し、2023 年現在も稼働中の $0\nu\beta\beta$ 探索実験である。KamLAND-Zen 400 からインナーバルーンの容積を 2 倍にし、濃縮 Xe を約 745 kg に増量した。また KamLAND-Zen 400 ではインナーバルーンに含まれる放射性不純物由来のバックグラウンドが問題となっていた。そのため KamLAND-Zen 800 でのインナーバルーンの製作においては放射性不純物が混入しないよう徹底され、 ^{238}U の混入量を 1/10 程度に減少させることに成功した。

KamLAND-Zen 800 で得られたエネルギースペクトルを図 3.13 に示す。KamLAND-Zen 400 と KamLAND-Zen 800 を合わせ、 ^{136}Xe の $0\nu\beta\beta$ に対する半減期の制限

$$T_{1/2}^{0\nu} > 2.3 \times 10^{26} \text{ (90\%C.L.)} \quad (3.6)$$

を与えている [2]。

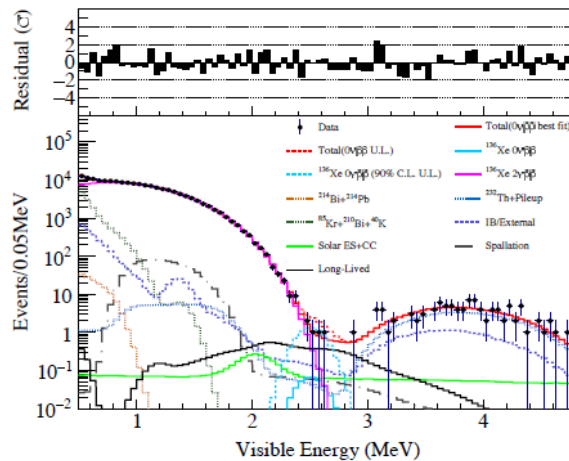


図 3.13 KamLAND-Zen 800 で観測されたエネルギースペクトル [16]

3.5.4 KamLAND2-Zen

エネルギー分解能及び集光率の向上を目指し、KamLAND を改良して KamLAND2 として用いる KamLAND2-Zen 実験に向けた研究開発が進められている。以下のようなアップデートが計画されている。

1. 高量子効率 20-inch PMT:

KamLAND に用いられている PMT よりも量子効率の高い PMT が導入される予定である。新 PMT は 17-inch PMT よりも有効光電面が大きいいため、集光量の増加が見込める。これによりイベントの検出率の向上が期待できる。

2. 大発光量液体シンチレータ :

現在使用されている Kam-LS を改良し, より大光量かつ高透過率の液体シンチレータを用いる. 現在の Kam-LS は 1,2,4-トリメチルベンゼンをベースとしているが, 新液体シンチレータではリニアアルキルベンゼン (LAB) をベースとすることが計画されている (LAB-LS). LAB-LS を用いることで 1.4 倍の集光量を目指している [17].

3. PMT への集光ミラー :

PMT に集光用のミラーを取り付けることが計画されている. 集光ミラーにより集光量を 2 倍にすることを目標としている [18].

これらの機器の導入により, 有効マヨラナ質量に対してより厳しい制限を与えることが期待される (図 3.14).

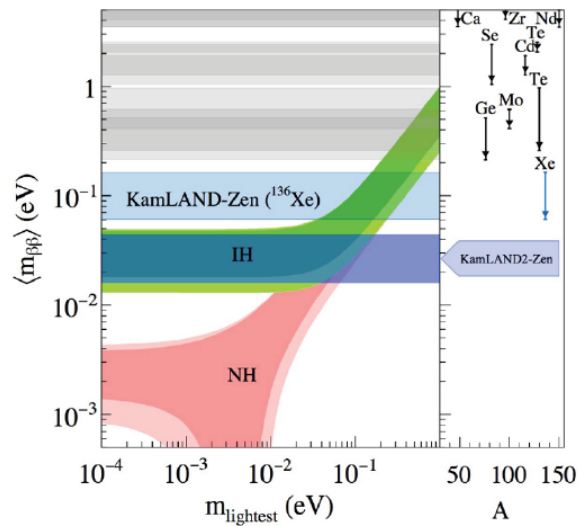


図 3.14 KamLAND2-Zen での到達感度目標 [19]

第4章

現行フロントエンド回路

KamFEE ではミューオン後、アフターパルスの影響で信号のデジタイズの際にデッドタイムが生じる。また PMT のオーバーシュートのために、ミューオン後の中性子捕獲事象を十分に記録できていない。これを解決するために開発されたのがデッドタイムフリーの電子回路 MoGURA (Module for General Use Rapid Application) である。この章では現在使用されているフロントエンド回路 (現行 MoGURA) について述べる。

4.1 現行 MoGURA

現行 MoGURA は 2009 年に導入され、2010 年から KamFEE と並行して稼働しているデータ収集回路である。MoGURA によるデータ収集システム MogDAQ は主に BLR, MoGURA FADC (Flash Analog Digital Converter), MoGURA Trigger, Piggy-back と呼ばれる基板によって構成されている (図 4.1)。この節では各モジュールについて説明する。

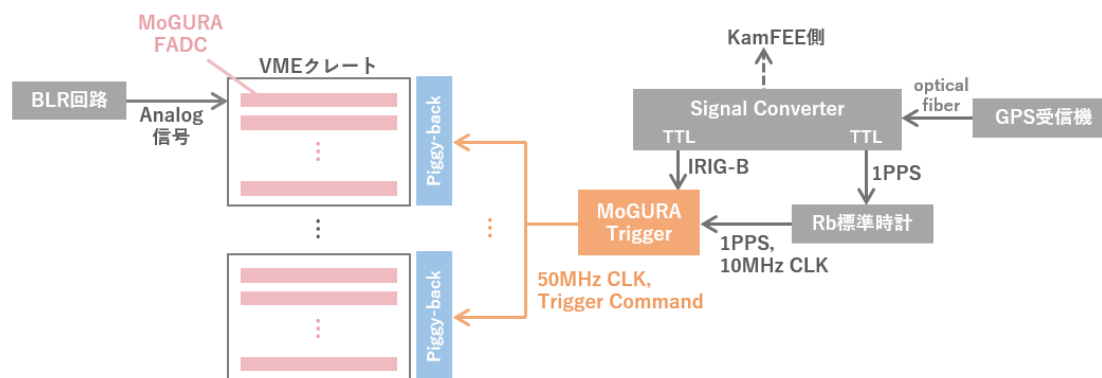


図 4.1 MogDAQ の構成

4.1.1 アナログ BLR 回路

前述の通り、KamFEE ではミューオン直後のオーバーシュートによりベースラインが変動する現象 (図 3.6) が大きな問題となっていた。このオーバーシュートのために 1ms ほど 1p.e. 信号を検出できない時間が生じてしまう。これへの対応策として、現行 MoGURA にはベースラインを安定化するための BLR 回路が導入されている。

MoGURA ではアナログ回路を用い、以下の手順でベースラインを回復している。

1. 信号を A, B の二つに分割する。
2. 信号 A の負電圧部分 (ミュオン信号部分) を取り除く。
3. Low pass filter を用い、低周波分のみを取り出す。
4. 上記処理を施した信号 A を信号 B から差し引く。

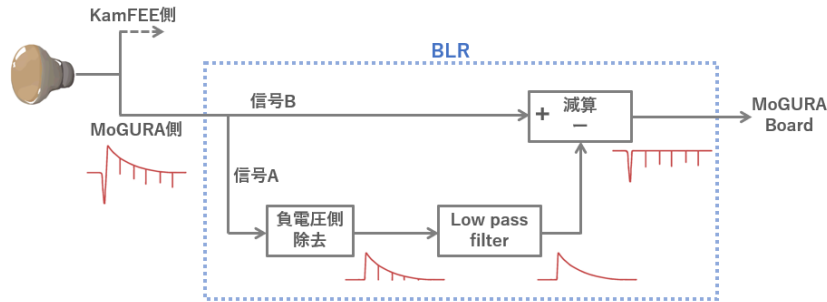


図 4.2 BLR 処理の概略図

以上の BLR 処理によってオーバーシュートを取り除いた結果を図 4.3 に示した。正電圧側に大きく変動していたベースラインが十分良く回復していることがわかる。

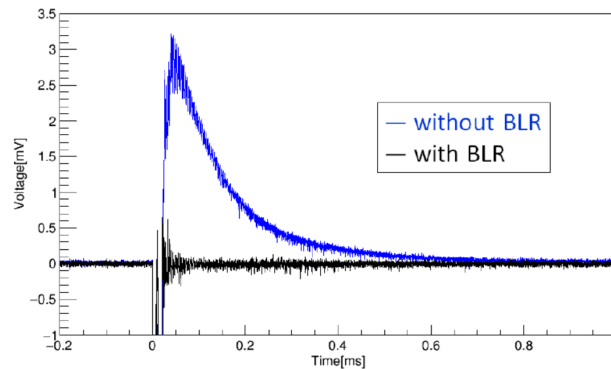


図 4.3 BLR 回路によるオーバーシュートの除去 [20]

4.1.2 MoGURA FADC

MoGURA FADC の実物を図 4.4 に示した。基板の規格は VME9U である。

BLR 回路を経由した信号は MoGURA FADC に入力される。MoGURA FADC は光電子からの信号入力として 12ch の端子を所持している。ここで想定される入力信号としては、1p.e. 程度の微小な信号からミュオンのような数 V の信号までと幅がある。これら全てを高い分解能で処理するため、MoGURA には各 ch に P, H, M, L の 4 つの Gain が用意されている。入力信号は Analog Mini-Card により増幅された後、8 bit FADC によりデジタイズされる。

各 Gain の増幅率及び FADC の仕様は表 4.1 の通り．ここでデジタル化にかかる時間は 1 ns 程度であるため，KamFEE で問題となっていたデッドタイムが発生しない．

表 4.1 現行 MoGURA における各 Gain の仕様

Gain ch	P	H	M	L
増幅率	$\times 120$	$\times 24$	$\times 2.4$	$\times 0.24$
サンプリングレート [GHz]	1	0.200	0.200	0.200
電圧幅 [V]	+0.005 ~ -0.020	+0.025 ~ -0.100	+0.250 ~ -1	+2.5 ~ -10
分解能 [mV]	0.1	0.5	5	50

デジタル化された信号は FEF(Front-end FPGA) 及び System FPGA に送られる．共に System CLK は 50 MHz で，これは Piggy-back を通して MoGURA Trigger から供給される．以下これらの FPGA の働きについて述べる．

1. Front-end FPGA:

FEF は 2ch につき一つ用意されており，波形データに対して Hit 判定を行う役割をもつ．また 2 種類の FIFO を備えている．一つ目の FIFO は 250 kB であり，FADC からのデジタル信号をバッファリングする．二つ目の FIFO は System FPGA に送信するための波形データ及び Time Stamp を保持する．

2. System FPGA:

System FPGA は通信を管理する FPGA である．FEF からの Hit 情報を Hit Sum として取りまとめる．デイジーチェーン方式で全 MoGURA の Hit Sum と合算し，MoGURA Trigger に送信する．また MoGURA Trigger からのトリガーコマンドを受け，FEF から波形データ及び Time Stamp を読み出す．ここで読み出した波形データを 64 MB DDR SD-RAM に保存し，VME bus を通して外部 PC に転送する．

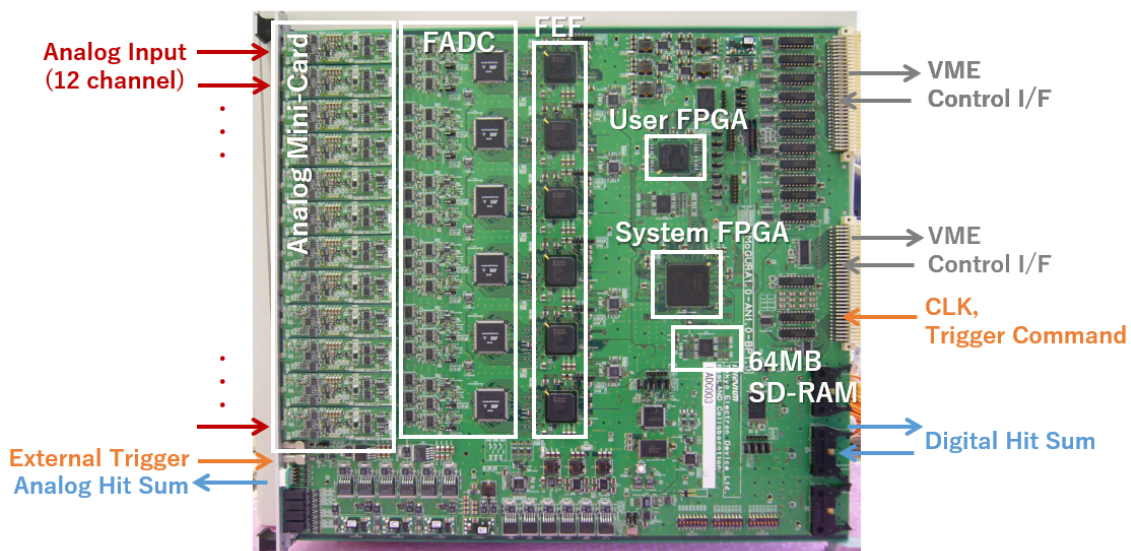


図 4.4 現行 MoGURA 基板

4.1.3 MoGURA Trigger

MoGURA Trigger の実物を図 4.5 に示した。MoGURA Trigger は MoGURA ボードからの Hit Sum 入力端子と、MoGURA ボードへのトリガーコマンド及び CLK の出力端子、及び Rb 原子時計と GPS 受信機 (図 4.6) からの時刻情報を受け取る端子を備えている。基板の規格は VME9U-2slot である。

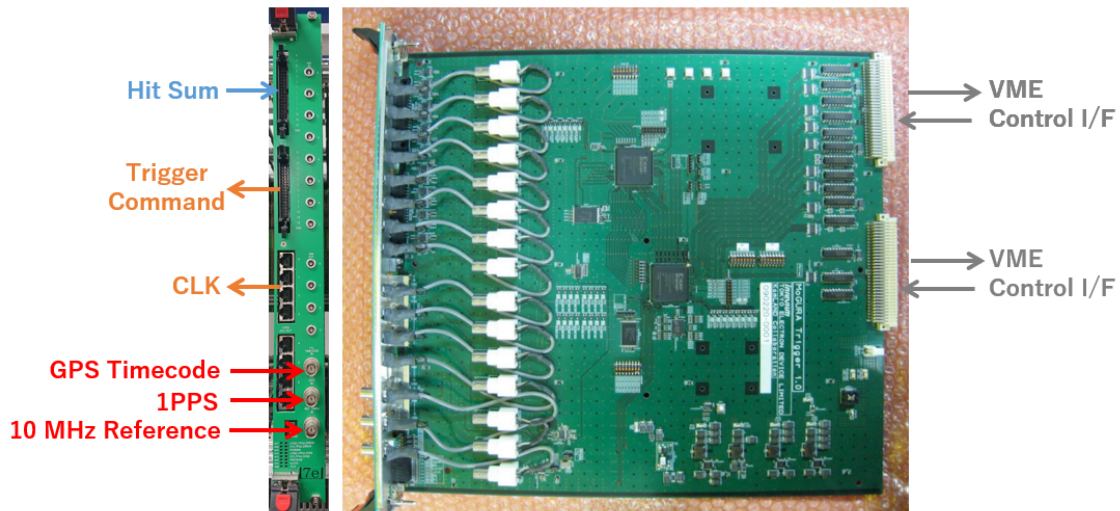


図 4.5 MoGURA Trigger

トリガーボードの役割の一つは MoGURA ボードへのトリガーコマンドの発行である。トリガーボードから発行されるトリガーコマンドには以下のものがある。

1. 始動 Command

- Initialize:
Time Stamp の初期化, Error のリセット, 各パラメータの反映を行う。
- Scan Baseline:
ベースラインの測定及び設定を行う。
- Scan Latency, Set Latency:
各 MoGURA ボードにおける Hit Sum 及びトリガーコマンドの遅延を測定, 設定する。

2. 波形取得コマンド

- Acquire Hit:
Hit に関与しない部分のデータを削り, 波形を取得する。
- Acquire Range:
一定長の波形を取得する。
- Reject:
上記二つの Acquire Command を強制終了する。

これらのトリガーコマンドは Piggy-back を通じて MoGURA ボードに伝えられる。特に波形取得コマンドについては次節で詳しく述べる。

トリガーボードは他にも MoGURA ボードへ 50 MHz CLK を供給している。トリガーボード自体は Rb 原子時計からの 10 MHz CLK と、GPS 信号と同期した 1PPS 信号を使用している (図 4.6)。GPS の時刻情報のみを用いた KamFEE と比較して、より正確な時刻同期を可能としている。



図 4.6 Rb 標準時計/GPS 受信機^[13]: 上が Rb 標準時計, 下が GPS 受信機.

4.1.4 Piggy-back

Piggy-back とは各 VME クレートの背面に設置されている基板である。MoGURA ボードとトリガーボードの間で CLK 及びトリガーコマンドの橋渡しをしている。主に MoGURA ボードとトリガーボード間の時刻同期と、トリガーコマンドのタイミング補正を行っている。



図 4.7 Piggy-back

4.2 現行 MoGURA のデータ収集システム

現行 MoGURA におけるデータ取得システムの概要は以下の通りである。

1. FEE 上で Hit 判定を行い、その結果を System FPGA へ送信する。ここで Hit 判定の有無に関わらず、10 μ s の波形データが FEE 内の 1st FIFO(First In, First Out) に保存される。System FPGA では全 ch の Hit 判定が合算され、Hit Sum として隣の MoGURA ボードに送られる。デジチェーンにより全 MoGURA ボードの Hit Sum が足し合わされ、最終的にトリガーボードへ伝えられる。
2. トリガーボード上で一定時間 (現在の KamLANG では 120 ns) の Hit Sum の和を NHits として計算し、その値に応じて波形取得コマンドを発行する。このコマンドはデジチェーンにより各 Piggy-back に送られ、そこから MoGURA FADC に分配される。
3. トリガーボードからのコマンドに従い 1st FIFO 上の波形が読みだされる。タイムスタンプなどの必要な情報を付与された後、System FPGA を通して VME bus から外部 PC へ転送される。

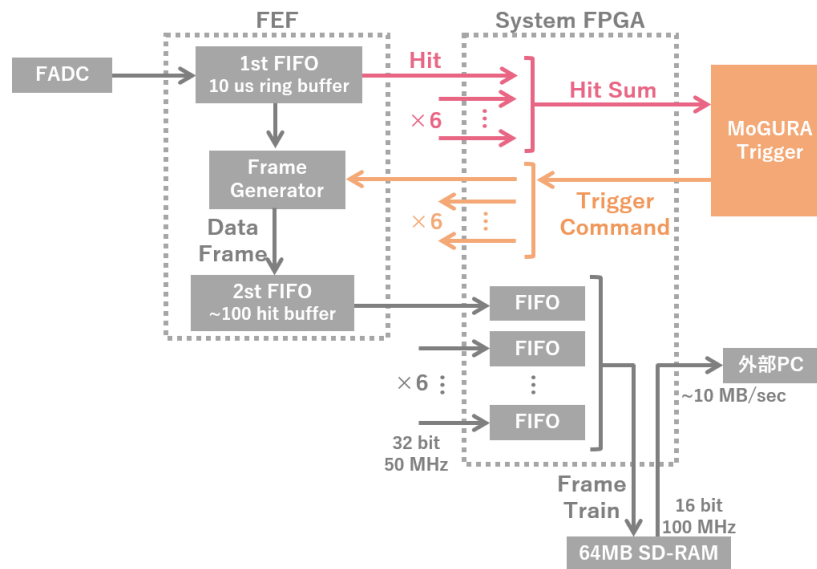


図 4.8 現行 MoGURA のデータフロー

次項より、上のデータ取得システムの各項目について詳しく述べる。

4.2.1 Hit 情報の算出

FADC によりデジタイズされた信号は、まず 2ch につき一つ配置されている FEF に送信される。Hit 判定は ADC Interface 内の Hit Generator によってなされる。ここで Hit 判定の有無に関わらず、FADC からのデジタルデータは FEF 内の 1st FIFO に保存される。1st FIFO のバッファサイズは 250 kB で、保存可能な長さは 10 μ s である。詳細は 4.1.5 項で述べるが、データ記録の際にはここに保存されている波形が読みだされる。

各 FEF からの Hit 情報は System FPGA に送信される。System FPGA では各基板に 6 つ備わっている FEF からの Hit 情報を合算している。この Hit 情報の和を Hit Sum と呼ぶ。Hit Sum はデイジーチェーン方式により全 MoGURA ボードで足し合わされる。つまり隣の MoGURA ボードから送られてきた Hit Sum と自身の Hit Sum を加算し、新たな Hit Sum として次の Board に送る。この際同時刻における Hit Sum を足し合わせるため、各 Board からの Hit Sum に Hit Latency と呼ばれる遅延をかけている。これを繰り返す、最終的に Hit Sum の和はトリガーボードに送信される。

4.2.2 トリガーコマンドの発行

全 MoGURA ボードの Hit Sum の和はトリガーボードで処理される。トリガーボードから発行されるトリガーとしては、Hit Base Trigger, Time Base Trigger, 及び History Trigger の 3 種類が実装されている。これらのトリガーは Acquire Hit 及び Acquire Range の発行条件となる。以下、各トリガーについて説明する。

I. Hit Base Trigger:

一定期間 (Hit Window) の Hit Sum の和である NHits が、各トリガー毎に設定された閾値を超えたとき発行される。ただしトリガーが発行されてから Trigger Window 間は、条件を満たしても新たなトリガーは発行されない (図 4.9)。

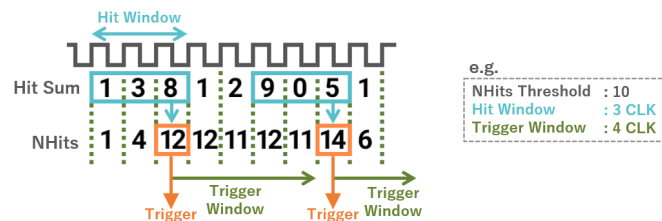


図 4.9 Hit Base Trigger

(1) Single Trigger:

Hit Window を任意の間隔で開き、この間の NHits が Single Trigger Threshold を超えたときにトリガーを発行する。通常の物理イベントに対して発行される最も基本的なトリガーである。

(2) Prescaled Trigger:

Hit Window を任意の間隔で開き、この間の NHits が Prescaled Trigger Threshold を超えたときにトリガーを発行する。Hit Window 幅及び間隔を Denominator, Numerator として設定できる。低い閾値でデータを取得でき、線源測定時などに用いられる (図 4.10)。

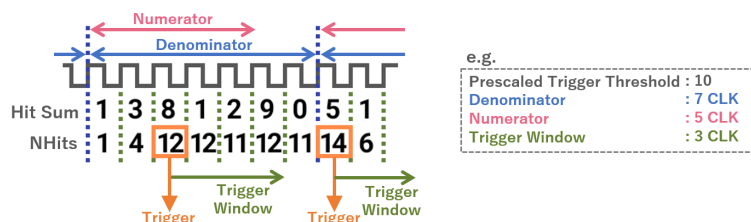


図 4.10 Prescaled Trigger

(3) Launch Trigger, Adaptive Trigger:

Launch Trigger は Single Trigger と同様, NHits が Launch Trigger Threshold を超えたときにトリガーを発行する. Launch Trigger はミューオンの検出を目的としているため高い Threshold が設定されている. また Launch Trigger は Adaptive Trigger の発行条件となる. Launch Trigger 後から 1 ms の間 Adaptive Trigger が有効となり, 同時に Single Trigger 及び Launch Trigger は無効となる. Adaptive Trigger はミューオン後の中性子捕獲信号を記録するためのトリガーである. そのため他の Hit Base Trigger とは異なり, NHits の増加を検知して発行される (図 4.11).

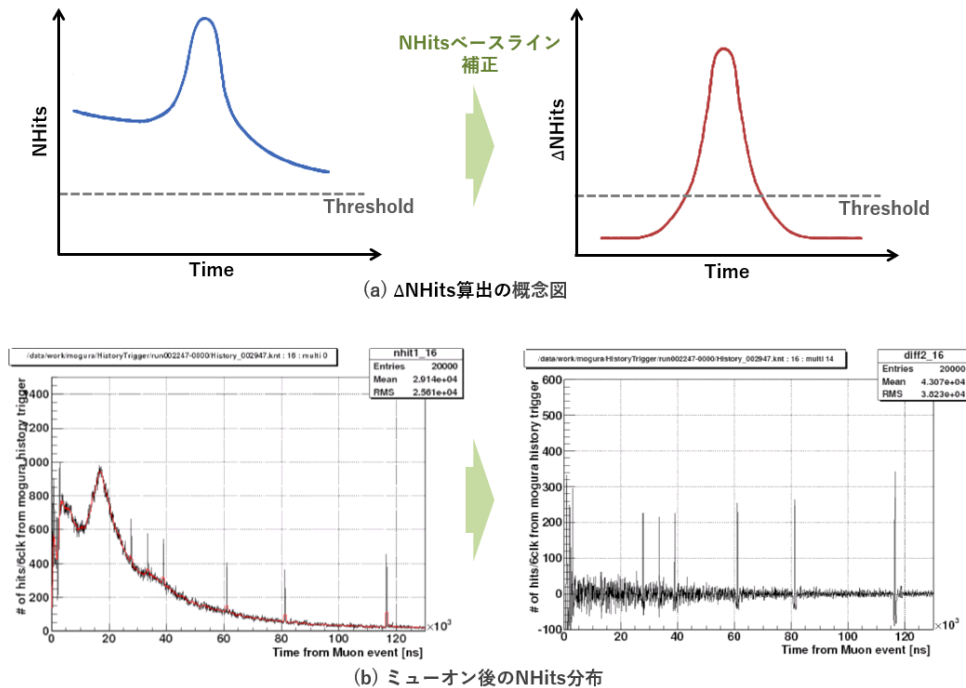


図 4.11 Adaptive Trigger^[12]: ミューオン後には大量のノイズが発生するため, NHits が常に大きい値を保つことになる. この状態の NHits に対して閾値判定を行うと常にトリガーが発行され続ける. そこで Context Window と呼ばれる Window を設定し, この期間の Hit Sum から NHits ベースラインを算出する. Adaptive Trigger は NHits から NHits ベースラインを差し引いた値 (Δ NHits) に対して閾値判定を行って発行される.

II. Time Base Trigger:

Time Base Trigger は NHits とは関係なく, 時間情報を基にして Trigger Interval 毎に発行されるトリガーである. Hit Base Trigger と同様, トリガーが発行されてから Trigger Window 間は新たなコマンドは発行されない.

(1) Background Trigger, Baseline Trigger:

これらのトリガーはほぼ同様の働きをする. Background Trigger 及び Baseline Trigger は, ともに任意の Trigger Interval で定期的にトリガーを発行する. ただし Baseline Trigger は Acquire Range のみを発行する.

(2) 1 PPS Trigger:

1 PPS Trigger では Trigger Interval が設定できず、GPS の 1 PPS と同期して 1 sec 毎に 1 回 Acquire Range を発行する。

III. History Trigger:

このトリガーでは波形データではなく、各 CLK の Hit Sum を記録する。Hit Sum を記録する期間、及び記録する Hit Sum の閾値を設定できる。任意のトリガーに対して発行できるだけでなく、トリガー発行地点から遡って記録することも可能である。

これらのトリガーを受けて発行された波形取得コマンドは各 MoGURA ボードに分配される。このときまずは VME クレート毎に設置されている Piggy-back に送信され、そこからクレート内の MoGURA ボードに渡される。ここで分配の際に生じる遅れを補正するため、Trigger Latency と呼ばれる遅延が挿入されている。

4.2.3 波形データの記録

波形取得コマンドは Piggy-back を通して MoGURA ボードの System FPGA に渡される。その後波形取得コマンドは各 FEF 内の Frame Generator に伝わり、Command 発行時間に対応する波形データが 1st FIFO から読み出される。Frame Generator は読み出した波形及び Time Stamp から Data Frame を作成し、2nd FIFO に保存する。2nd FIFO には 256 Frame 保存可能で、ここから 32 bit 50MHz の速度で System FPGA へ Data Frame を転送する。System FPGA は Data Frame にトリガーコマンドのタイプ及び発行時間を付与し、Frame Train を作成する。この Frame Train は 64 MB SD-RAM にバッファリングされた後、再度 System FPGA を経由して VME bus から外部 PC へ転送される。

第5章

新型フロントエンド回路

現在 KamLAND の次世代検出器である KamLAND2 に向けた研究が進められている。この章ではその一環として開発されている新型のフロントエンド (新型 MoGURA) について述べる。

5.1 新型 MoGURA への要請

新型 MoGURA に対する要請としては以下のものがある。

1. ミューオン核破碎による中性子の全捕獲
2. 近傍超新星への対応
3. 現行 MoGURA 老朽化への対応

次項よりこれらの項目について詳しく説明する。

5.1.1 ミューオン核破碎による中性子の全捕獲

現在の KamLAND において、宇宙線ミューオン (レート約 0.2 Hz) が Xe 原子核を破碎することによる長寿命崩壊核が深刻なバックグラウンドとなっている。Xe 原子核破碎のイメージ図を図 5.1 に示した。これらの崩壊核は寿命が数百秒から数日以上であり、 $0\nu\beta\beta$ の探索に無視できない寄与をもつ。この核破碎の特徴として、不安定核生成時に大量の中性子を放出することが挙げられる。この核破碎事象と、核破碎に伴って生成される中性子の総数には相関関係があることがわかっている。そこでミューオン、不安定核の崩壊、及び中性子捕獲の 3 事象遅延同時計測によってこのバックグラウンドをタグする方法を開発した。このタグ方法を用いるためには、不安定核生成に伴って発生する中性子を全て捕獲することが非常に重要となる。

しかしミューオン直後の波形にはアフターパルスと呼ばれる大量のノイズが発生することがわかっている。このアフターパルスの中から Hit 判定によって 1p.e. 信号を検出するのは困難である。そこでアフターパルスに埋もれた 1p.e. 信号をオフライン解析で検出することを検討している。

そのためには新型 MoGURA においてミューオン直後から十分な時間の波形データを連続で記録することが求められる。現行 MoGURA ではミューオン後 10 μ s 間の中性子捕獲事象を検出できていない。そこで新型 MoGURA ではミューオンを検出してから 10 μ s 以上の波形を連続で記録することを目標性能とする。実際に新型 MoGURA を用いてデータ取得テストを行ったところ、41 ms の連続データ取得が可能であることが確認されている [21]。

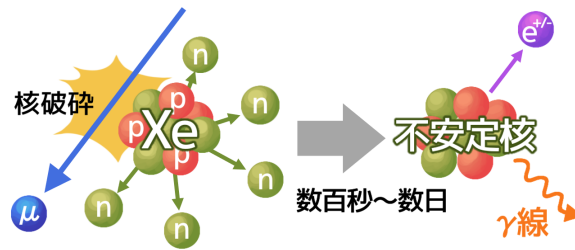


図 5.1 Xe 原子核破碎のイメージ

5.1.2 近傍超新星への対応

新型 MoGURA はベテルギウス含む近傍 (300 pc 以内) の超新星爆発の全データ取得を可能にすることも期待されている。現行 MoGURA においてはバッファサイズの問題から、近傍超新星爆発時に全てのイベントをとることは不可能となっている [22]。そこで新型 MoGURA においては数 GB のバッファを用いることで全データ取得の実現を目指す。

5.1.3 現行 MoGURA 老朽化への対応

KamLAND ではフロントエンド回路の老朽化が大きな問題となっている。KamFEE 及び MoGURA ともに主要部品が生産を終了しており、修理を行うことが現実的に不可能な状況となっている。そこで現在開発中の新型 MoGURA を先行投入として KamLAND-Zen 800 に導入することが検討されている。そのため数年以内に新型 MoGURA を運用可能な状態にすることが求められている。

5.2 新型 MoGURA

開発中の新型 MoGURA 基板を図 5.3 に示す。基板の規格は VME9U である。前節で説明した要請をクリアするため、新型 MoGURA には Xilinx 社が提供している Zynq UltraScale+ RFSoc(Radio Frequency System on Chip) が用いられている。RFSoc とは ADC, DAC 及び CPU が FPGA と一体化したチップである。以降 RFSoc に内蔵されている ADC 及び DAC をそれぞれ RF-ADC, RF-DAC と呼ぶ。新型 MoGURA に使用している RFSoc のパーツ名は XCZU29DR-1FFVF1760E である。RFSoc を用いる利点としては次のものが挙げられる。

1. 大容量のメモリを所持している :

新型 MoGURA では、RFSoc の CPU 側と FPGA 側に対してそれぞれ 4 GB のメモリを備えている。またサンプリングレートも 1 Gsps と高く、ミューオン直後の信号や近傍超新星イベント時の連続データ取得にも十分対応可能な性能をもっている。

2. 開発時間の短縮に繋がる :

RFSoc では元から FPGA と ADC, DAC, CPU が接続されている。そのためこれらのモジュールを接続するための基板設計が不要であり、開発にかかる時間を年単位で短縮することが可能となる。

新型 MoGURA の CLK 系統を図 5.2 に示す。基板全体の System CLK は 50 MHz であり、基板状の水晶発振器もしくは外部からの供給をソースとする。実際に KamLAND2 に導入する際は全 Board で時刻同期を取る必要があるため、共通の CLK 源から 50 MHz CLK を供給する。FPGA の System CLK は 125 MHz であり、これは 50MHz CLK を CDCI6421 で 31.25 MHz とした後、FPGA 内で 125 MHz に変換して用いている。

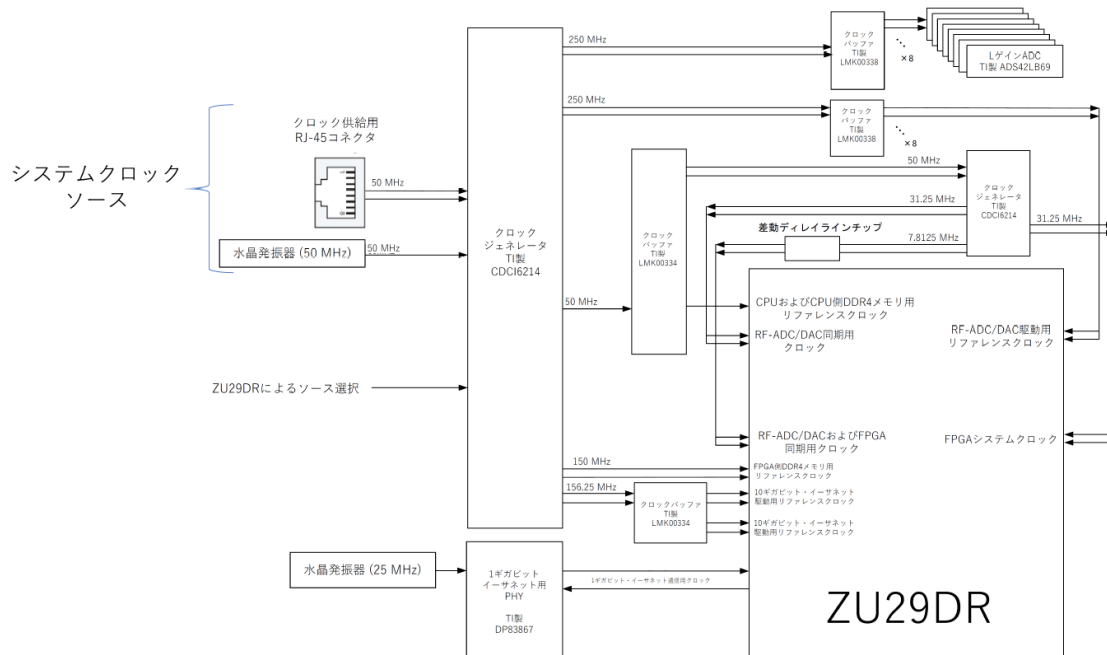


図 5.2 新型 MoGURA の CLK 系統

以下、新型 MoGURA に設置されている入力及び出力端子について説明する。

1. Analog Input:

PMT からのアナログ入力として 16ch の端子を備えている。

2. TTL Input:

TTL 信号の入力端子として LEMO コネクタを二つ備えている。主に強制的に波形を取得するためのトリガー入力として利用される。

3. VME:

電源の供給に用いられる。電源系統は +12 V, -12 V, +5.0 V, 及び +3.3 V である。またデバッグ用の LVDS 出力ピンが 4 つ、LVDS 入力ピンが一つ用意されている。

4. 外部電源コネクタ:

デバッグ用の電源コネクタである。一般的な ATX 電源で新型 MoGURA を稼働させることが可能である。

5. LVDS Input:

LVDS の入力端子として RJ45 コネクタを備えている。RJ45 自体は 4 つのピンが使用できるが、新型 MoGURA 側の設定によってそのうちの一つは外部からの 50MHz CLK 供給用となっている。

6. SFP+ ポート :

データ通信用インターフェースである。FPGA 上の高速シリアルトランシーバに接続されている。2 ポート搭載されており、一方は FPGA から外部 PC へデータを転送するために用いる。もう一方は CPU 経由でスローコントロールに使用することを検討している。

7. 1GbE 用インターフェース :

CPU に接続されているインターフェースである。スローコントロールに用いることができる。

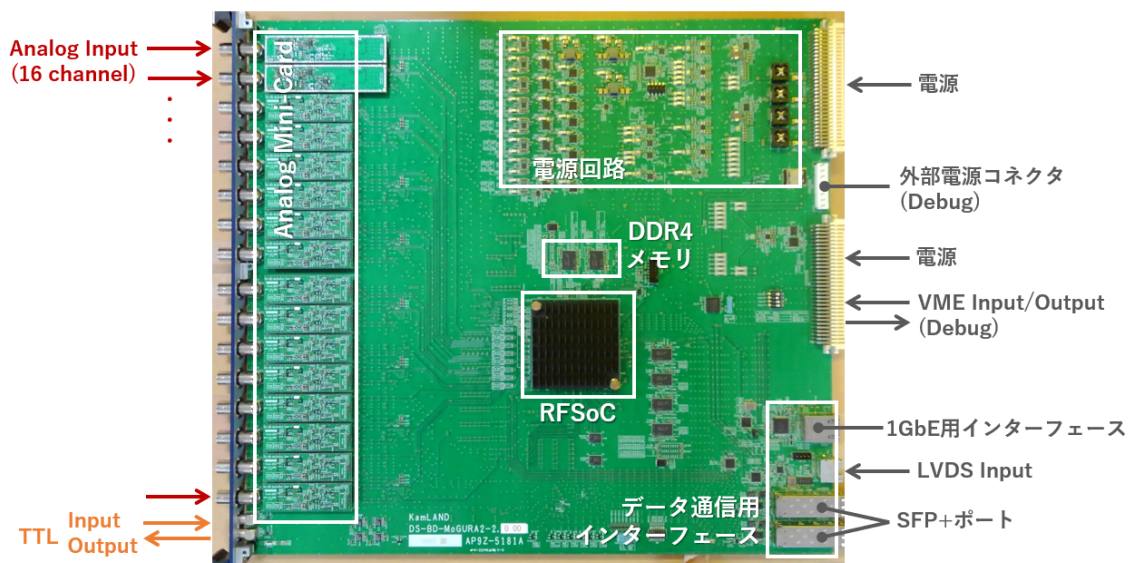


図 5.3 新型 MoGURA 基板

新型 MoGURA 上では、PMT からのアナログ信号は増幅及びデジタル化された後、DSP(Digital Signal Processing) による Low Pass Filter 処理及び BLR 処理が施される (図 5.4)。これらの処理について次項から詳しく説明する。

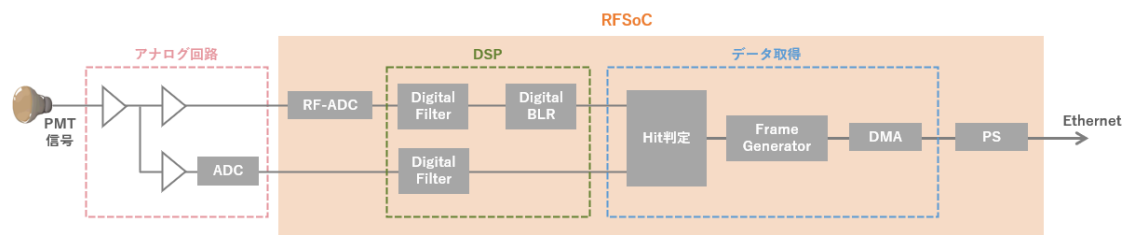


図 5.4 新型 MoGURA における信号処理

5.2.1 アナログ信号処理

PMT からの信号はアナログ回路でシングルエンドから LVDS へ変換された後、オペアンプにより増幅される。増幅の際に信号の正負が反転する*¹。KamFEE や現行 MoGURA と同様、電圧幅のある入力信号全てに対応するため核 ch に H 及び L の二つの Gain が用意されている。ここで H-Gain では RF-ADC を用いているが、L-Gain では低コスト化のため外付けの ADC を使用している。増幅率など、各 Gain の仕様については表 5.1 の通り。

表 5.1 新型 MoGURA における各 Gain の仕様

Gain ch	H	L
増幅率	×5	×0.24
ADC	RF-ADC	ADS42LB69
サンプリングレート [Gsps]	1	0.250
電圧幅 [V]	+0.050 ~ -0.150	+0.5 ~ -10
分解能 [bit]	12	16

5.2.2 デジタル Low Pass Filter

ADC によりデジタル化された各 Gain の信号はそれぞれデジタル Low Pass Filter に送られる。L-Gain のデジタル Filter はまだ未実装のため、ここでは H-Gain についてのみ述べる。

H Gain に導入したデジタル Low Pass Filter は信号成分を落とさず高周波ノイズのみを取り除くことを目的としており、8 ns 移動平均を採用している。ここで問題となっているのは 250 MHz CLK 由来のノイズであり、単純な移動平均処理であっても十分な性能をもつと考えられる。BLR と同様 System Generator for DSP *²を用いて実装を行った。

Low Pass Filter による波形取得テストとして、Pulse Generator から幅 150 ns、高さ 15 mV のパルス信号を入力した。その結果を図 5.5 に示す。これより Low Pass Filter によってノイズが軽減されていることが明らかに見取れる。

また図 5.6 に Low Pass Filter の性能評価として増幅率の周波数応答及びノイズのスペクトル分布を示した。この結果より Low Pass Filter は信号成分を削減せず、CLK による高周波ノイズのみを除去していることがわかる。

5.2.3 デジタル BLR

現行 MoGURA ではミューオンによるオーバーシュートを除去するためにアナログ回路によって BLR 処理を行っていた。新型 MoGURA においても BLR 処理を施すが、こちらではデジタル回路を用いる。デジタル回路を用いる利点としては以下のようなものがある。

*¹ 最新版 (2023 年 1 月現在) のアナログ回路が搭載された Analog Mini-Card では信号の反転は起こらない。ただし本論文での測定に用いた Analog Mini-Card では入力信号と記録波形の正負は反転している。

*² System Generator for DSP とは Xilinx デバイス上で DSP アルゴリズムを設計、テスト、及び実装するためのツールである。

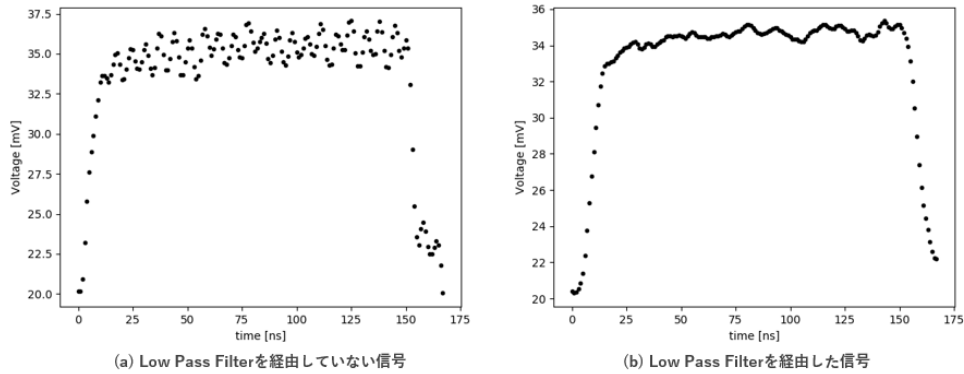


図 5.5 Low Pass Filter の有無による波形の比較

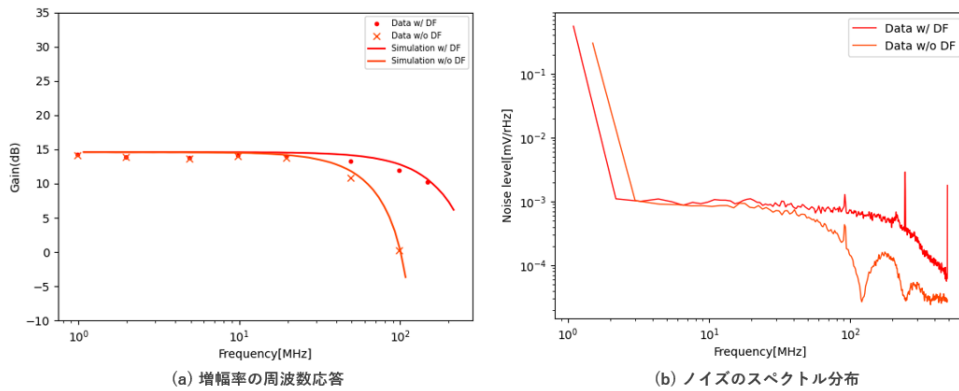


図 5.6 Low Pass Filter の性能評価 : (a) 信号成分は ~ 60 MHz の範囲に含まれる. Low Pass Filter は信号成分にほとんど寄与していない. (b) 250 MHz 及び 500 MHz の鋭いピークは CLK 由来のノイズである. 90 MHz 付近のピークはラジオによるノイズであると思われる.

1. 現在 KamLAND では 17 inch PMT からの信号に対してのみアナログ BLR 回路ベースラインの補正を行っている. 一方デジタル回路であれば 20 inch PMT からの信号も処理することが可能となる. これは元々 20 inch PMT が KamiokaNDE で使用されていたものであり, 現行 MoGURA に最適化されていないためである.
2. デジタル回路はアナログ回路よりも環境の変化に柔軟に対応することが可能である. これは新型 MoGURA でのデジタル処理に用いられている FPGA が実装後も書き換え可能な論理回路であることに由来する.

なおデジタル BLR からの出力は 1p.e. パルスの Hit 判定のみに用いる. 元の波形データは Charge の計算のために別途記録する.

デジタル回路によるベースライン補正手順は以下の通りである.

1. 信号を A, B の二つに分割する.
2. 信号 A について幅 32 ns の移動平均を取る. これは Low Pass Filter の役割を果たす.
3. 正電圧側 (パルス側) の信号を取り除く.
4. 上記処理を施した信号 A を信号 B から差し引く.

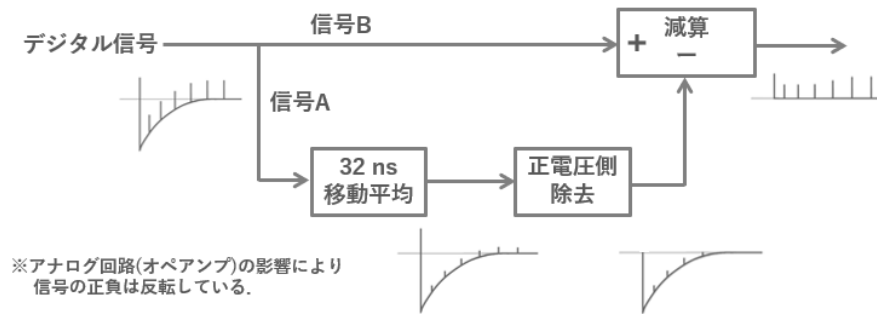


図 5.7 デジタル BLR の概略図

上記処理を System Generator for DSP を用いて FPGA に実装した。

デジタル BLR の性能テストは以下の手順で行った。

1. このテストではミュオン代わりに LED を用いて大光量を作成した。Pulse Generator を用いて LED をごく短時間光らせ、20 inch PMT に入射した。
2. PMT 信号を二つに分割し、一方は BLR 処理を施していない ch、もう一方は BLR 処理を施した ch に入力した。
3. LED 信号から 3 μ s 後までの波形データを取得した。

性能テストの結果を図 5.8 に示す。BLR 処理前は LED 信号から 30 μ s 経過した後でもベースラインが戻っていない。一方 BLR 処理後は約 200 ns 程度でベースラインが回復しており、デジタル BLR がよくベースラインを安定化させていることがわかる。

5.3 新型 MoGURA のデータ収集システム

新型 MoGURA の開発に合わせ、新型のデータ収集システム (新型 DAQ) の研究開発も進められている。新型 DAQ のデータフローの概要は以下の通りである。

1. PMT からの信号に対し FPGA 上で Hit 判定を行う。
2. Hit 判定により 1p.e. 以上の信号であると判断された場合は全て Data Frame が作成される。Data Frame は PMT の ID, Time Stamp, 及び電荷情報を波形データに付与したものである (図 5.9)。
3. Data Frame は光ファイバーを用いた 10 Gbit Ethernet(10GbE) で外部 PC に転送される。ここで光ファイバーを用いることで、外部コンピュータが発する電気ノイズがアナログ回路へ悪影響を及ぼすことを防ぐことができる。

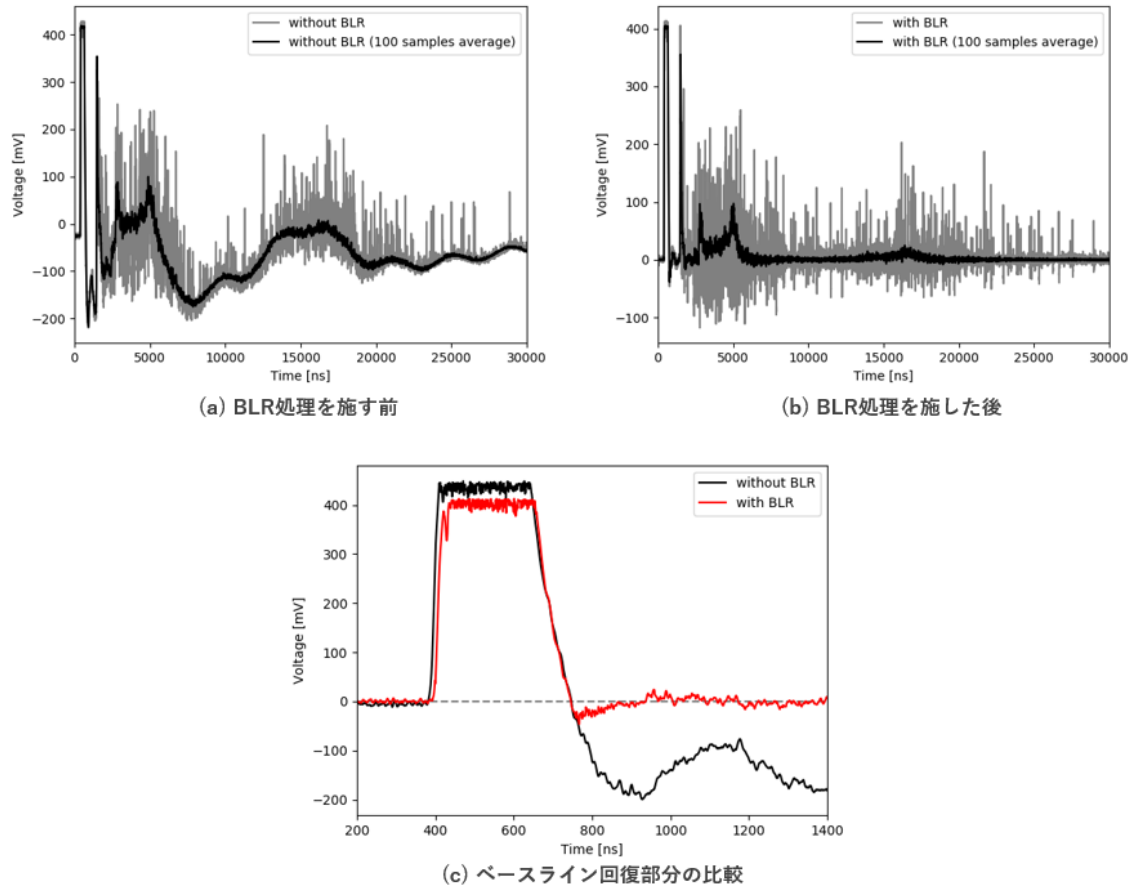


図 5.8 デジタル BLR によるオーバーシュートの除去：500 ns 付近の正のパルスが LED 信号で、その後からベースラインが負電圧側に振れている。5000 ns 付近に見える揺らぎは PMT 内に存在する酸素や窒素によるものだと考えられる。(a)(b) ベースラインの比較のため、波形の 100 sample 平均も合わせて記載した。(c) ベースライン回復タイミングの比較のため、BLR 処理前の電圧を正方向に 20 だけ平行移動した。400 mV 付近でサチュレーションを起こしている。

HEADER0[7:0] (0xAA)	CH_ID[11:0]	Frame length[11:0]	FRAME_INFO[3:0]	TRIGGER_INFO[3:0]	Reserved[23:0]
ZERO_PADDING[7:0]	Reserved[7:0]	TIME_STAMP[47:0]			
SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]
SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]
COMBINED_ID[15:0] (0xCC00)	SignExtension[3:0] SignedData (500MS/s) [11:0]	SignExtension[3:0] SignedData (500MS/s) [11:0]	SignExtension[3:0] SignedData (500MS/s) [11:0]	SignalData(L-gain) [15:0]	
COMBINED_ID[15:0] (0xCC00)	SignExtension[3:0] SignedData (500MS/s) [11:0]	SignExtension[3:0] SignedData (500MS/s) [11:0]	SignExtension[3:0] SignedData (500MS/s) [11:0]	SignalData(L-gain) [15:0]	
SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]
SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]	SignExtension[3:0] SignedData (1GS/s) [11:0]
FOOTER[7:0] (0x55)	CHARGE_SUM[23:0]			Object_ID[31:0]	

図 5.9 新型 MoGURA の Data Frame

第6章

フロントエンド回路混合系 (MoGURA 混合系)

現在 KamLAND では現行 MoGURA の故障が相次いでいる。また現行 MoGURA のバッファサイズから、BG 除去などのために必要な信号を十分に検出できていない。そこで現在 KamLAND2 に向けて開発されている新型 MoGURA を KamLAND 実験へ先行投入し、現行 MoGURA の問題点を解決することを目指す。この章では KamLAND に新型 MoGURA を導入するための案、MoGURA 混合系について述べる。

6.1 MoGURA 混合系開発の動機

KamLAND では老朽化による現行 MoGURA の故障が問題となっている。現行 MoGURA に用いられている ADC などの主要部品が生産を終了していることもあり、基板の修理は困難である。また現行 MoGURA では、Xe 核破碎事象による長寿命崩壊核のバックグラウンドを除去するために必要な中性子捕獲事象を全て検出できていない [16]。それ以外にも、現行 MoGURA は近傍超新星時のイベントを全て記録するだけの性能を備えていない [21][22]。これらは現行 MoGURA のバッファサイズの問題であることがわかっている。現行 MoGURA が抱える問題は、フロントエンド回路を新型 MoGURA で置き換えることで解決できると考えられる。そこで当初はフロントエンド回路を全面的に入れ替えることを検討していた。しかし現在、半導体不足や円安の影響で十分数の新型 MoGURA を入手することが難しい状況となっている。したがってフロントエンド回路の全面入れ替えではなく部分的に交換を行い、最小限のコストで問題の解決を目指す。

6.2 MoGURA 混合系の導入案

KamLAND には ID に 1325 本の 17-inch PMT と 554 本の 20-inch PMT、OD に 140 本の 20-inch PMT を備えている。これらの PMT からの信号を各フロントエンド回路で処理している。その対応を表 6.1 に示す。MoGURA 混合系を運用するには、ここに新型 MoGURA を導入する。

ここでは例として 2 通りの案を紹介する。案 1 では性能の良い新型 MoGURA で 17-inch PMT を対応し、20-inch PMT を現行 MoGURA でカバーする (表 6.2, KamFEE は使用しない)。このとき使用する新型 MoGURA の枚数は 100 枚近くになる。案 2 は案 1 よりも消極的な考えとなっており、故障した現行 MoGURA を新型 MoGURA で補う (表 6.3)。このとき使用する新型 MoGURA は十数枚となる。これら導入案の詳細については今後検討する。

表 6.1 現在のフロントエンド回路運用法

検出器	PMT	フロントエンド回路
ID	17-inch	現行 MoGURA, KamFEE
	20-inch	KamFEE
OD	20-inch	KamFEE

表 6.2 MoGURA 混合系運用法 案 1

検出器	PMT	フロントエンド回路
ID	17-inch	新型 MoGURA
	20-inch	現行 MoGURA
OD	20-inch	現行 MoGURA

表 6.3 MoGURA 混合系運用法 案 2

検出器	PMT	フロントエンド回路
ID	17-inch	新型 MoGURA, 現行 MoGURA, KamFEE
	20-inch	KamFEE
OD	20-inch	KamFEE

6.3 本研究の目的と研究の流れ

本研究の目的は、新型及び現行フロントエンド回路の運用へ向けた実現可能性を確認することである。ただし本研究ではデータ収集システム全体ではなく、その中でも特にトリガーシステムに焦点を当てて議論する。

そのためにまず MoGURA 混合系における同期システムを整理し、その問題点を確認する。次に問題点を解決するための策を提案する。最後に、考案した解決策で正しく問題点をクリアできていることを実験的に検証する。

6.4 MoGURA 混合系における問題点と解決策

現行 MoGURA 及び新型 MoGURA の混合系の開発とは、異なるシステムで動いている二つの系を統合することを意味する。各 MoGURA のトリガーシステムの模式図を図 6.1 に示した。現行、新型 MoGURA を同時に使用し新たな系として運用するためには、トリガーシステムの統一や CLK 系の同期、また Hit 情報の結合などを行う必要がある。

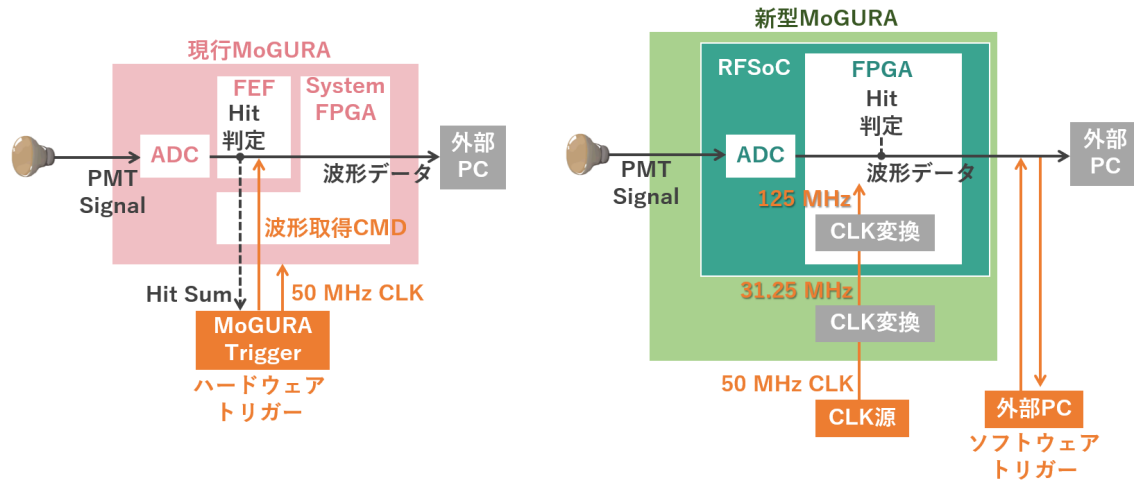


図 6.1 現行及び新型 MoGURA のトリガーシステムの比較

一つ目の問題点は現行 MoGURA と新型 MoGURA が異なるトリガーシステムで動いていることである。現行 MoGURA はハードウェアトリガーで Hit 情報を処理しているのに対し、新型 MoGURA ではソフトウェアトリガーを用いて処理を行っている。これらのトリガーシステムを統一するため、ここでは新型 MoGURA に外部トリガーを導入し、現行 MoGURA と同様ハードウェアトリガーで動作するようにする。そのためには新型 MoGURA からトリガーボードに Hit Sum を送信する仕組みと、トリガーボードからの波形取得コマンドを新型 MoGURA で受け取る仕組みを追加する必要がある。ここでは新型 MoGURA に搭載されている予備の端子を活用する。具体的には VME のデバッグピンから Hit Sum を出力し、RJ45 コネクタにトリガーボードからのコマンドを入力する。

二つ目の問題点は現行 MoGURA と新型 MoGURA が異なる CLK 系で動作していることである。前項で述べた通り、新型 MoGURA とトリガーボード間で Hit Sum と波形取得コマンドを送受信する。このとき新型 MoGURA は 125 MHz 系で動作しているが、一方で現行 MoGURA は 50 MHz 系で動作している。これらのフロントエンド回路からの情報を同じトリガーボードで処理するためには、いずれかの段階で CLK の乗せ換えを行う必要がある。ここでは新型 MoGURA から 50 MHz に乗せた Hit Sum を出力し、また新型 MoGURA に対して 50 MHz で波形取得コマンドを入力することにする。このようにすることで新型 MoGURA を外部から観測したときに 50 MHz 系として扱うことができ、元々 50 MHz 系である現行 MoGURA のシステムに新型 MoGURA を自然に組み込むことが可能となる。ここで MoGURA 混合系が同期して動いていること、つまり各 MoGURA の System CLK と、各 MoGURA で取得されるパルス波形が同期していることが求められる。

三つ目の問題点は現行 MoGURA と新型 MoGURA の Hit 情報を統合するための仕組みが必要となることである。これに対しては現行の MoGURA Trigger に代わる新たなトリガーボードを導入し、現行 MoGURA、新型 MoGURA 両方に対応したトリガーシステムを開発することで対応する。トリガーボードに求められるスペックとして、全フロントエンド回路からの Hit Sum を受け取るのに十分なピン数を備えていること、また各 MoGURA からの Hit 情報を処理してトリガーを発行できる性能を持っていることが挙げられる。

6.5 MoGURA 混合利用のアイデア

前節で述べた解決策を取り込んだ MoGURA 混合系のデザインを図 6.2 に示す。

このデザインでは新型 MoGURA でも現行 MoGURA と同様、ハードウェアトリガーが採用されている。各 MoGURA の Hit Sum の和がトリガーボードに送信されるが、現行 MoGURA と新型 MoGURA では Hit Sum の加算方法が多少異なる。第 4 章で述べたように現行 MoGURA では各 Board の Hit Sum を 1 枚ずつ足し合わせ、その合計をトリガーボードに送信する。一方新型 MoGURA では一度 VME クレート単位の Hit Sum を算出し、その後クレート毎の Hit Sum を足し合わせることで全ての新型 MoGURA の Hit Sum の和を計算する。

また各 MoGURA にはトリガーボードから共通の 50 MHz CLK が供給される。トリガーボードからの Initialize コマンドで同時に Time Stamp が初期化され、全ての MoGURA が同時に時刻のカウントを開始することで時刻情報の同期を取る。

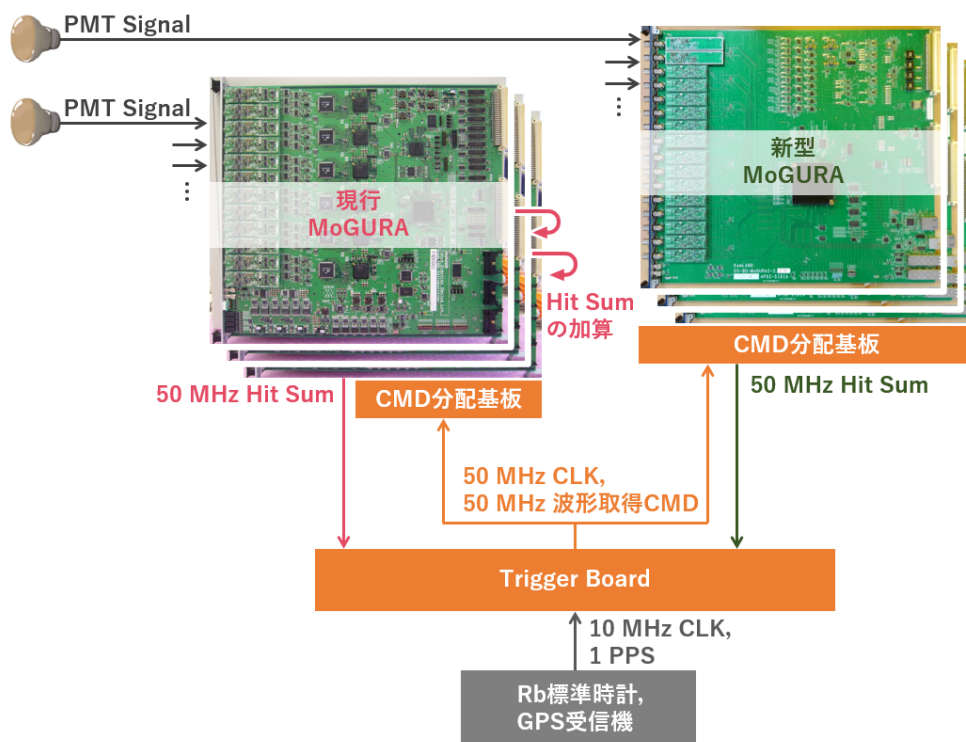


図 6.2 MoGURA 混合系デザイン案

第 7 章

MoGURA 混合系の検証システム

この章では MoGURA 混合系において検証テストを行う際に用いるシステムについて述べる。本研究では MoGURA 混合系開発最初のステップとして各 MoGURA を 1 枚ずつ用い、また検証用のトリガーボードを新たに用意して検証システムを作成した。

7.1 検証システム概要

MoGURA 混合系を KamLAND に導入する際は、複数枚の現行及び新型 MoGURA をそれぞれ VME クレートに挿入して運用する。しかし現段階でそのようなセットアップを用意することは困難である。そのためここでは現行 MoGURA と新型 MoGURA を各 1 枚ずつ用いてデータ取得のテストを行った (図 7.1)。ここでトリガーボードとして、Xilinx 社の Zynq UltraScale+ MPSoC ZCU102 評価キット (以降 ZCU102) を用いた。また ZCU102 と現行 MoGURA、新型 MoGURA を接続するため、中継基板として新たに Relay Board を設計、開発した (図 7.2)。

各 MoGURA とトリガーボード間でやり取りすべき信号は Hit Sum、トリガーコマンド、及び 50 MHz CLK である。現行 MoGURA からの Hit Sum を micro D-sub から出力する予定であったが、不具合により実験室系では出力することができなかった。そのためここでは VME から 3.3 V 規格のシングルエンドで出力し、電圧変換回路を経て 1.8 V 規格でトリガーボードへ入力した。この詳細は付録 B で述べる。またトリガーコマンド及び 50 MHz CLK を VME ユーザー定義ピンから受け取る。新型 MoGURA では Hit Sum を VME bus から出力し、トリガーコマンド及び 50 MHz CLK を RJ45 コネクタから受け取る。現在新型 MoGURA 使用可能な出力デバッグピンの本数が 4 本であることから、新型 MoGURA の Hit Sum の bit 幅は 4 bit とした。なお現行 MoGURA においても、今回のテストで使用する Hit Sum は新型 MoGURA に合わせて 4 bit としている。新型 MoGURA には 16ch の PMT 信号入力端子が備わっているため、4 bit では全 ch からの Hit 情報を送信することができない。ただ今回行う動作確認テストにおいては必ずしも全ての ch を同時に使う必要性はないため、このような手法を採用した。

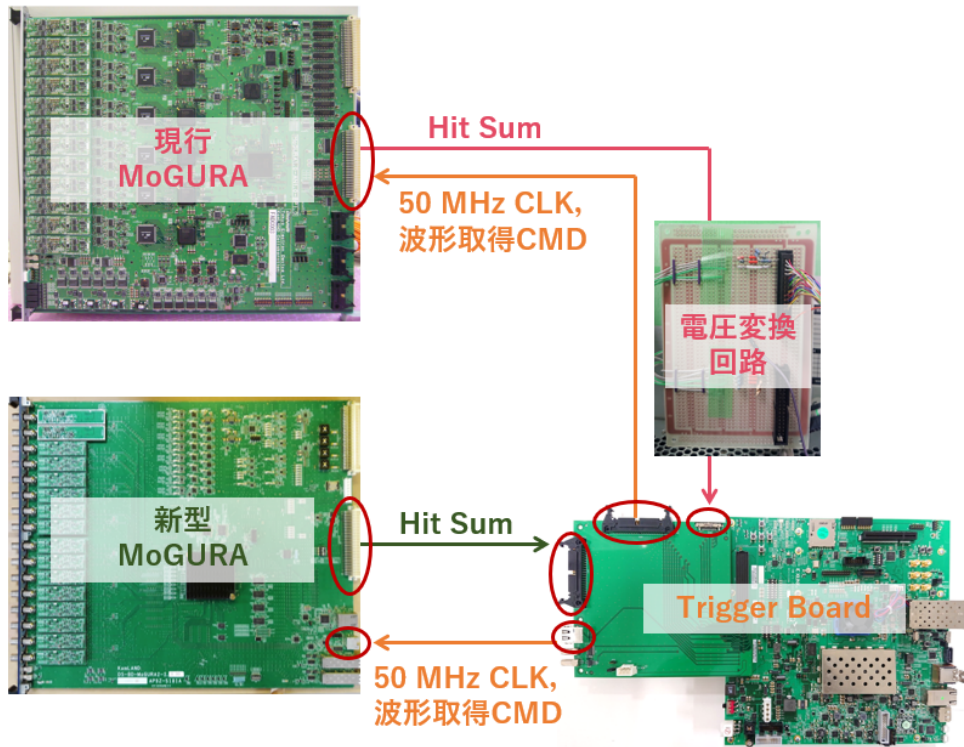


図 7.1 MoGURA 混合系の検証システム

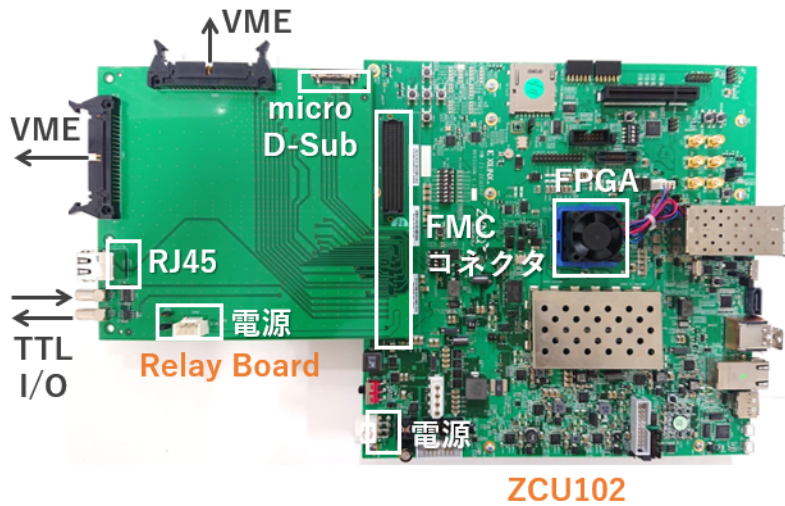


図 7.2 トリガーボード詳細

7.1.1 ZCU102

ZCU102 の実物は図 7.2 右である。FPGA のパーツ名は XCZU9EG-2FFVB1156 である。PS 側に 4 GB, PL 側に 512 MB のメモリを備えている。また二つの FMC-HPC コネクタが搭載されており、64 個の差動ユーザー定義信号を利用できる。ZCU102 は FMC で Relay Board と接続される。そこから各 Board の Hit Sum を受け取り、また 50 MHz CLK とトリガーコマンドを送信する。ZCU102 は System CLK を 50 MHz として動作しており、それを各 MoGURA へ供給している。本来であれば Rb 標準時計と GPS 受信機からの時刻情報で時刻をカウントするが、ここでは暫定的に ZCU102 内部の CLK を用いて 50 MHz CLK を作り出している。使用した開発ソフトウェアは Xilinx 社の Vivado 2019.2 及び Xilinx Vitis IDE 2019.2, 使用言語は Verilog である。

ZCU102 に実装したトリガーシステムについて述べる。トリガーボードの役割の一つは各 MoGURA へ供給される 50 MHz CLK の出力である。もう一つの役割は各 MoGURA へのトリガーコマンドの発行である。波形取得コマンドもこのトリガーコマンドに含まれる。トリガーボードに実装するトリガーコマンド発行システムの概要を図 7.3 に示す。このときトリガーコマンドが発行されてから一定時間は新たなコマンドが発行されないよう制御されている。発行可能なトリガーコマンドの一覧は以下の通り。

- Hit Trigger:

現行 MoGURA と新型 MoGURA の Hit 情報から発行される波形取得コマンドである。まず現行 MoGURA と新型 MoGURA の Hit Sum を足し合わせる。ここで各 MoGURA 間の Hit Sum のタイミングに時間のずれがある場合、各 Hit Sum に遅延を挿入する。その後、120 ns の Hit Window で Hit Sum を時間積分し、その値を NHits とする。NHits が NHits 閾値を超えたとき、波形取得コマンドを発行する。Hit Sum へ挿入する遅延や NHits 閾値はユーザーが VIO(Virtual Input/Output) ^{*1}を用いて設定可能である。またデバッグのためにモード選択信号が用意されており、High/Low を VIO で制御することで Hit Trigger を無効もしくは有効にすることができる。

- 手動 Trigger:

ユーザーが任意のタイミングで発行するトリガーである。トリガーの種類は Vivado 上の VIO を用いて選択できる。

- Initialize:

現行 MoGURA と新型 MoGURA の Time Stamp が同時に初期化される。現行 MoGURA ではエラーのリセット及び各コマンドで指定されたパラメータの反映も行う。

- Scan Baseline:

現行 MoGURA にのみ作用する。ベースラインの測定及び設定を行う。

- Scan Latency, Set Latency:

現行 MoGURA にのみ作用する。Hit Sum 及びトリガーコマンドの遅延を測定、設定する。

- 強制 Acquire Trigger:

任意のタイミングで発行される波形取得コマンドである。強制的に一定長の波形データを取得する。

^{*1} VIO とは Vivado に搭載されている IP コアである。VIO を用いることで FPGA の内部信号をリアルタイムに観測及び制御することが可能である。

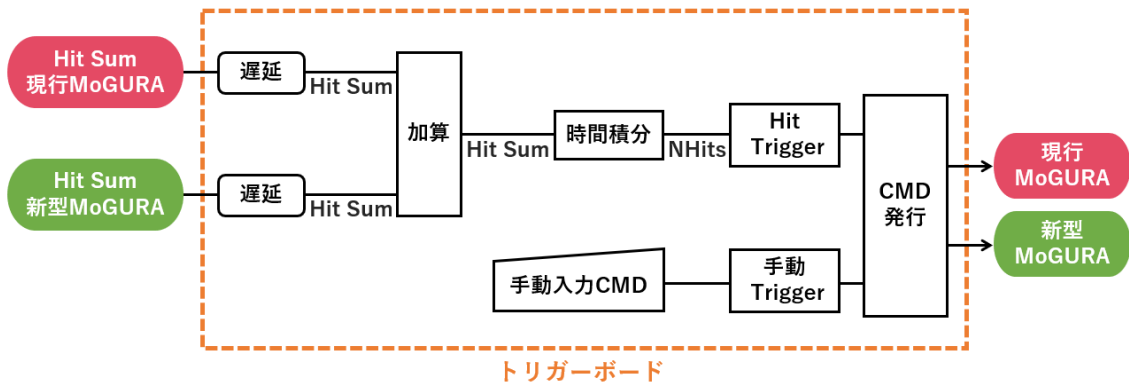


図 7.3 MoGURA 混合系対応トリガーシステム

7.1.2 Relay Board

Relay Board の役割は、ZCU102 と現行及び新型 MoGURA の間で 50 MHz CLK、トリガーコマンド、Hit Sum の受け渡しをすることである。信号は全て LVDS 規格で伝達される。詳細は付録 A にて述べる。Relay Board と ZCU102 は FMC コネクタで図 7.2 のように接続する。現行 MoGURA から ZCU102 への Hit Sum は micro D-sub で受け取り、ZCU102 から現行 MoGURA への 50 MHz CLK とトリガーコマンドはフラットケーブルを介して送信する。新型 MoGURA から ZCU102 への Hit Sum はフラットケーブルを介して受け取り、ZCU102 から新型 MoGURA への 50MHz CLK とトリガーコマンドは RJ45 を用いて送信する。また Relay Board は予備として TTL の入力及び出力端子を備えており、これは ZCU102 に繋がっている。ここで TTL-LVDS 変換素子の電源は ZCU102 もしくは外部 (3 ピンコネクタ) から供給される。これはジャンパピンで選択可能である。

第 8 章

MoGURA 混合系における CLK 系の同期

現行 MoGURA と新型 MoGURA はそれぞれ異なる CLK 系で動いている。MoGURA 混合系の運用のためには、これらの MoGURA が同期して動く必要がある。本研究では新型 MoGURA を外部から見て 50 MHz として扱うことで混合系の同期を取る。この章では CLK の同期のために開発した CLK 乗せ換えロジックの紹介と動作確認、及び各 MoGURA の System CLK 同期テストについて述べる。

8.1 同期を考慮した CLK 乗せ換えロジック

8.1.1 ロジックの概要

新型 MoGURA とトリガーボード間で 50 MHz の信号をやり取りするため、Hit Sum や波形取得コマンドに対して新型 MoGURA 内部で CLK の乗せ換えを行う。この際必要となるのが新型 MoGURA の 125 MHz System CLK に同期した 50 MHz CLK を作成する仕組みである。

一般的に、CLK の変換を行う際には非同期 FIFO と呼ばれるものを用いる (図 8.1)。非同期 FIFO を介することで、CLK IN で動く DATA IN を CLK OUT で動く DATA OUT として取り出すことが可能となる。たとえば新型 MoGURA での Hit Sum 変換を考えると、CLK IN には 125MHz CLK、DATA IN には 125 MHz の Hit Sum、そして CLK OUT には 50 MHz CLK を入力することになる。このようにすると DATA OUT として 50 MHz の Hit Sum を取り出すことができる。ただしこの非同期 FIFO を用いた場合、DATA IN と DATA OUT で位相がずれるといった問題が生じる。



図 8.1 非同期 FIFO

新型 MoGURA の周波数変換においては、現行 MoGURA と共にデータ取得を行う以上 CLK を同期させることが必要不可欠である。そこで本研究では非同期 FIFO に頼らず、現行 MoGURA と新型 MoGURA で同期した CLK 乗せ換え方法を考案した。125MHz Hit Sum を 50 MHz CLK に乗せ換えるためには、125 MHz CLK に同期した 20 ns カウンタを作成すればよい。

図 8.2 に変換ロジックの概要を示した。まず新型 MoGURA の 125 MHz System CLK から 500 MHz CLK を生成する。ここで Vivado に用意されている Clocking Wizard^{*1}を用いた。この 500 MHz CLK を用いて 10 進カウンタを作成することで、元の 125 MHz CLK に同期した 20 ns をカウントすることができる。このカウンタは Initialize を受け取ると 0 に戻り、Initialize 以降初めての 125 MHz CLK の立ち上がりから 1, 2, …, 10 とカウントを開始する。

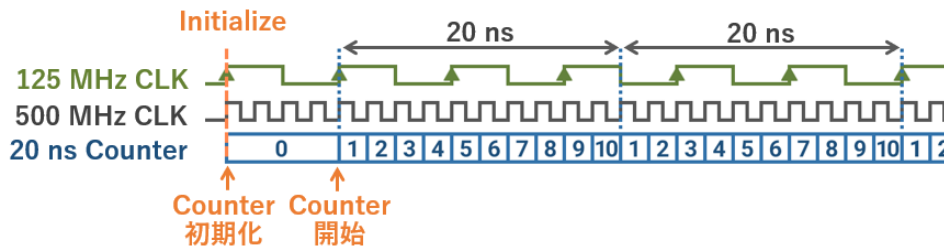


図 8.2 同期を考慮した CLK の乗せ換えロジック

8.1.2 ロジックの検証

CLK 乗せ換えロジックの検証として、20 ns カウンタが正しく動作しているかを確認した。検証には ILA(Integrated Logic Analyzer) ^{*2}を用いた。ここで ILA の動作 CLK は 500 MHz とした。

ILA による信号観測結果を図 8.3 に示した。上部目盛りは 500 MHz でカウントされている。これより Initialize でカウンタが 0 に戻り、また Initialize 解除直後の 125 MHz CLK の立ち上がりでカウントが再開されていることがわかる。したがって 20 ns カウンタは設計通り動作している。

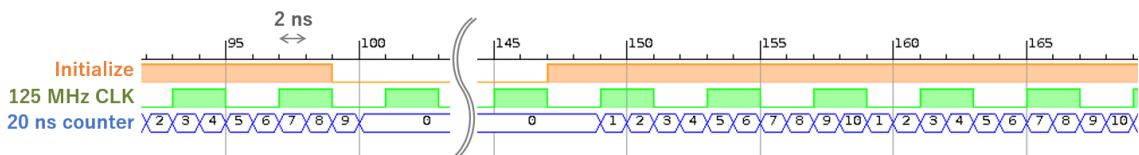


図 8.3 20 ns カウンタの観測：Initialize は Active Low である。

8.2 MoGURA 混合系における CLK 同期テスト

この節では MoGURA 混合系における System CLK が同期していることを確かめる。現行及び新型 MoGURA の Time Stamp を同時に初期化し、0.1 sec 毎に強制的に Time Stamp を記録する。現行 MoGURA と新型 MoGURA が同期して動作していれば、各 MoGURA の Time Stamp のずれは一定の値となるはずである。

^{*1} Clocking Wizard とは Vivado に搭載されている IP コアである。PLL(フェーズ・ロック・ループ)によって入力 CLK に同期した複数の CLK を出力できる。

^{*2} ILA とは Vivado に内蔵されているロジックアナライザである。動作中の FPGA 内部のデジタル信号を直接観測することができる。

1. 測定手順

このテストでは以下のモジュールを用いた。

1. VME クレート
2. 現行 MoGURA 側
 - 現行 MoGURA ボード
 - VME コントロールモジュール (型番 85853610 Rev3, 図 8.4)
 - 外部 PC (OS: Ubuntu 14.04 LTS)
3. 新型 MoGURA 側
 - 新型 MoGURA ボード
 - 外部 PC (OS: Ubuntu 18.04.5 LTS)
4. ZCU102

これらを図 8.5 のようなセットアップで使用した。

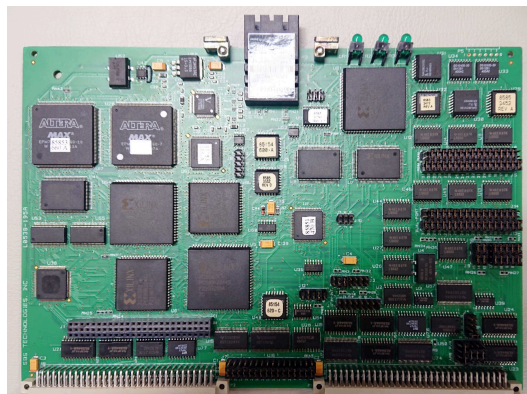


図 8.4 VME コントロールモジュール

測定手順は次の通りである。

1. 現行及び新型 MoGURA の初期化 :
ZCU102 から Initialize を発行し、各 MoGURA の Time Stamp を同時にリセットした。
2. 波形の取得 :
各 MoGURA において 0.1 sec 間隔で Time Stamp を記録するよう、ZCU102 から強制 Acquire Trigger を発行した。ここで Time Stamp の取得回数を Event ID としてカウントした。
3. Time Stamp の比較 :
現行 MoGURA 及び新型 MoGURA における Time Stamp のずれを Event ID 毎に比較した。

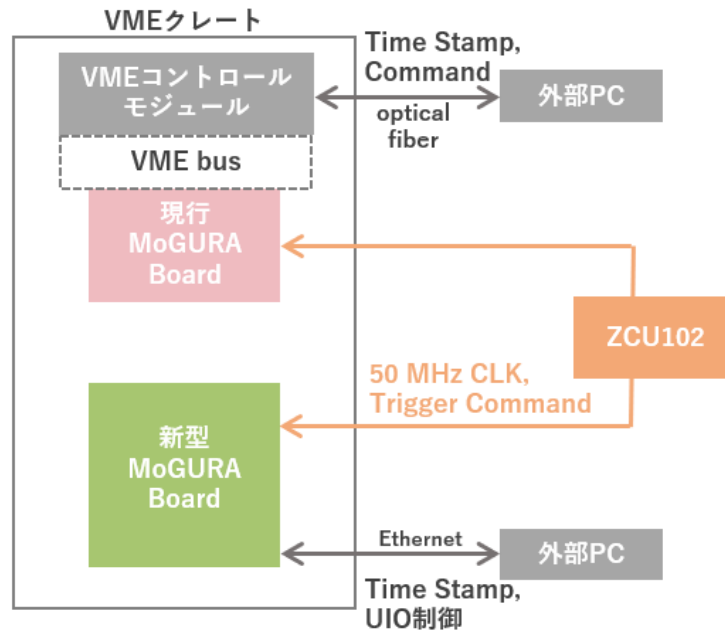


図 8.5 MoGURA 混合系における CLK 同期テスト セットアップ

2. 測定結果

各 MoGURA で取得された Time Stamp のうち Event ID が 0 から 99 までのものを取り出した。ここから各 Event ID の Time Stamp の差を Time Lag として求めた。その結果を図 8.6 に示す。これより各 MoGURA で取得される Time Stamp のずれは常に一定となっているとわかる。したがって MoGURA 混合系において確かに CLK は同期している。

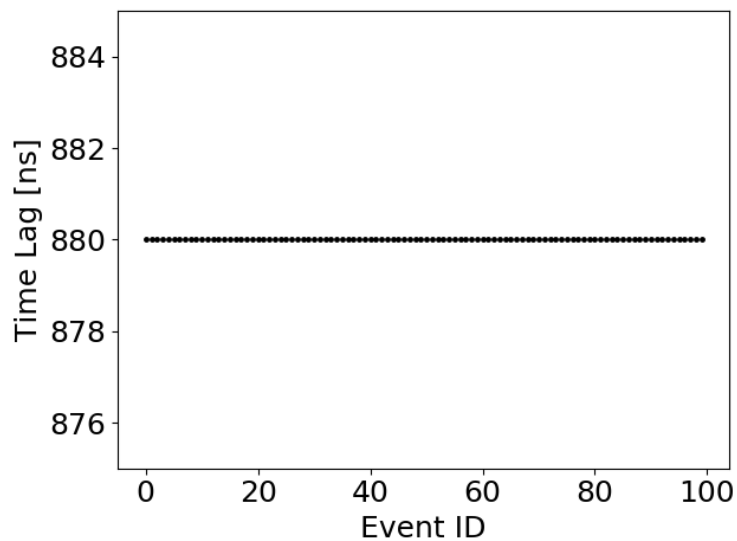


図 8.6 CLK 同期テスト Time Lag

第9章

MoGURA 混合系におけるトリガーシステムの統一

現行 MoGURA と新型 MoGURA は異なるトリガーシステムで動作している。これらを一つの系として運用するため、新型 MoGURA にハードウェアトリガーを導入する。この章ではハードウェアトリガーのために新型 MoGURA に実装したロジックの紹介と動作確認、及び開発したトリガーシステムで正しく波形が取得できていることを確認する。

9.1 新型 MoGURA におけるハードウェアトリガー

本来新型 MoGURA では 1p.e. 以上の波形を全て取得し、ソフトウェアトリガーによって波形の処理を行う。それを MoGURA 混合系として利用するため、ハードウェアトリガーに対応させたトリガーシステムを新型 MoGURA に導入した。そのデータフローを図 9.1 に示す。

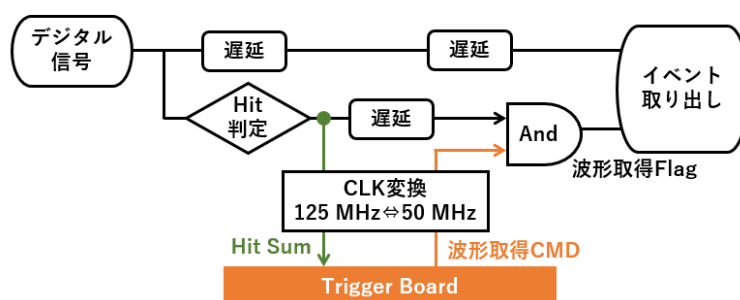


図 9.1 新型 MoGURA におけるハードウェアトリガー

まず RF-ADC によってデジタル化された波形に対し Hit 判定を行い、その結果を Hit Sum として 125 MHz で出力する。ここで Hit 判定にかかる遅延が波形に挿入される。そこから混合系全体の同期を考慮し、125 MHz の Hit 情報を 50 MHz に乗せ換えてトリガーボードへ送信する。その後、トリガーボードから送られてきた波形取得コマンドに対して 50 MHz から 125 MHz への周波数変換を行い、元々の Hit 判定と論理積を取ることで波形取得 Flag を発行する。最終的にこの処理にかかる時間を補正するために波形に遅延を挿入し、イベントを記録する。

ここで必要となるのは 125 MHz と 50 MHz 間での同期を考慮した CLK 変換ロジック、及び Hit Sum と波形取得コマンドの周波数変換ロジックである。以下、それぞれの詳細を述べる。

9.2 Hit Sum の周波数変換ロジック

9.2.1 ロジックの概要

ここでは 125 MHz CLK で読み込まれる Hit Sum(125 MHz Hit Sum) を 50 MHz に乗せた Hit Sum(50 MHz Hit Sum) として出力する方法を述べる。これは前項で述べた 20 ns カウンタに乗せて Hit Sum を出力することで得られる。その概要を図 9.2 に示した。

まずは 125 MHz Hit Sum を作成する。新型 MoGURA 上で 1p.e. 以上のパルス信号が検出されると、パルス信号と判断された波形全体に Pulse Flag が立てられる。以降、Pulse Flag の立ち上がりを Hit Flag と定義する。125 MHz Hit Sum はこの Hit Flag を全ての ch で足し合わせたものとする。125 MHz CLK の立ち上がりで 125 MHz Hit Sum を加算し、10 進カウンタが 10 から 1 に戻るタイミングでその和を出力する。同時に 125 MHz Hit Sum の和を 0 に戻し、再度足し合わせ始める。この出力された Hit Sum の和が 50 MHz Hit Sum となる。

このとき 20 ns 間に含まれる 125 MHz CLK の立ち上がり回数が 3 回の場合 (区間 A) と 2 回の場合 (区間 B) に分かれる。区間 A には 24 ns 間の Hit 情報、区間 B には 16 ns 間の Hit 情報が含まれるが、この差異は 40 ns の倍数で NHits を取ることで吸収される。実際、今回開発するトリガーシステムでは Hit Window を 120 ns としている。今後の処理においてもこの差を考慮し、40 ns を一つのまとまりとして扱う。また今後の処理のため、区間 A での Hit Sum の和は区間 A で、区間 B の Hit Sum の和は区間 B で出力されるようにした。ここで 125 MHz Hit Sum と 50 MHz Hit Sum の時刻を揃えるためには、125 MHz の Hit Sum と波形に対し 48 ns の遅延を挿入すればよい。

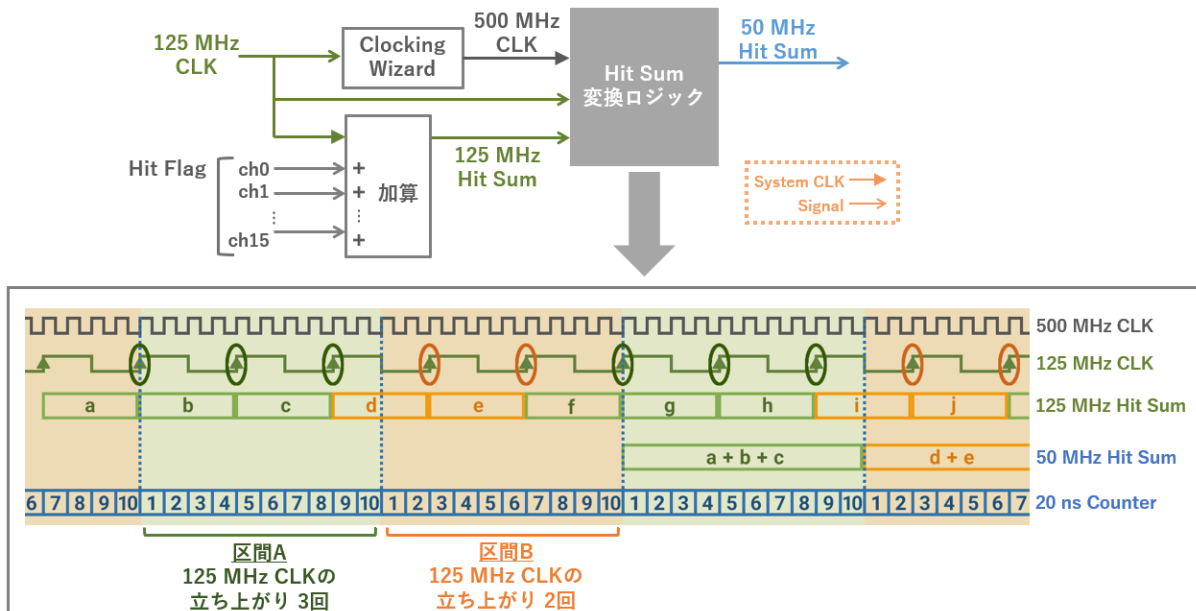


図 9.2 Hit Sum の周波数変換ロジック

9.2.2 ロジックの検証

125 MHz の Hit Sum が 50 MHz で出力されているかを ILA を用いて確認する。信号観測結果を図 9.3 に示した。ここでは実際のパルス波ではなくデバッグ用 3 進カウンタを FPGA 内で生成し、Hit Sum として用いた。これより 125 Hz CLK に同期した 50 MHz Hit Sum が正しく出力されていることがわかる。

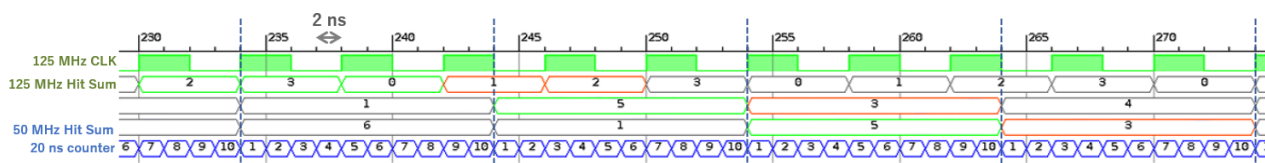


図 9.3 50 MHz Hit Sum の観測

9.3 波形取得コマンドの周波数変換ロジック

9.3.1 ロジックの概要

ここでは 50 MHz CLK で入力される波形取得コマンドを 125 MHz CLK に乗せ換える方法を述べる。

トリガーボードからの波形取得コマンドは 50 MHz で新型 MoGURA に入力される。まず波形取得コマンドが発行されるべきタイミング (全 MoGURA の合計 Hit 数が閾値を超えたタイミング) から波形取得コマンドの立ち上がりまでの時間差が、40 ns の倍数となるように適切な遅延を挟む。この遅延挿入後の波形取得コマンドを Delayed Trigger と呼ぶ。

その後、Delayed Trigger の時間幅を Hit Window と同じく 120 ns に拡張し、これを Extended Trigger とする。Extended Trigger の生成には 50 MHz 1CLK 分の遅延を要するが、40 ns の倍数とするため 50 MHz 2 CLK に遅延を延長する。さらに検出すべき Hit 判定は 125 MHz CLK で出力されているため、Extended Trigger を 125 MHz CLK に乗せ換える。この CLK 変換を行ったものを Acquisition Trigger と呼ぶ。この際、前述の 20 ns カウンタを利用する。

ここで Extended Trigger の開始タイミングが 125 MHz CLK の立ち上がりと重なるか、もしくは立ち下がりと重なるかで場合分けが発生する。図 9.4(a) のように 125 MHz CLK の立ち上がりと重なっている場合、Extended Trigger を 4 ns 後ろに延長する。一方図 9.4(b) のように 125 MHz CLK の立ち下がりと重なっている場合、前方 4 ns を取り除いた Extended Trigger を Acquisition Trigger として扱う必要がある。どちらの場合も必要な Hit 判定をもれなくカバーできる。このとき処理の都合上、追加で 8 ns の遅延が発生する。

最後に波形取得 Flag を生成する。ここではこの Flag として AXI bus *¹ の TVALID を利用する。Acquisition Trigger が発行されている期間内に立っている Hit Flag を取り出し、その Hit Flag に対応する Pulse Flag を TVALID として採用する。ここで Acquisition Trigger は本来あるべきタイミングから遅れて生成されていることに注意する。そのため適切な遅延を挿入した波形データを新たに用意して Acquisition Trigger とのタイミングを揃える。この遅延させた波形データに伴う Pulse Flag を Delayed Pulse Flag と呼ぶ。ここで必要となる遅延を次に示す。

*¹ AXI bus とは情報をモジュール間で転送するためのインターフェースである。Master と Slave が接続される。Master 側が情報と TVALID を出し、Slave 側が READY を出す。TVALID と READY が共に High となった場合、情報を有効なデータとして取り扱う。

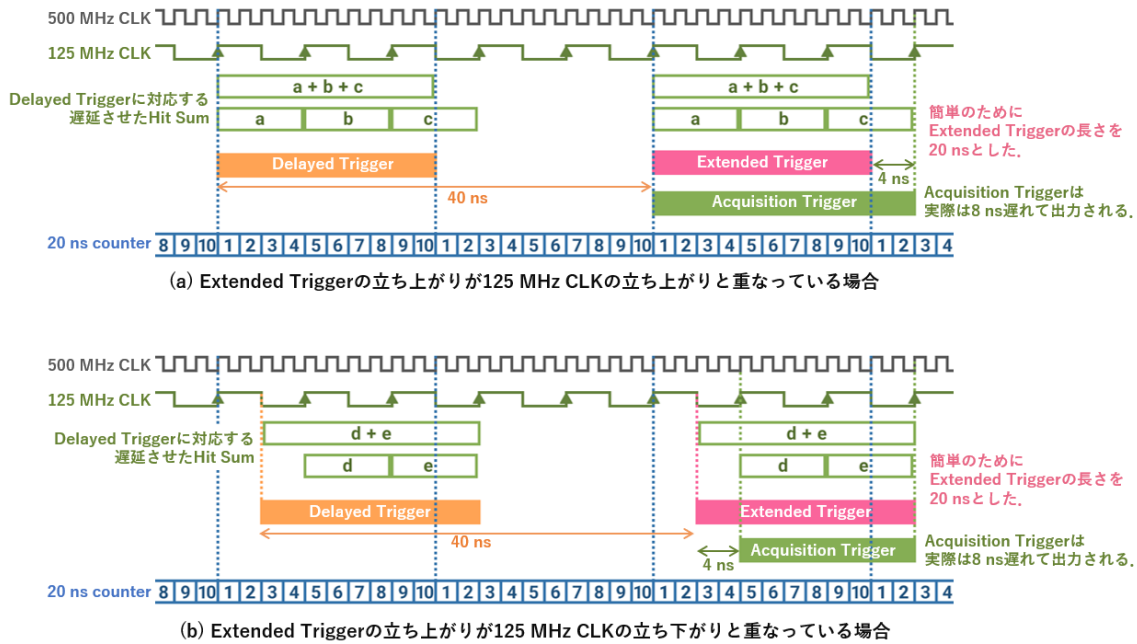


図 9.4 Acquisition Trigger の生成

1. 125 MHz Hit Sum を 50 MHz Hit Sum 出力に揃えるための時間 48 ns.
2. トリガーボード上で波形取得コマンドが発行されてから Delayed Trigger の開始までにかかる遅延. これは測定によって求めることができる.
3. Extended Trigger の生成で生じる遅延 40 ns.
4. Hit Window 幅の 120 ns.
5. Acquisition Trigger の生成で生じる遅延 8 ns.

Delayed Pulse Flag の開始地点及び終了地点をそれぞれ Start Flag 及び End Flag と呼ぶ. Start Flag は遅延させた Hit Flag に相当する. Acquisition Trigger と Start Flag の論理積を取り, これが真であれば Start Flag から End Flag まで TVALID を立てる. ここで TVALID を生成する際に 125 MHz 1 CLK 分の遅延が発生する. そのため最終的には追加で 8 ns の遅延を波形データに挿入し, TVALID とのタイミングを揃える必要がある.

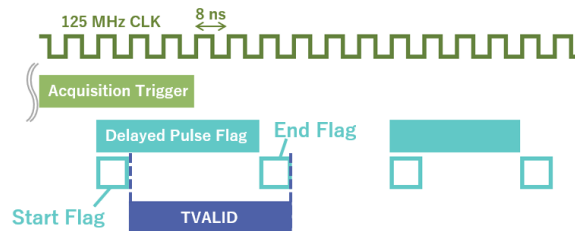


図 9.5 波形取得 Flag の生成 : ここで生成した TVALID を波形取得 Flag として利用する.

9.3.2 トリガーコマンド受信にかかる遅延観測テスト

この項ではトリガーコマンドの遅延観測テストについて述べる。検証には ILA を用いた。トリガーコマンドが発行されるべきタイミングと、実際にトリガーコマンドを受け取ったタイミングの時間差を測定する。

1. 測定手順

測定に用いたモジュールを以下に示す。

1. 新型 MoGURA ボード
2. VME クレート
3. 外部 PC (OS: Ubuntu 18.04.5 LTS)
4. ZCU102
5. Pulse Generator
6. Attenuator

これらを図 9.6 のようなセットアップで使用した

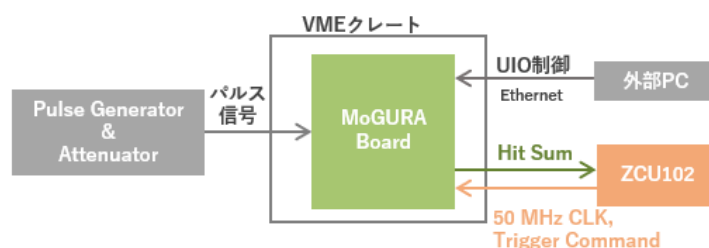


図 9.6 トリガーコマンド受信にかかる遅延観測テスト セットアップ

測定は以下の手順で行った。

1. パルス波形の入力：
Pulse Generator 及び Attenuator を用いて周波数 10 Hz、幅 100 ns、波高 15 mV のパルスを作成し新型 MoGURA に入力した。
2. Hit 判定閾値の設定：
外部 PC で Hit 判定の閾値を 10 mV(ベースラインからの相対値) に設定した。
3. NHits 閾値の設定：
ZCU102 上でトリガー発行の閾値を NHits=1 とした。
4. ILA による観測：
ILA を用いて信号を観測した。ILA の動作 CLK は 500 MHz である。

2. 測定結果

ILA での観測結果は図 9.7 のようになった。この結果、本来発行されるべきトリガーコマンドのタイミング (NHits が閾値を超えた直後) と実際にトリガーコマンドを受信したタイミングの差は 168 ns であることがわかった。これをそのまま 50 MHz CLK で受けると伝達遅延は 180ns となる。しかし後の処理で 125 MHz CLK に従う波形データに同じだけの遅延をかけることを考えると、180 という値は 40 の倍数となっておらず扱いが難しい。そのため 50 MHz CLK で受信した際に遅延が 200 ns となるよう余分に遅延を挿入し、Delayed Trigger とした。

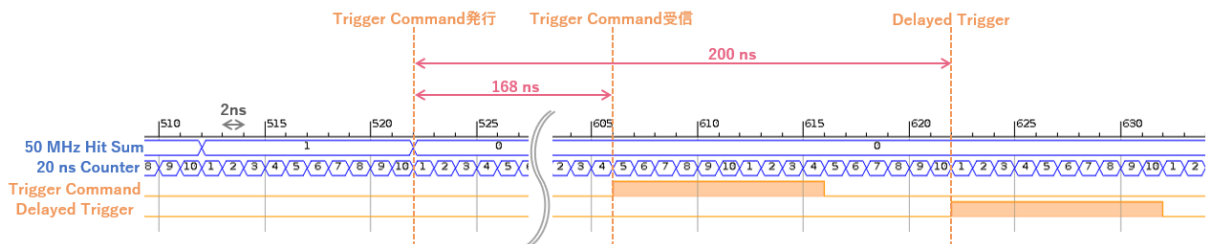


図 9.7 トリガーコマンド受信にかかる遅延観測テスト 測定結果

9.3.3 ロジックの検証：Acquisition Trigger の生成テスト

この項では Acquisition Trigger が設計通り生成されていることを確認する。ただしロジック紹介でも述べたように、処理の都合上 Acquisition Trigger は図 9.4 で示されたタイミングよりも 8 ns だけ遅れて生成される。

1. 測定手順

測定セットアップ及び測定手順は 7.2.1 項と同様。

2. 測定結果

ILA による信号観測結果は図 9.8 のようになった。よって Acquisition Trigger は設計通り生成されている。

9.3.4 ロジックの検証：波形取得 Flag の生成テスト

この項では取得すべき波形データを指定する Flag が想定通り生成されていることを確かめる。

1. 測定手順

測定セットアップ及び測定手順は 7.2.1 項と同様。ただし ILA の動作 CLK は 125 MHz である。

2. 測定結果

ILA による信号観測結果を図 9.9 に示した。確かに Pulse Flag の長さを確保して TVALID を生成できている。この TVALID を波形取得 Flag として用いる。

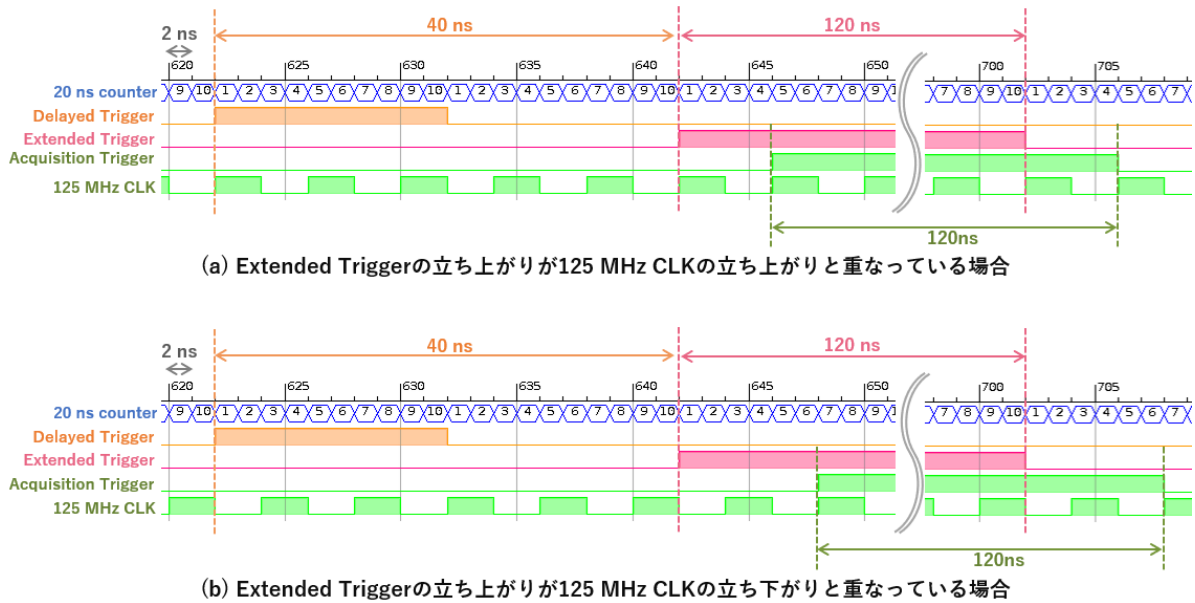


図 9.8 Acquisition Trigger の生成テスト 観測結果

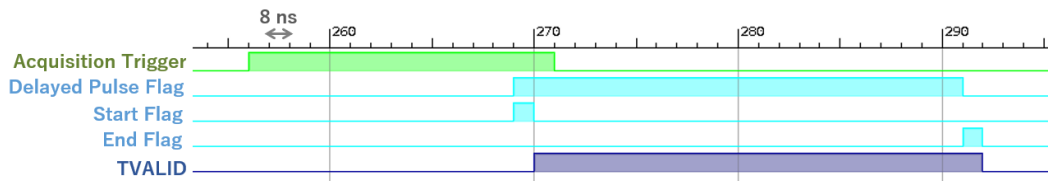


図 9.9 波形取得 Flag の生成テスト 観測結果：ここで生成した TVALID を波形取得 Flag として利用する。Hit 判定の立ち上がり部分のみが Acquisition Trigger と被っている場合であっても、TVALID はパルス信号全体をカバーできている。

9.4 コインシデンスの検出テスト

この節ではハードウェアトリガーを用いてコインシデンスを検出できることを確かめる。このテストでは新型 MoGURA の ch0 及び ch1 に周波数の異なるパルス信号を入力する。二つの ch に同時にパルスが入力されたタイミングでのみ波形取得 Flag を発行するようトリガーボードから波形取得コマンドを発行する。

1. 測定手順

測定に用いたモジュールを以下に示す。

1. 新型 MoGURA ボード
2. VME クレート
3. 外部 PC (OS: Ubuntu 18.04.5 LTS)
4. ZCU102

5. Pulse Generator

6. Attenuator

これらを図 9.10 のようなセットアップで使用した

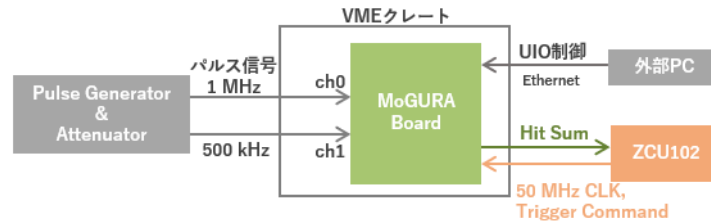


図 9.10 コインシデンスの検出テスト セットアップ

測定は以下の手順で行った.

1. パルス波形の入力 :

新型 MoGURA の ch0 に 1 MHz のパルス信号を入力し, ch1 には 500 kHz のパルス信号を入力した. 両信号とも Pulse Generator 及び Attenuator を用いて生成した. 入力信号の波形を図 9.11 に示す.

2. Hit 判定閾値の設定 :

外部 PC から Hit 判定の閾値を 10 mV(ベースラインからの相対値) に設定した.

3. NHits 閾値の設定 :

ZCU102 上でトリガー発行の閾値を NHits=2 とした.

4. ILA による観測 :

ILA を用いて FPGA 内のデジタル信号を観測した. その観測地点を図 9.12 に星印で示す. 波形と Hit 判定は ch0 と ch1 両方を確認した. ILA の動作 CLK は 125 MHz である.

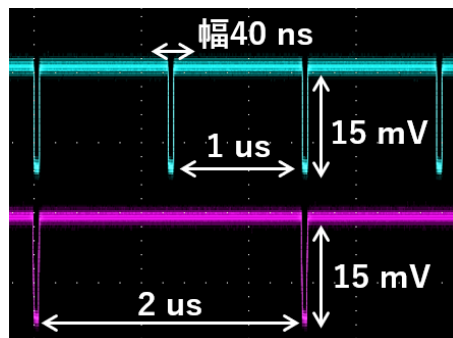


図 9.11 コインシデンスの検出テスト 入力信号

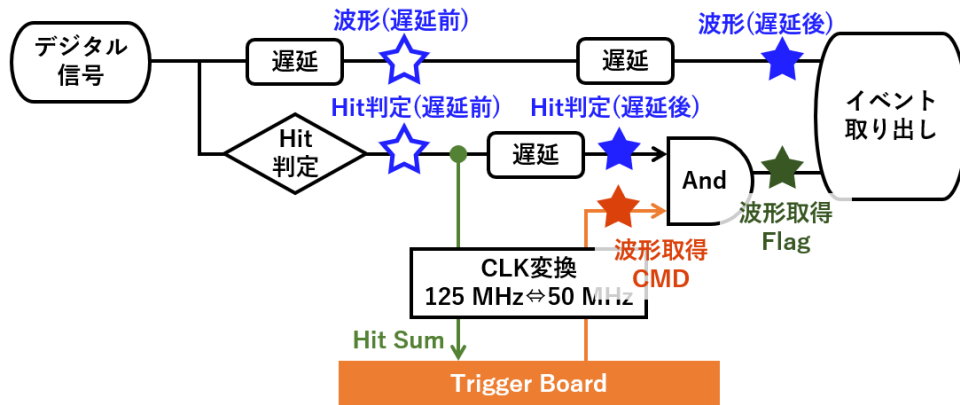


図 9.12 コインシデンスの検出テスト ILA での観測地点

2. 測定結果

ILA での観測結果は図 9.13 のようになった。この ILA の動作 CLK は 125 MHz である。ch0, ch1 それぞれについて遅延挿入前後の波形と Hit 判定、及び波形取得 Flag を示した。またトリガーボードからの波形取得コマンドを示した。これより ch0 と ch1 で同時にパルスが観測されたときのみ波形取得 Flag が立っていることがわかる。よってハードウェアトリガーを用いて正しくコインシデンスを検出できている。

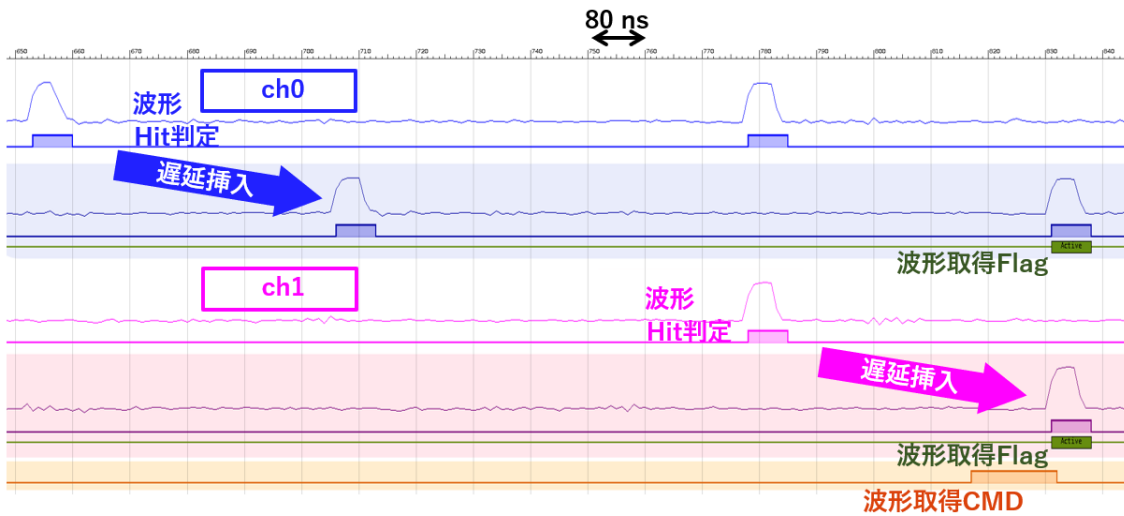


図 9.13 コインシデンスの検出テスト ILA での観測結果：取得波形について、アナログ回路の影響により入力信号とは電圧が反転している。

9.5 外部トリガーによる波形取得テスト

新型 MoGURA では波形が閾値を超えた際にパルスとして検出する。しかし実際に波形を記録する際には、波形が閾値を超える前の波形部分も記録したい場合がある。そのため新型 MoGURA には、パルスが閾値を超えてから前後何 CLK 分を記録するかを指定する機能が備わっている。この節では記録すべき波形長を正しく指定できているかを確認する。

1. 測定手順

測定に用いたモジュールを以下に示す。

1. 新型 MoGURA ボード
2. VME クレート
3. 外部 PC (OS: Ubuntu 18.04.5 LTS)
4. ZCU102
5. Pulse Generator
6. Attenuator

これらを図 9.14 のようなセットアップで使用した。

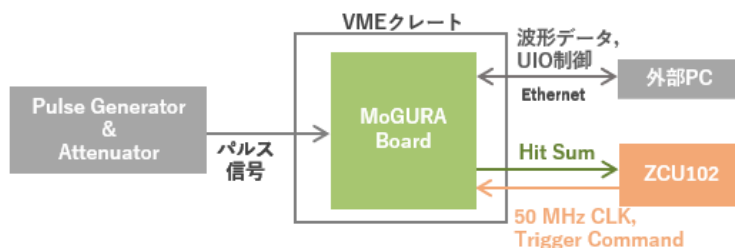


図 9.14 外部トリガーによる波形取得テスト セットアップ

測定は以下の手順で行った。

1. パルス波形の入力 :
Pulse Generator 及び Attenuator を用いて 10 Hz のパルス信号を作成し、新型 MoGURA へ入力した。入力信号は図 9.15 に示した。
2. 新型 MoGURA の初期化 :
ZCU102 から Initialize を発行し、Time Stamp をリセットした。
3. Hit 判定閾値の設定 :
外部 PC から Hit 判定の閾値を 10 mV(ベースラインからの相対値) に設定した。
4. NHits 閾値の設定 :
ZCU102 上でトリガー発行の閾値を NHits=1 とし、波形取得コマンドを発行した。

5. 波形データの取得：

記録する波形長を、閾値を超える前後 1 CLK(8 ns) の場合と 2 CLK(16 ns) の場合に分けて波形を記録した。また、ここでは波形に 8 点平均処理を施したものを記録する設定とした。

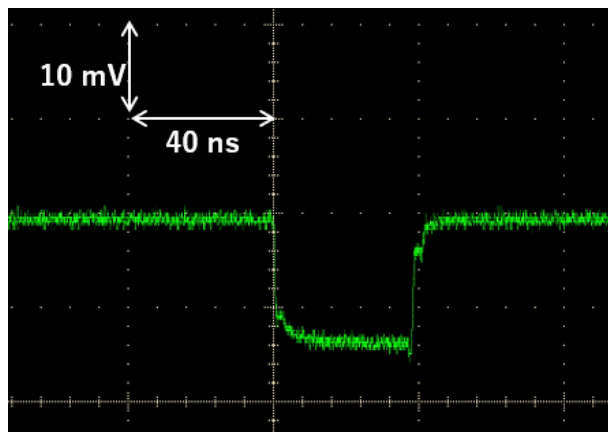
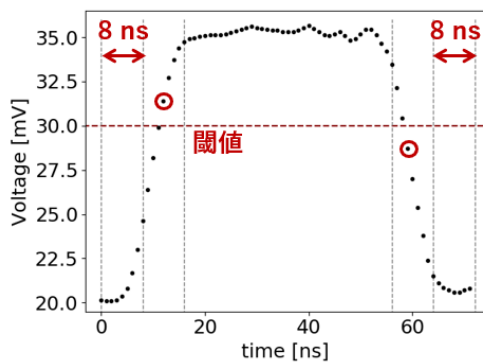


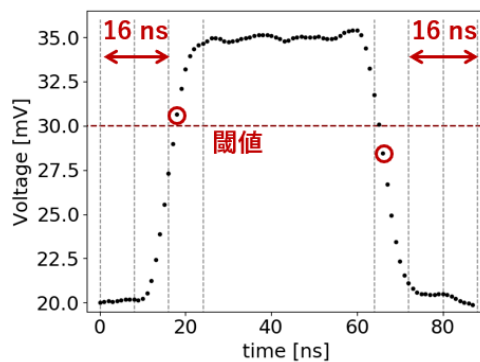
図 9.15 外部トリガーによる波形取得テスト 入力波形

2. 測定結果

パルス取得結果を図 9.16 に示す。横軸の時間は Time Stamp からの相対時間である。ここで閾値は絶対値で 30 mV であるため、指定した波形の長さを正しく反映して波形を記録できている。



(a) 前後1 CLK(125 MHz)追加で記録するよう指定した場合



(b) 前後2 CLK(125 MHz)追加で記録するよう指定した場合

図 9.16 外部トリガーによる波形取得テスト 結果

第 10 章

MoGURA 混合系における Hit 情報の結合

MoGURA 混合系でパルスを取得するためには、現行 MoGURA と新型 MoGURA の Hit 情報を結合する必要がある。本研究では 7 章で述べたように混合系に対応した新たなトリガーシステムをトリガーボードに実装した。この章ではそのトリガーシステムを用いて Hit 情報を統合できているか確かめる。

10.1 Hit 情報結合テスト

この節では MoGURA 混合系対応トリガーシステムを用いてコインシデンスを検出できることを確かめる。このテストでは現行 MoGURA と新型 MoGURA に周波数の異なるパルス信号を入力する。各 MoGURA に同時にパルスが入力されたタイミングでのみトリガーボードから波形取得コマンドを発行し、現行及び新型 MoGURA のコインシデンスを検出できているか確かめる。

1. 測定手順

このテストでは以下のモジュールを用いた。

1. VME クレート
2. 現行 MoGURA 側
 - 現行 MoGURA ボード
 - VME コントロールモジュール
 - 外部 PC (OS: Ubuntu 14.04 LTS)
3. 新型 MoGURA 側
 - 新型 MoGURA ボード
 - 外部 PC (OS: Ubuntu 18.04.5 LTS)
4. ZCU102
5. Pulse Generator
6. Attenuator

これらを図 10.1 のようなセットアップで使用した。

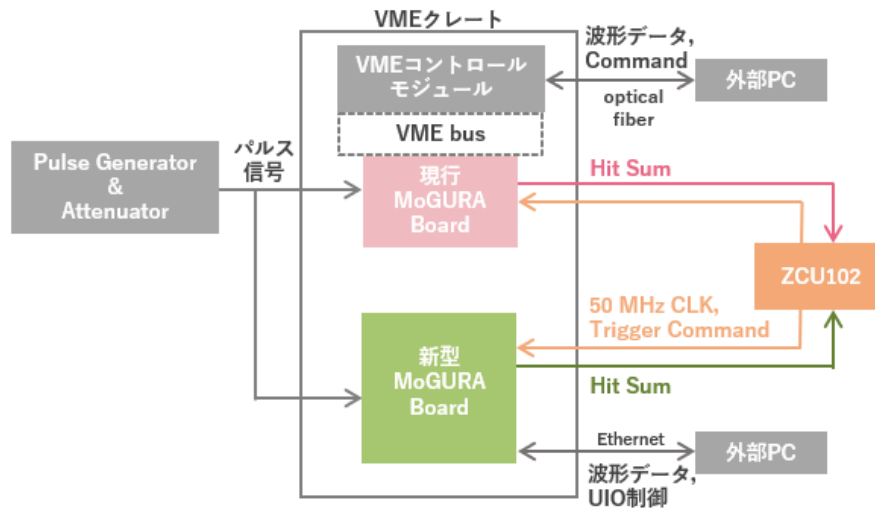


図 10.1 MoGURA 混合系における Hit 情報結合テスト セットアップ

測定手順は次の通りである。

1. パルス波形の入力：

現行 MoGURA に 200 kHz のパルス信号，新型 MoGURA に 400 kHz のパルス信号を入力した．両信号とも Pulse Generator 及び Attenuator を用いて生成した．入力信号の波形を図 10.2 に示す．

2. 現行 MoGURA 側の値設定：

外部 PC から Set Baseline を発行し，入力信号のベースラインを測定した．このベースラインを基準とし，閾値を 10 mV に設定した．また ZCU102 から Set Latency を発行し，トリガーコマンドの伝達にかかる遅延を補正した．

3. 現行及び新型 MoGURA の初期化：

ZCU102 から Initialize を発行し，各 MoGURA の Time Stamp を同時にリセットした．また現行 MoGURA において，前の手順で設定した値はここで反映される．

4. 新型 MoGURA 側の値設定：

外部 PC から Hit 判定の閾値を 10 mV(ベースラインからの相対値) に設定した．

5. 波形の取得：

外部 PC からデータ取得を開始し，Acquire Hit でデータを記録した．このときデータ取得トリガーを発行する NHits の閾値は 2 とした．

6. ILA による観測：

ILA を用いて FPGA 内部のデジタル信号を観測した．現行 MoGURA では ILA を使用できないため，信号の観測は新型 MoGURA でのみ行った．信号観測地点は 9 章のコインシデンスの検出テストと同様である (図 9.12)．

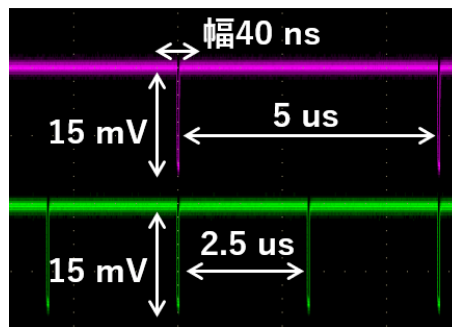


図 10.2 MoGURA 混合系における Hit 情報結合テスト 入力波形

2. 測定結果

ILA での観測結果は図 10.3 のようになった。この ILA の動作 CLK は 125 MHz である。新型 MoGURA における遅延挿入前後の波形と Hit 判定、波形取得 Flag, 及びトリガーボードからの波形取得コマンドを示した。これより現行 MoGURA と新型 MoGURA の両方にパルスが入力された場合、つまり 2 回に 1 回の頻度で波形取得 Flag が立っていることがわかる。よって各 MoGURA のコインシデンスは正しく検出されており、Hit 情報の結合は問題なくなされている。

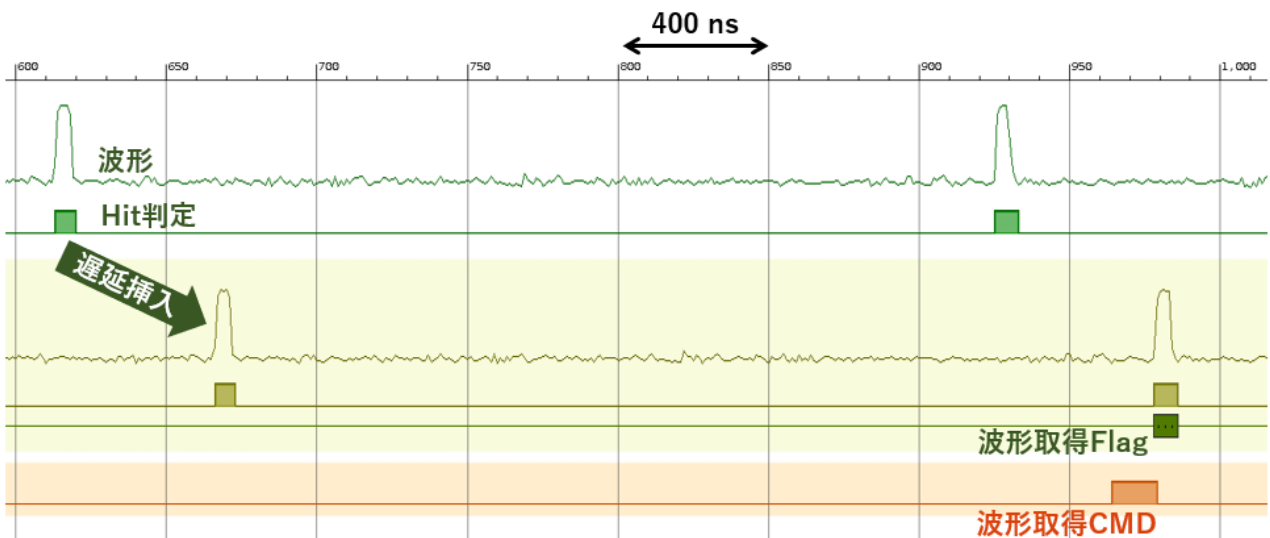


図 10.3 MoGURA 混合系における Hit 情報結合テスト 新型 MoGURA における ILA での観測結果

第 11 章

MoGURA 混合系におけるパルスの同期

8 章では強制的に Time Stamp を記録し、MoGURA 混合系の CLK の同期を確認した。この章では MoGURA 混合系で取得されるパルス波形の同期を確かめる。

11.1 パルス同期テスト

現行及び新型 MoGURA にそれぞれ同じタイミングで発生するパルス信号を入力する。各 MoGURA でデータ取得を行いパルスの立ち上がり時刻を見積もる。現行 MoGURA と新型 MoGURA で各パルスの立ち上がりタイミングを比較し、この差が一定の値となっていることを確かめる。

1. 測定手順

使用モジュール及びセットアップは Hit 情報の結合テストと同様である。測定手順は次の通り。

1. パルス波形の入力：

Pulse Generator 及び Attenuator を用いて 10 Hz のパルス信号を作成した。Divider で二つに分割し、それぞれ現行 MoGURA と新型 MoGURA ボードへ入力した。入力信号は新型 MoGURA への外部トリガー導入テストで用いた波形と同じものである (図 9.15)。

2. 現行 MoGURA 側の値設定：

外部 PC から Set Baseline を発行し、入力信号のベースラインを測定した。このベースラインを基準とし、閾値を 10 mV に設定した。また ZCU102 から Set Latency を発行し、トリガーコマンドの伝達にかかる遅延を補正した。

3. 現行及び新型 MoGURA の初期化：

ZCU102 から Initialize を発行し、各 MoGURA の Time Stamp を同時にリセットした。また現行 MoGURA において、前の手順で設定した値はここで反映される。

4. 新型 MoGURA 側の値設定：

外部 PC から Hit 判定の閾値を 10 mV(ベースラインからの相対値) に設定した。ここでは波形に 8 点平均処理を施したものを記録する設定とした。

5. 波形の取得：

外部 PC からデータ取得を開始し，Acquire Hit でデータを記録した．このときデータ取得トリガーを発行する NHits の閾値は 2 とした．

6. パルス記録タイミングの比較：

Time Stamp と波形データからパルスの立ち上がり時刻を見積もり，現行 MoGURA 及び新型 MoGURA で比較した．

2. 測定結果

各 MoGURA で測定された波形のうち，Object ID が 0 から 99 までのものを取り出した．各 Object ID の波形について，以下の方法でパルスの立ち上がり時刻を見積もる．

1. 波形取得時に設定した閾値と同様，ベースラインから数えて 10 mV の電圧を閾値とし，その値を超えた時刻をパルスの立ち上がりタイミングとした．
2. 波形電圧が閾値を超えた直後の点とその直前の点を直線で結び，丁度電圧が閾値の値を取る時間を求めた．
3. 手順 2 で算出した時刻は各 Object ID における Time Stamp からの相対時間である．そのためこの時間を Time Stamp に加算してパルスの立下り/立ち上がりタイミングとした．

現行及び新型 MoGURA が 10 Hz の入力パルスを同期してカウントできているかを確認するため，各 MoGURA でのパルスの検出タイミングを比較する．ここでは現行 MoGURA のパルス検出時刻から新型 MoGURA のパルス検出時刻を差し引いた．その結果を図 11.1 に示す．もし現行 MoGURA と新型 MoGURA が同期して動作していれば，このタイミング差は一定の値となるはずである．しかし実際はタイミング差に数十 ns のばらつきがあり，明らかに同期していないことが見て取れる．

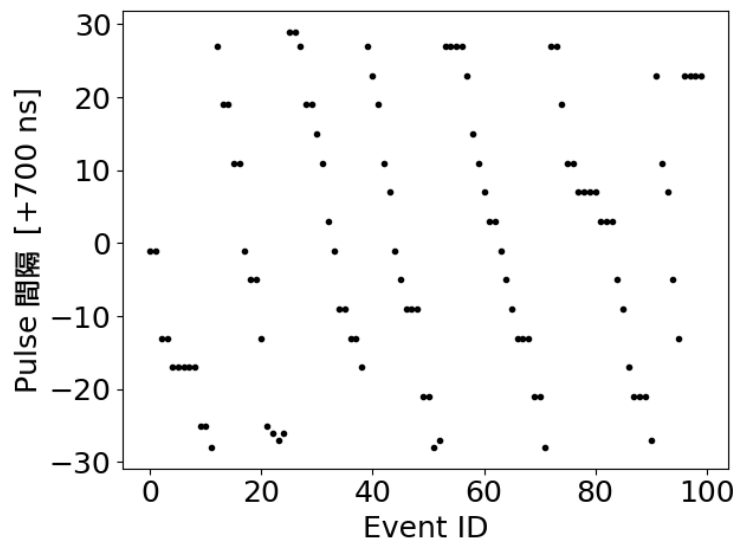


図 11.1 現行及び新型 MoGURA 上で取得されたパルスのタイミング差

ここで各 MoGURA における時刻情報と Time Stamp の同期を確認する。そのためそれぞれの MoGURA で、取得されたパルスの時間間隔を求めた。その結果を図 11.2 に示す。入力パルスは 10 Hz であるため、パルスの時間間隔はおおよそ 0.1 sec で一定となっているはずである。現行 MoGURA では数 ns 程度のばらつきはあれど、十分な精度で一定の値を取っている。一方新型 MoGURA ではパルス間隔に 10 ns~100 ns の違いがある。これより新型 MoGURA 内部で波形データと時刻情報の同期がなされていないことがわかる。

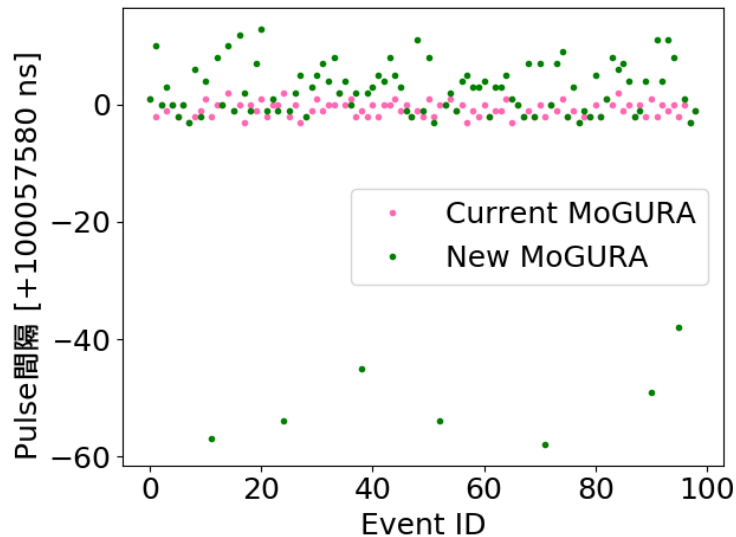


図 11.2 現行及び新型 MoGURA で取得されたパルスの時間間隔

11.2 MoGURA 混合系の同期テストを受けて

この節では前節までに行った CLK 同期テスト及び取得パルス同期テストについて考察を行う。

現行 MoGURA 及び新型 MoGURA の CLK の同期テストを行ったところ、各 MoGURA の時刻情報のずれは CLK のジッターから予想される範囲内に収まった。よって MoGURA 混合系における System CLK の同期を確認できた。

一方パルス同期テストにおいて、記録した波形データからパルスの立ち上がり時刻を比較したところ数十 ns のずれが観測された。これより MoGURA 混合系における波形データの同期がなされていないことが明らかとなった。各 MoGURA の波形データと Time Stamp を個別に確認したところ、新型 MoGURA 内部で波形情報と時刻が正確に同期されていないことがわかった。このために MoGURA 混合系で同期ずれが発生していると考えられる。

新型 MoGURA 上で波形データと時刻の同期が損なわれている原因として次の 2 通りが考えられる。

1. CLK の周波数変換における同期ずれ：

新型 MoGURA 上では、ZCU102 から供給される 50 MHz CLK を CDCI6214 で 31.25 MHz に変換した後、FPGA 上の Clocking Wizard で 125 MHz の System CLK に変換している。これらの CLK は互いが整数倍になっておらず、この周波数変換の際に時刻のずれが生じている可能性がある。

2. RF-ADC における同期ずれ :

波形データは RF-ADC にてデジタル化された後, FPGA 上で Time Stamp が付与される. そのため RF-ADC と FPGA が同期して動作していない場合, 波形に対する Time Stamp の正確性が損なわれる原因となる.

次節ではこれらの可能性について検証を行う.

11.3 追加検証

11.3.1 検証 1. CLK 変換の動作確認

1. 概要

検証 1 では, CLK の周波数を変換する際に時刻同期が正しくなされていることを確かめる.

CLK 変換の精度を確認するためには, ZCU102 から供給される 50 MHz でカウントした時刻を新型 MoGURA で測定すればよい. ただしここでは RF-ADC の問題と分離して検証を行う必要がある. これまで使用してきた Acquire Hit は, RF-ADC を経由した波形データに Hit 判定を行った結果として発行されるものであった. したがって RF-ADC と切り離すためには, 波形データに依存しないデータ取得トリガーを発行する必要がある. そのため ZCU102 上で 50 MHz CLK と同期したパルス信号を周期的に発生させ, パルス信号が High ときのみ新型 MoGURA で強制的にデータ取得を行う. 各 Object ID の Time Stamp の差がパルスの周期と一致していた場合, 50 MHz から 125 MHz への CLK 変換には問題がないと判断できる.

2. 測定手順

この検証では以下のモジュールを用いた.

1. 新型 MoGURA ボード
2. VME クレート
3. 外部 PC (OS: Ubuntu 18.04.5 LTS)
4. ZCU102

以上を図 11.3 のセットアップで用いた.

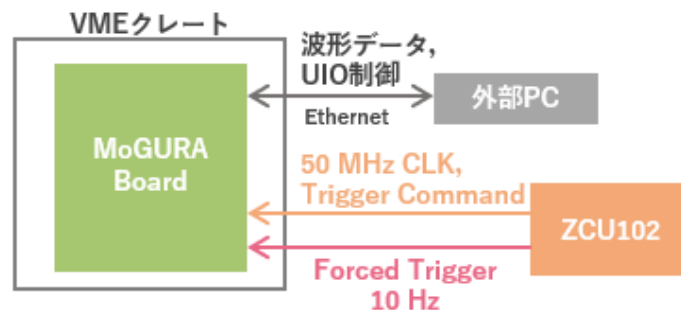


図 11.3 CLK 変換の動作確認テスト セットアップ

測定手順は次の通りである。

1. Forced Trigger の作成 :

Forced Trigger として, ZCU102 上で新型 MoGURA に供給している 50MHz からパルス信号 (周波数 10 Hz, 幅 200ns) を作成した. この信号を TTL で新型 MoGURA に直接入力した.

2. 新型 MoGURA の初期化 :

ZCU102 から Initialize を発行し, Time Stamp をリセットした.

3. 波形の取得 :

外部 PC 上で Forced Trigger を受け取っているときのみデータを記録するよう設定し, データ取得を開始した. おおよそ 100 回 Forced Trigger を受信するまで記録を続けた.

4. Time Stamp の取得 :

各 Object ID に対応する Time Stamp を読み, 取得した波形の時間間隔を確認した.

3. 測定結果及び考察

この測定において, Forced Trigger による波形記録は計 94 回行われていた. これらの波形データの Time Stamp の差を求めたところ全て 10^8 ns であり, Forced Trigger の周波数 10 Hz を正しく認識できていることがわかった. したがって CDCI6214 及び Clocking Wizard における周波数変換には問題がないことが確認された.

11.3.2 検証 2. RF-ADC の動作確認

1. 概要

検証 2 では RF-ADC が FPGA と同期した動作をしているか否かを確認する.

このテストでは検証 1 で用いた Forced Trigger を RF-ADC 経由で観測する. そのためにはまず ZCU102 からの Forced Trigger を NIM に変換し, 新型 MoGURA の Analog Input に入力する. この Forced Trigger パルスを Acquire Hit で取得することで Forced Trigger の波形を記録できる. パルスの立ち上がり時刻を見積もり, パルス同士の時間間隔が 0.1sec となっていれば RF-ADC の動作には問題がないと判断される.

2. 測定手順

この検証では以下のモジュールを用いた.

1. 新型 MoGURA ボード
2. VME クレート
3. 外部 PC (OS: Ubuntu 18.04.5 LTS)
4. ZCU102
5. Level Adapter
6. Attenuator

以上を図 11.4 のセットアップで用いた.

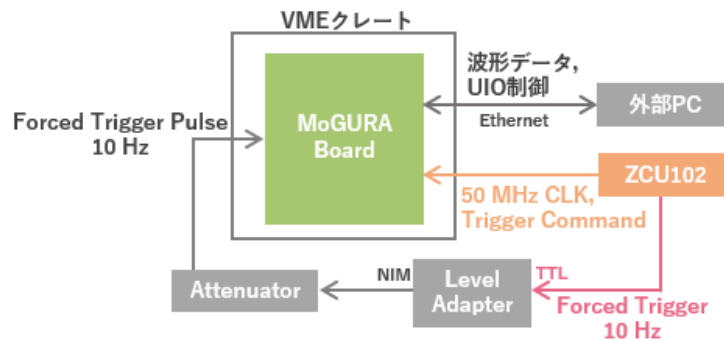


図 11.4 RF-ADC の動作確認テスト セットアップ

測定手順は次の通りである。

1. 入力信号の作成：

検証 1 で Forced Trigger の幅を狭め (周波数 10 Hz, 幅 40 ns), TTL で出力した。これを Level Adaptor で NIM に変換した。波高がおおよそ 15 mV となるよう Attenuator で調節した後, 新型 MoGURA の Analog Input に入力した。実際の入力波形を図 11.5 に示した。

2. 新型 MoGURA の初期化：

ZCU102 から Initialize を発行し, Time Stamp をリセットした。

3. 波形の取得：

外部 PC から Hit 判定の閾値を 10 mV(ベースラインからの相対値) に設定し, ZCU102 からの Acquire Hit でデータを記録した。

4. パルス立ち上がり時刻の見積もり：

Time Stamp と波形データからパルスの立ち上がり時刻を見積もり, 隣り合う Object ID 同士のパルス間隔を比較した。

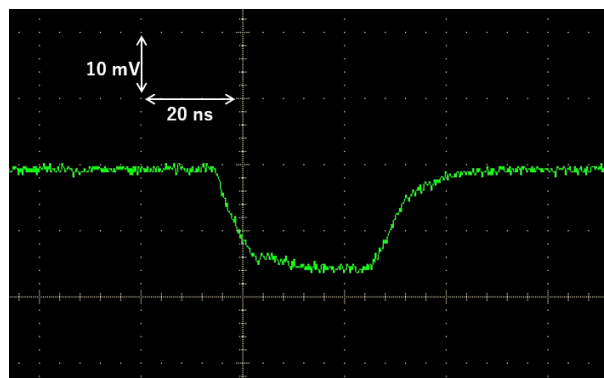


図 11.5 RF-ADC の動作確認テスト 入力波形

3. 測定結果及び考察

この測定において Acquire Hit による波形記録は計 122 回行われていた。取得したパルス波形と Time Stamp から以下の方法でパルスの立ち上がり時刻を見積もる。

1. 信号が 30 mV(ベースラインから数えて 10 mV) を超えた点をパルスの立ち上がりと定義した。
2. 波形電圧 30 mV を超えた直後とその一つ前のデータを結ぶ直線の方程式から、30 mV に対応する時間を求めた。
3. 手順 2 で算出した時刻を Time Stamp に加算した。

パルス同士の時間間隔は隣り合う Object ID のパルスの立ち上がり時刻の差を取ることで求めた。その結果を図 11.6 に示す。この図からわかるようにパルスの時間間隔は 0.1 sec から大きくずれており、ばらつきの度合いも大きい。したがって新型 MoGURA において時刻情報と波形データが同期していない原因は、RF-ADC の動作に問題があるためであると判断できる。

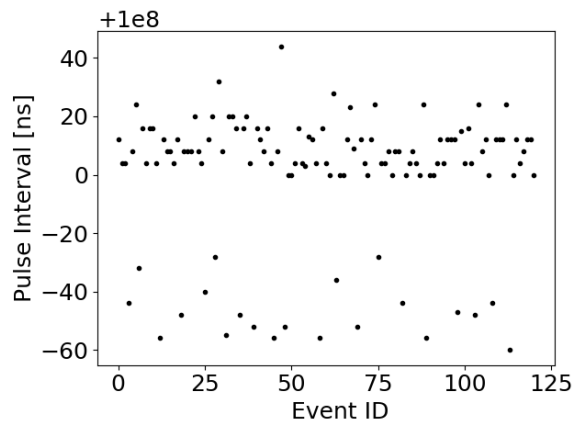


図 11.6 Forced Trigger パルスの時間間隔

11.4 追加検証を受けて

上記検証により、新型 MoGURA 上の RF-ADC の動作に問題がある可能性が高いことが明らかとなった。これは RF-ADC に供給する CLK に問題がある可能性が高い。たとえば、新型 MoGURA が ZCU102 からの CLK を受け取る際、CLK 専用線を用いていないことが影響している可能性がある。CLK を含め信号は LVDS で送受信されている。たとえば等長配線が十分な精度でなかった場合、CLK の High/Low の間隔に差が生じることになる。RF-ADC は 250 MHz で動作しているが、形の崩れた CLK を基にして 250 MHz という速い CLK を作り出すと、ジッターや duty 比のアンバランスにより同期性を壊す要因になり得る。また、ZCU102 から供給される CLK の正確性にも問題がある可能性がある。ZCU102 から実際に出力されている CLK は厳密な 50 MHz ではなく、正確には 49.995 MHz となっている。このずれは 50 MHz CLK や 125 MHz CLK として用いる際は影響のないものであったが、より高速な 250 MHz CLK として用いる際には無視できない問題となる可能性がある。

図 11.7 に RF-ADC の CLK 系を示す。RF-ADC には 250 MHz と 125 MHz の 2 種類の CLK が入力されている。このうち 250 MHz CLK はアナログ信号の読み込み周波数であり、125 MHz CLK はデジタル信号の出力周波数である。これらの CLK が正確に整数倍となっていない場合、出力されるデジタル信号と FPGA 内部で生成される Time Stamp にずれが生じる可能性がある。

これを検証するため、RF-ADC に備わっている CLK 出力機能を用いて入力パルスの間隔を測定するテストを行った。このとき RF-ADC に入力する 250 MHz CLK は図 11.7 に示した通りであるが、125 MHz CLK に関しては RF-ADC 内部で 250 MHz CLK から作成したものをを用いた。そのため 250 MHz CLK と 125 MHz CLK は正確に整数倍となっている。ただし RF-ADC の内部 CLK を利用した場合は波形を取得できないため、ILA を用いて FPGA 内部のデジタル信号を直接観測する。また、ここでは RF-ADC の内部 CLK を利用することを「RF-ADC への供給 CLK を同期させる」と表現する。

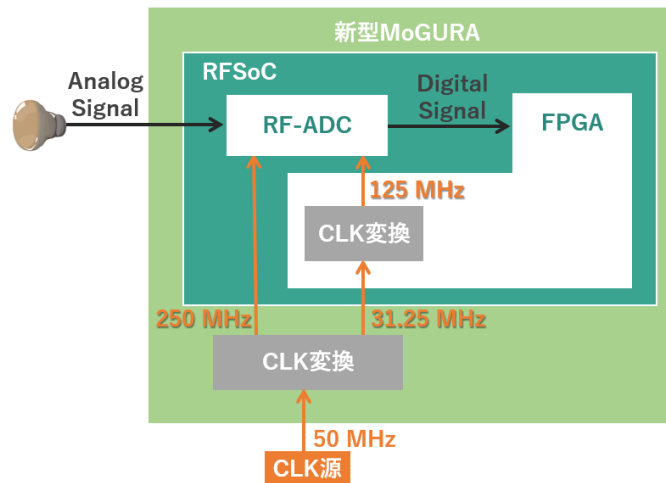


図 11.7 RF-ADC の CLK 系

1. 測定手順

測定に用いたモジュール及びセットアップは外部トリガーによる波形取得テストと同様である (図 9.14)。測定手順は次の通りである。

1. 入力信号の作成 :

Pulse Generator を用い、高さ 15 mV、幅 40 ns、周波数 500 kHz のパルスを入力した。

2. RF-ADC への供給 CLK が同期していない場合の測定 :

外部 PC から Hit 判定の閾値を 10 mV(ベースラインからの相対値) に設定し、ZCU102 からの Acquire Hit でデータを記録した。Time Stamp と波形データからパルスの立ち上がり時刻を見積もり、隣り合う Object ID 同士のパルス間隔を測定した。

3. RF-ADC への供給 CLK を同期させた場合の測定 :

ILA を用いてデジタル波形を直接観測した。約 80 us の連続波形データを記録し、パルスの立ち上がり時刻の差を測定した。

2. 測定結果

RF-ADC への供給 CLK を同期させた場合の、ILA で観測されたデジタル波形の一部を図 11.8 に示す。CLK を同期させたテストでのパルス間隔はこの波形データから求めた。CLK が同期していないテストでのパルス間隔は検証 2. RF-ADC の動作確認と同様にして求めた。その結果を図 11.9 に示す。これによると RF-ADC への CLK を同期させていない場合はパルス間隔に 80 ns 程度のばらつきが生じているのに対し、CLK を同期させた場合のパルス間隔は 2 us でほぼ一定となっている。よって新型 MoGURA において波形データと時刻情報にずれが生じているのは、RF-ADC に供給する 250 MHz CLK と 125 MHz CLK が正確に 2 倍となっていないことが原因である可能性が高いことがわかった。CLK 系の修正には FPGA 内部の変更だけでなく基板そのものの改良が必要となる可能性がある。これには時間を要するため、この点の修正は今後の課題とする。

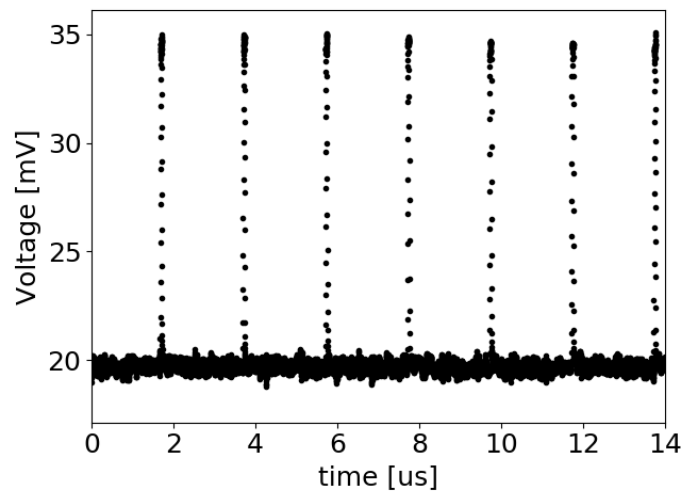


図 11.8 RF-ADC への供給 CLK を同期させた場合の観測パルス信号 ILA での観測結果

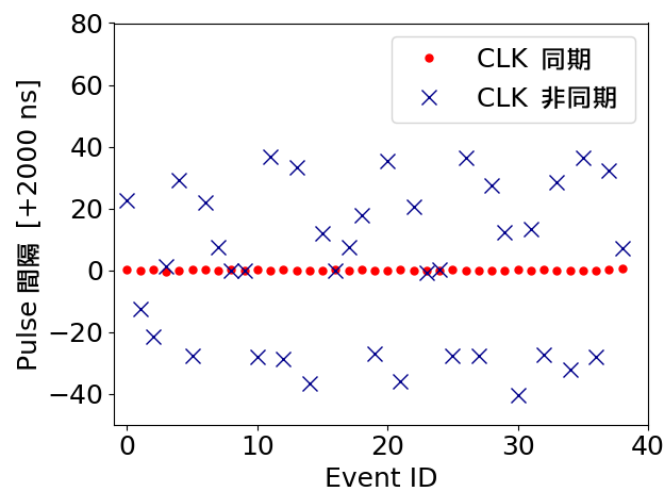


図 11.9 RF-ADC への供給 CLK の同期の有無におけるパルス間隔の比較

第 12 章

結論と今後の課題

12.1 結論

現在 KamLAND では老朽化によるフロントエンド回路の故障が問題となっている。また現行のフロントエンド回路では必要な物理事象を全て取得することができていない。そこで KamLAND2 に向けて開発中の新型 MoGURA を KamLAND に先行投入し、MoGURA 混合系として現行 MoGURA と同時に使用することを検討している。本研究では MoGURA 混合系の運用のため、混合系開発における問題点を整理してその解決策を考案し、実験的に検証を行った。検証システムとして、現行及び新型 MoGURA を各 1 枚ずつと、トリガーボードとして Xilinx 社が提供している Zynq UltraScale+ MPSoC ZCU102 評価キットを用いた。また各 MoGUR ボード及び ZCU102 を結合するための Relay Board を新たに開発した。

現行 MoGURA と新型 MoGURA ではトリガーシステムが異なるという問題に対しては、新型 MoGURA にハードウェアトリガーを実装することで対応した。具体的には Hit Sum を出力するロジックと、トリガーボードからの波形取得コマンドを受け取るロジックを追加した。これらのロジックは共に設計通り動作しており、ハードウェアトリガーによる波形取得も正しく行われていることが確認できた。

現行 MoGURA と新型 MoGURA の動作 CLK が異なるという問題に対しては、新型 MoGURA を外部から見て 50 MHz 系として扱うことができるようにすることで対応した。そのために新型 MoGURA 内部の 125 MHz CLK と MoGURA 混合系の 50 MHz CLK を相互に変換するロジックを追加した。実際に現行 MoGURA と新型 MoGURA の CLK 系は同期して動作していることを確認できた。

現行 MoGURA と新型 MoGURA の Hit 情報を結合する必要があることに対しては、トリガーボードに MoGURA 混合系対応のトリガーシステムを実装することで対応した。現行 MoGURA と新型 MoGURA の Hit 情報を基にして、正しく波形が取得できていることを確認できた。

MoGURA 混合系におけるパルスの同期は確認できなかった。各 MoGURA のパルスの Time Stamp を確認したところ、これは新型 MoGURA 内部で波形データと時刻情報の整合性が取れていないことが原因であることがわかった。これは新型 MoGURA 単体での問題である。さらに検証を重ねた結果、これは新型 MoGURA 内部の RF-ADC に原因があることがわかった。具体的には RF-ADC に供給される CLK に問題があり、入力されるアナログ信号と出力されるデジタル信号にずれが生じているためである可能性が高いと判断できた。実際、RF-ADC に正確な CLK を入力して ILA による信号の観測を行ったところ、波形データと時刻情報のずれは見られなくなった。しかし CLK 系を修正して波形の取得を行うためには基板を大幅に修正する必要があり時間を要する。そのため本研究では原因の解明までとし、実際の修正は今後の課題とする。

現段階では MoGURA 混合系に対し、エネルギーリコンストラクションには使えそうなレベルでの同期が取れていることが確認できている。しかし Vertex リコンストラクションのために運用することを考えると、より精度の高い同期を実現する必要がある。

12.2 今後の課題

一つ目の課題は RF-ADC の CLK 系を修正することである。これには FPGA の設計を見直すとともに、必要に応じて基板の改良も行う。二つ目の課題は現行、新型各 MoGURA を複数枚ずつ用いて動作テストを行うことである。今回は最初のステップとして各 MoGURA1 枚ずつで検証を行ったが、実際の運用に合わせて複数枚の MoGURA 混合系でデータを取得できることを確かめる必要がある。三つ目の課題は MoGURA 混合系専用のトリガーボードを開発することである。今回は検証用に、トリガーボードとして ZCU102 を用いた。しかし ZCU102 では使用できるピン数などの問題で、KamLAND 全体の PMT をカバーするだけの枚数の MoGURA に対応できない。そのため十分なピン数及び処理性能をもったトリガーボードを新たに用意する必要がある。

付録

A Relay Board の仕様

付録 A では新たに開発した Realy Board の仕様を紹介する。

図 A.1 に Relay Board の外形図を示す。

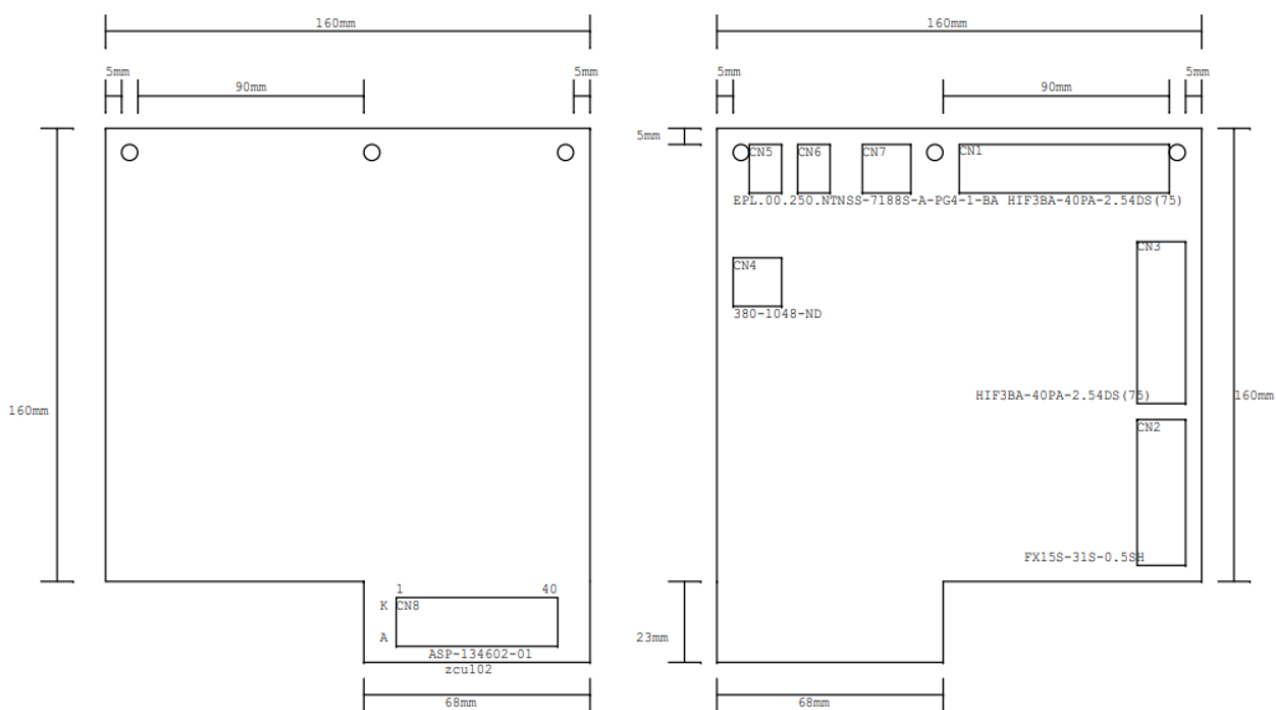


図 A.1 Relay Board 外形図

表 A.1 に使用した部品，図 A.2 に Relay Board の回路図を示す．スペースの都合上，回路図のうち CN8(型番 ASP-134602-01，ZCU102 FMC と接続) の使用されていないピンの部分は省略した．

Relay Board 上の信号は LVDS で伝送されている．等長となっている信号線とその長さは表 A.2 の通り．ここで各ペア線及びグループ間の等長精度は共に 40 ps(～ 5.5 mm) として設計した．

表 A.1 Relay Board パーツリスト

回路図上の記号	部品種別	型番
CN1	コネクタ	HIF3BA-40PA-2.54DS(75)
CN2	コネクタ	FX15S-31S-0.5SH
CN3	コネクタ	HIF3BA-40PA-2.54DS(75)
CN4	コネクタ	1744427-3
CN5	コネクタ	EPL.00.250.NTN
CN6	コネクタ	EPL.00.250.NTN
CN7	コネクタ	SS-7188S-A-PG4-1-BA
CN8	コネクタ	ASP-134602-01
U1	集積回路	MC100EPT21DR2G
U2	集積回路	SN65LVDS389DBTR
C1	コンデンサ	GCM188R71C104KA37J
C2	コンデンサ	GCM188R71C104KA37J
R1	チップ抵抗	未実装
R2	チップ抵抗	ERJ-3GEY0R00V
JP1	ストレートピンヘッダ	PS-2PF-S4T1-PKL1
JP2	ストレートピンヘッダ	PS-2PF-S4T1-PKL1

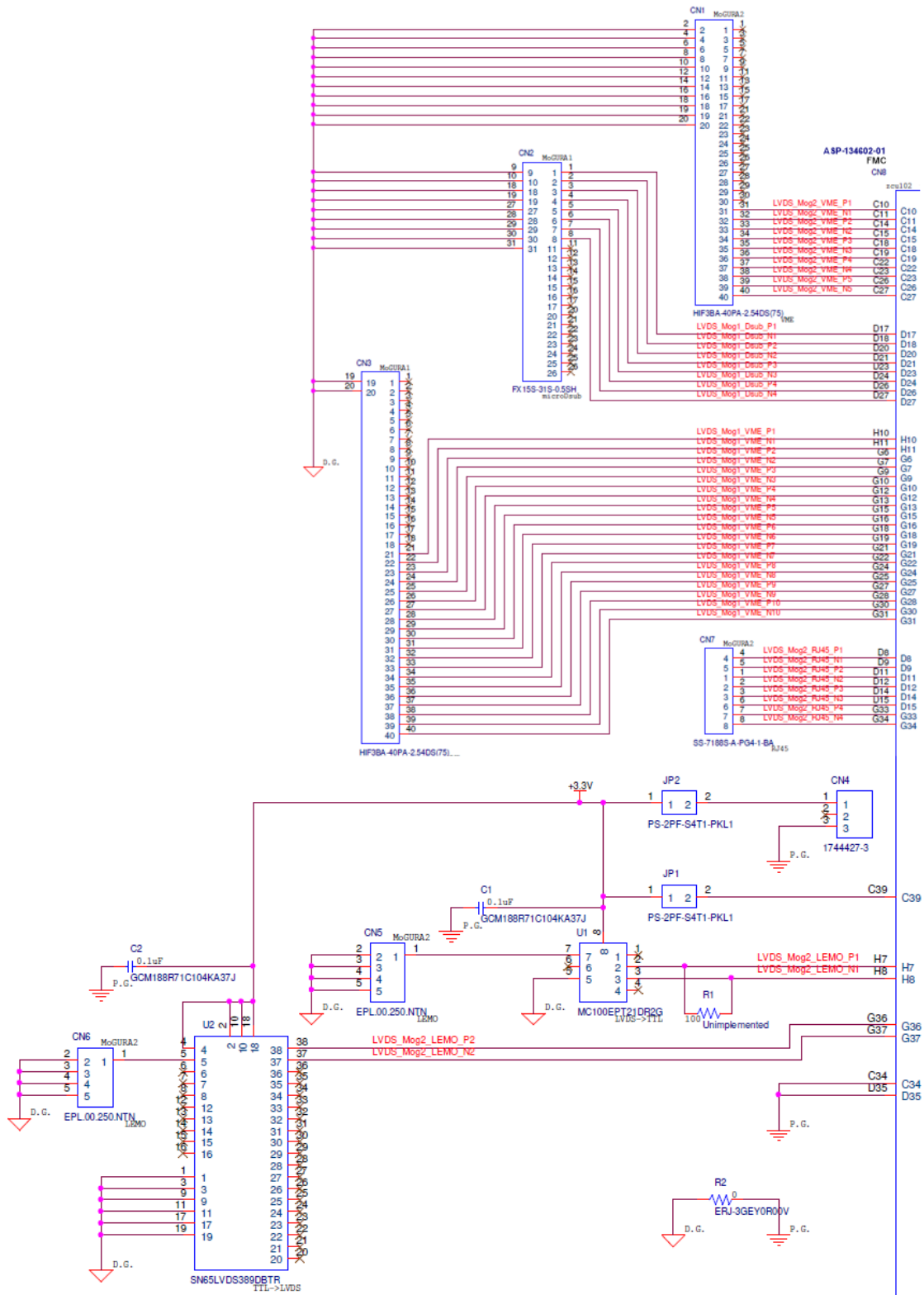


図 A.2 Relay Board 回路図

表 A.2 Relay Board 信号線の等長リスト

(a) 等長グループ 1		(e) 等長グループ 5	
信号線	長さ [mm]	信号線	長さ [mm]
LVDS_MOG2_RJ45_P1	191.4609	LVDS_MOG1_VME_P1	190.477
LVDS_MOG2_RJ45_N1	191.2861	LVDS_MOG1_VME_N1	190.5206
LVDS_MOG2_RJ45_P2	191.1163	LVDS_MOG1_VME_P2	190.4607
LVDS_MOG2_RJ45_N2	191.3653	LVDS_MOG1_VME_N2	190.7529
LVDS_MOG2_RJ45_P3	191.1275	LVDS_MOG1_VME_P3	190.4558
LVDS_MOG2_RJ45_N3	191.0674	LVDS_MOG1_VME_N3	190.4166
LVDS_MOG2_RJ45_P4	191.4611	LVDS_MOG1_VME_P4	190.0629
LVDS_MOG2_RJ45_N4	191.3172	LVDS_MOG1_VME_N4	190.2722
(b) 等長グループ 2		LVDS_MOG1_VME_P5	190.0374
信号線	長さ [mm]	LVDS_MOG1_VME_N5	190.3296
LVDS_MOG2_VME_P1	230.5022	LVDS_MOG1_VME_P6	190.1635
LVDS_MOG2_VME_N1	230.9793	LVDS_MOG1_VME_N6	190.6213
LVDS_MOG2_VME_P2	230.2208	LVDS_MOG1_VME_P7	190.1866
LVDS_MOG2_VME_N2	230.6978	LVDS_MOG1_VME_N7	190.5616
LVDS_MOG2_VME_P3	230.207	LVDS_MOG1_VME_P8	190.444
LVDS_MOG2_VME_N3	230.6426	LVDS_MOG1_VME_N8	190.7362
LVDS_MOG2_VME_P4	230.2757	LVDS_MOG1_VME_P9	190.4363
LVDS_MOG2_VME_N4	230.7528	LVDS_MOG1_VME_N9	190.9108
LVDS_MOG2_VME_P5	230.2931	LVDS_MOG1_VME_P10	190.0511
LVDS_MOG2_VME_N5	230.7288	LVDS_MOG1_VME_N10	190.0451
(c) 等長グループ 3		(f) 等長グループ 6	
信号線	長さ [mm]	信号線	長さ [mm]
LVDS_MOG2_LEMO_P1	176.1615	LVDS_MOG1_DSUB_P1	170.6468
LVDS_MOG2_LEMO_N1	175.1674	LVDS_MOG1_DSUB_N1	171.1852
(d) 等長グループ 4		LVDS_MOG1_DSUB_P2	170.7609
信号線	長さ [mm]	LVDS_MOG1_DSUB_N2	171.258
LVDS_MOG2_LEMO_P2	157.2275	LVDS_MOG1_DSUB_P3	170.5397
LVDS_MOG2_LEMO_N2	157.2275	LVDS_MOG1_DSUB_N3	171.0367
		LVDS_MOG1_DSUB_P4	171.0367
		LVDS_MOG1_DSUB_N4	171.4035

B 現行 MoGURA の動作テスト

付録 B では現行 MoGURA 単体での動作テストについて述べる。

まず、実験室では現行 MoGURA の micro D-sub から Hit Sum を取り出すことができなかった。Hit 判定自体はされていることが確認できたため、予備として用意されていた VME からの Hit 情報出力を用いて Hit Sum を取り出した。一つのピンにつき 1ch からの Hit 情報が出力されている。ただしここで出力される信号は 3.3 V 規格であったため、電圧変換回路 (図 B.1, 図 B.2) を作成して 1.8 V 規格に直して ZCU102 に入力した。

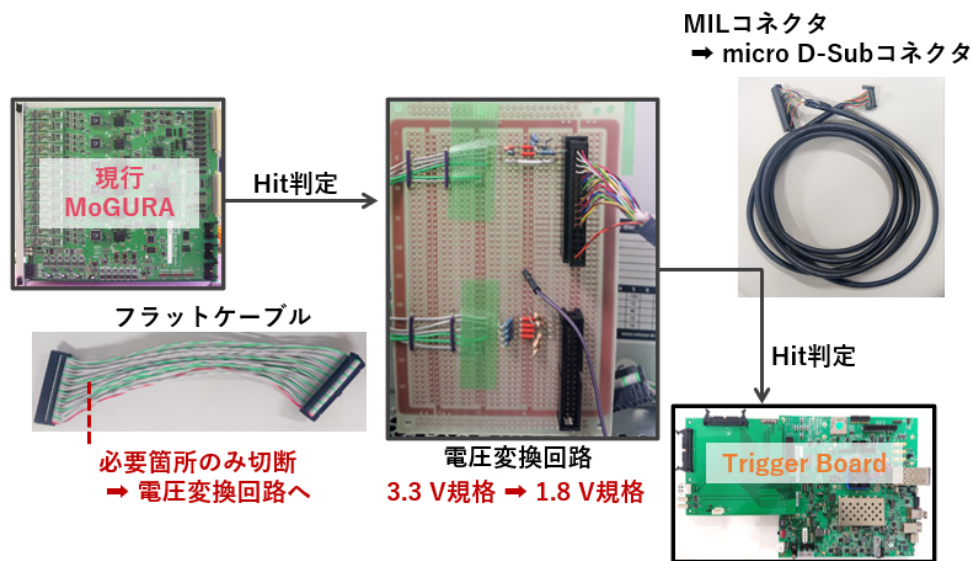


図 B.1 現行 MoGURA における Hit Sum の出力

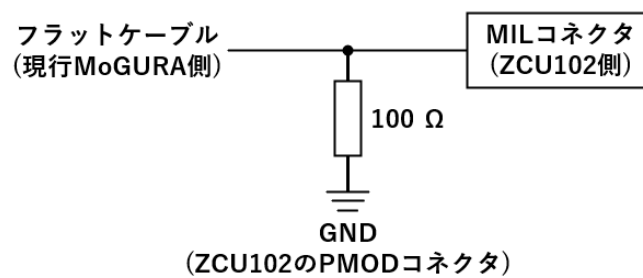


図 B.2 電圧変換回路 回路図

1. 測定手順

測定に用いたモジュールを以下に示す。

1. 現行 MoGURA Board
2. VME コントロールモジュール

3. VME クレート
4. 外部 PC (OS: Ubuntu 14.04 LTS)
5. ZCU102
6. Pulse Generator
7. Attenuator

これらを図 B.3 のようなセットアップで使用した。

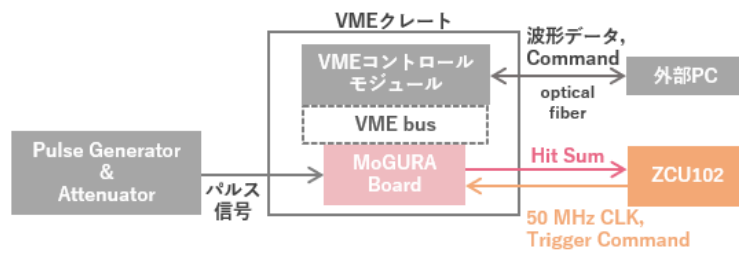


図 B.3 現行 MoGURA における波形取得テスト セットアップ

測定は以下の手順で行った。

1. パルス波形の入力 :
Pulse Generator 及び Attenuator を用いて 10 Hz のパルス信号を作成し、現行 MoGURA Board へ入力した。入力パルス波形は図 B.4 に示した。
2. ベースライン及び Hit 判定のための閾値の設定 :
外部 PC から Scan Baseline を発行し、入力信号のベースラインを測定した。同様に外部 PC から閾値を 3 mV と設定した。この閾値はここで測定したベースラインを基準としている。
3. 遅延の補正及び現行 MoGURA の初期化 :
ZCU102 から Set Latency を発行し、トリガーコマンドの発行から伝達までにかかる時間を補正した。ここで Latency は 20 とした。続いて Initialize を発行し、Time Stamp のリセット及び各値の反映を行った。
4. 波形の取得 :
外部 PC からのコマンドで波形取得コマンドを受け付ける状態に変更し、ZCU102 からの Acquire Hit で波形の取得を行った。このとき Acquire Hit を発行する NHits の閾値は 1 とした。

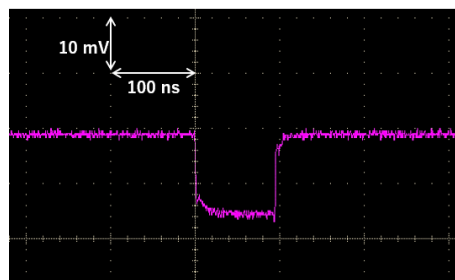


図 B.4 現行 MoGURA における波形取得テスト 入力波形

2. 測定結果

この測定ではパルス波形が計 110 個取得されていた。P-Gain で記録された波形のうち一つを図 B.5 に示す。横軸の時間は Time Stamp からの相対時間となっている。これより現行 MoGURA Board 上で問題なく波形記録がなされているとわかる。

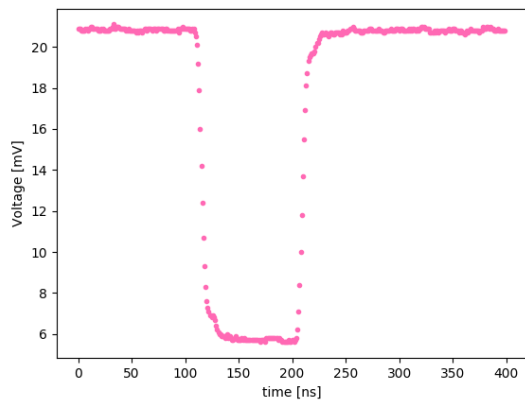


図 B.5 現行 MoGURA における波形取得

C 新型 MoGURA における DSP

付録 C では新型 MoGURA に実装したデジタル信号処理 (DSP) について述べる。

5 章でも触れたが、新型 MoGURA のために 2 種類の DSP を開発した。一つはノイズの高周波成分を除去するための Low Pass Filter, もう一つはベースライン安定化のためのデジタル BLR である。どちらも System Generator for DSP を用いて開発を行った。

まずは Low Pass Filter のブロック図を図 C.6 に示す。新型 MoGURA 内部では 1 GHz でサンプリングした波形データを、8 ns 毎にまとめて 125 MHz で処理している。このとき 1 ns あたり 16 bit が割り当てられており、16 bit \times 8 ns で 128 bit のスカラー信号として処理される。この Low Pass Filter の処理では 128 bit のスカラー信号を 8 つに分割し、1 ns の波形データを要素に持つ 8 列のベクトルを入力信号として扱っている。二重枠のブロックがベクトルの処理を意味する。8 ns の平均を取ったものを出力するため、初めにベクトルの各要素を 0.125 倍している。その後、一度 128 bit のスカラー信号に直し、要素を 1 ns ずつずらしたベクトルを再生成している。 z^{-1} と書かれているブロックは 1 CLK 分の遅延、[a: b] と書かれているブロックは bit のスライスを意味する。最後にベクトル同士を全て足すことで 8 ns の移動平均を実現している。

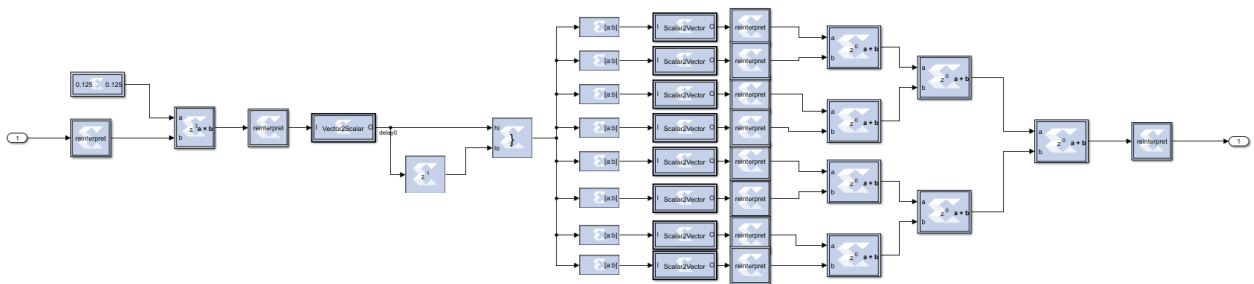


図 C.6 Low Pass Filter のブロック図

次にデジタル BLR の概略図を図 C.7 に示す。ここでは特に 32 ns の移動平均と正電圧側除去のブロック図をそれぞれ図 C.8, 図 C.9 に示す。

32 ns の移動平均では、まず 128 bit のスカラー信号を 16 bit のスカラー信号 (各 1 ns) に分割している。スカラー信号は 32 ns の平均を取るためにあらかじめ 32 で除算しておく。その後各スカラー信号に対し、そのままのデータ、1 CLK 遅延を挿入したもの、2 CLK 遅延を挿入したもの、3 CLK 遅延を挿入したものを用意する。それら 32 個のデータは連続する 32 ns の波形データとなっているため、全て足し合わせることで 32 ns の移動平均を出力している。

正電圧側の除去では、まずは信号を二つに分割している。片方 (ブロック図上経路) はそのままだが、もう片方 (ブロック図下経路) では入力信号が正電圧のときは +1 を、負電圧のときは -1 を出力する。この +1/-1 の信号と元の信号を掛け合わせることで信号の絶対値を取り出すことができる。元の信号と、信号の絶対値を足して 2 で割ることで正電圧側の信号のみを取り出している。

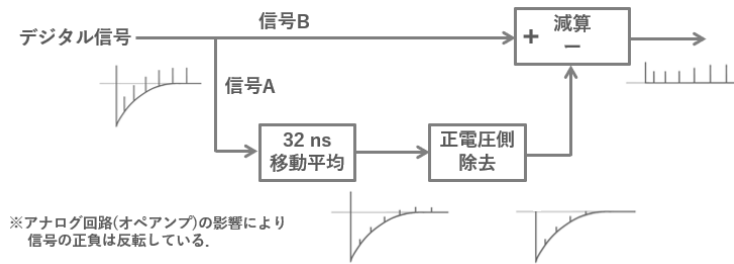


図 C.7 デジタル BLR の概略図

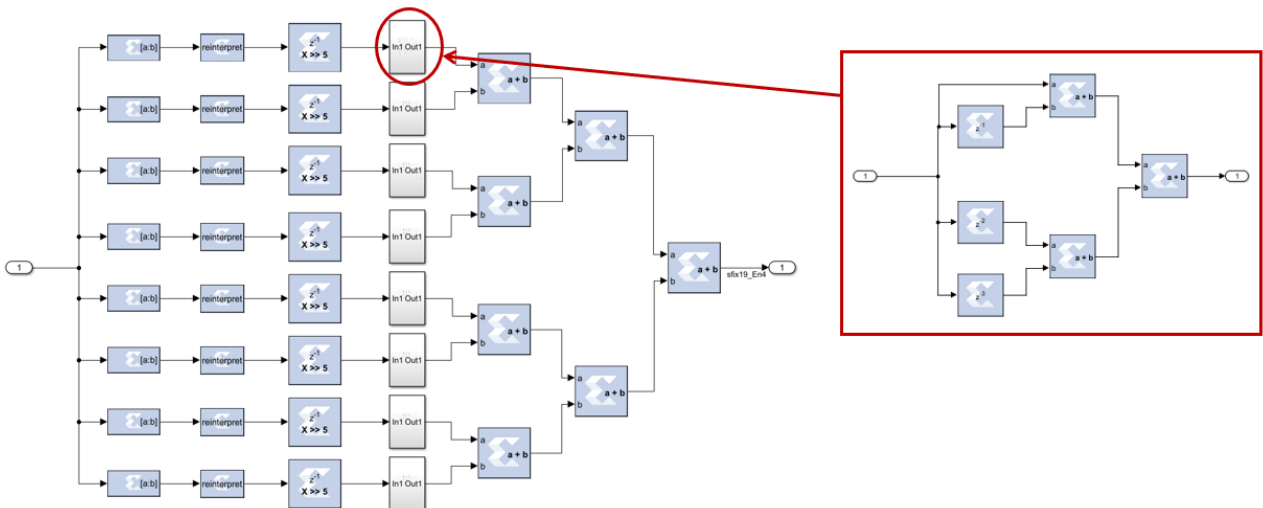


図 C.8 デジタル BLR : 32 ns 移動平均のブロック図

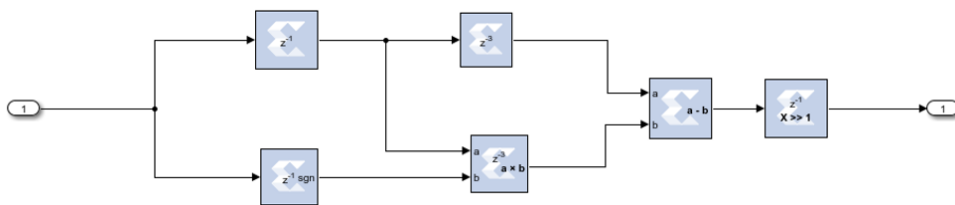


図 C.9 デジタル BLR : 正電圧側除去のブロック図

謝辞

本研究は東北大学 ニュートリノ科学研究センターにて行われたものです。本研究を行うにあたり、多くの方々にご支援いただきました。この場をお借りして御礼申し上げます。

指導教官である東北大学 ニュートリノ科学研究センター 石徹白晃治准教授には興味深い研究テーマを与えていただきました。それだけでなく、日々の研究から本論文の執筆まで多くのご指導を賜りました。厚く感謝申し上げます。

ニュートリノ科学研究センターのセンター長である井上邦雄教授には、KamLAND-Zen という世界最高レベルの実験に携わる機会をいただきました。ここに深謝の意を表します。

本研究を遂行するにあたり多大なご協力を賜りました、ワシントン大学 物理学研究科 榎本三四郎准教授に深く感謝いたします。

そして東北大学 ニュートリノ科学研究センターの皆様には日頃から多大なご助言をいただきました。心から御礼申し上げます。

最後に、経済面、精神面から支えてくださり、常に温かく見守っていただきました両親に深い敬意を示し、御礼申し上げます。

参考文献

- [1] A. Gando et al. Search for Majorana Neutrinos Near the Inverted Mass Hierarchy Region with KamLAND-Zen. *Phys.Rev.Lett.*117, DOI: 10.1103/PhysRevLett.117.082503. 2016.
- [2] S. Abe et al. First Search for the Majorana Nature of Neutrinos in the Inverted Mass Ordering Region with KamLAND-Zen. DOI: 10.48550/arXiv.2203.02139. 2022
- [3] A. Gando et al. Constraints on θ_{13} from A Three-Flavor Oscillation Analysis of Reactor Antineutrinos at KamLAND *Phys.Rev.D*83, DOI: 10.1103/PhysRevD.83.052002. 2011
- [4] P. Zyla et al. Review of Particle Physics. *PTEP*, DOI: 10.1093/ptep/ptaa104. 2020.
- [5] T. Yanagida. Horizontal Symmetry and Masses of Neutrinos. *Progress of Theoretical Physics*, DOI: 10.1143/PTP.64.1103. 1980.
- [6] Aker, M et al. Direct neutrino-mass measurement with sub-electronvolt sensitivity. *Nature Physics*, DOI: 10.1038/s41567-021-01463-1. 2022.
- [7] K. Zuber. NEUTRINO PHYSICS.
- [8] K. A. Olive. REVIEW OF PARTICLE PHYSICS. *Chin.Phys.C* 38 090001, DOI: 10.1088/1674-1137/38/9/090001. 2014.
- [9] 松永延也ほか. 光電子増倍管 その基礎と応用 第4版. 浜松ホトニクス株式会社. 2017.
- [10] 田頭健司. 高精度 17 インチ光電子増倍管の性能計測研究. 修士論文, 東北大学大学院理学研究科物理学専攻. 2000.
- [11] 竹本康浩. CNO サイクル太陽ニュートリノ観測のためのデッドタイムフリー電子回路の開発. 修士論文, 東北大学大学院理学研究科物理学専攻. 2008.
- [12] 大木歩. 新トリガーによる KamLAND-Zen 実験での ^{10}C バックグラウンド除去. 修士論文, 東北大学大学院理学研究科物理学専攻. 2012.
- [13] 吉田学立. 液体シンチレータでの粒子識別による α 線バックグラウンド除去の研究. 修士論文, 東北大学大学院理学研究科物理学専攻. 2010.
- [14] 榎本三四郎. Neutrino Geophysics and Observation of Geo-Neutrinos at KamLAND. 博士論文, 東北大学大学院理学研究科物理学専攻. 2005.
- [15] A. Gando et al. Limit on Neutrinoless $\beta\beta$ Decay of ^{136}Xe from the First Phase of KamLAND-Zen and Comparison with the Positive Claim in ^{76}Ge . *Phys.Rev.Lett.*110. 2013.
- [16] 尾崎秀義. High Sensitivity Search for Neutrinoless Double-Beta Decay in KamLAND-Zen with Double Amount of ^{136}Xe . 博士論文, 東北大学大学院理学研究科物理学専攻. 2020.
- [17] 和田佳樹. KamLAND2-Zen 実験における発光性バルーンのための高発光液体シンチレータの開発. 修士論文, 東北大学大学院理学研究科物理学専攻. 2020.

-
- [18] 三本杉洗斗. KamLAND2-Zen 実験のための集光ミラーの形状最適化. 修士論文, 東北大学大学院理学研究科物理学専攻. 2021.
- [19] 林歩美. KamLAND2-Zen に向けた集光ミラーの最適化. 修士論文, 東北大学大学院理学研究科物理学専攻. 2016.
- [20] 本田佳己. KamLAND2-Zen に向けた ^{10}C バックグラウンド低減のための新手法の研究開発. 修士論文, 東北大学大学院理学研究科物理学専攻. 2017.
- [21] 中村公亮. KamLAND2 実験に向けた新型フロントエンド回路の研究開発. 修士論文, 東北大学大学院理学研究科物理学専攻. 2021.
- [22] 石川貴寛. KamLAND における近傍超新星ニュートリノ観測に向けた新規トリガー機能開発. 修士論文, 東北大学大学院理学研究科物理学専攻. 2014.